



Schweizerische Eidgenossenschaft
Confédération suisse
Confederazione Svizzera
Confederaziun svizra

Eidgenössisches Departement für
Umwelt, Verkehr, Energie und Kommunikation UVEK

Bundesamt für Energie BFE
Sektion Energieforschung und Cleantech

Schlussbericht vom 30. November 2023

Roadrunner Nutzfahrzeug Inverter und Testbetrieb auf einer eBus Linie



Quelle Bild: © ABB Schweiz AG 2022



Datum: 30. November 2023

Ort: Bern

Subventionsgeberin:

Bundesamt für Energie BFE
Sektion Energieforschung und Cleantech
CH-3003 Bern
www.bfe.admin.ch

Subventionsempfänger/innen:

Subventionsempfänger/innen:
ABB Schweiz AG
Austrasse
5300 Turgi

Hitachi Energy
Fabrikstrasse 3
5600 Lenzburg

Regionale Verkehrsbetriebe Baden-Wettingen (RVBW) AG
Halbartenstrasse 5
5430 Wettingen

Autor/in:

Andreas Vögeli, ABB Schweiz AG, andreas.voegeli@ch.abb.com
David Segbers, ABB Schweiz AG, david.segbers@ch.abb.com
Stefan Wicki, ABB Schweiz AG, stefan.wicki@ch.abb.com
Stephan Wirths, Hitachi Energy, stephan.wirths@hitachienergy.com
Harald Beyer; Hitachi Energy, harald.beyer@hitachienergy.com

BFE-Projektbegleitung:

Roland Brüniger, roland.brueeniger@brueniger.swiss
Men Wirz, men.wirz@bfe.admin.ch

BFE-Vertragsnummer: SI/501891-01

Für den Inhalt und die Schlussfolgerungen sind ausschliesslich die Autoren dieses Berichts verantwortlich.



Zusammenfassung

Ziel des Projektes war es die Energieeinsparung von effizienten Silizium-Carbid Halbleitermodulen (SiC) gegenüber herkömmlichen IGBT-Modulen im Realbetrieb auf einer eBus-Linie zu demonstrieren. Dazu wurde von den Projektpartnern ein SiC-Modul entwickelt und hergestellt und damit ein Motorstromrichter aufgebaut. Für den Demonstrationsbetrieb wurden durch den Verkehrsbetrieb-Projektpartner die betrieblichen Voraussetzungen geschaffen, um die eBusse im Linienbetrieb zu betreiben und die Energieeinsparung zu messen.

Simulativ wurde die Einsparung ermittelt, allerdings hat sich die Ansteuerung des SiC-Moduls als sehr komplex erwiesen und konnte nicht erfolgreich umgesetzt werden. Im Rahmen der Prüfstandtests kam es zu wiederholten Ausfällen der Halbleitermodule, deren Ursache im Rahmen dieses Projektes trotz erheblicher Anstrengungen der Projektpartner nicht eindeutig identifiziert und behoben werden konnten. An dieser Stelle besteht noch Forschungsbedarf.

Aufgrund dieses Projektes wurden mehrere zukunftsweisende Entscheide, sowohl in technischer wie auch in organisatorischer Natur getroffen.

ABB Turgi entwickelt momentan (Stand September 2023) einen 3-Level Umrichter, basierend auf IGBT-Technologie. Diese Voruntersuchungen haben zu diesem Entscheid geführt: die harmonischen Verluste (vom Schalten des Umrichters auf den Motor) sind dominanter als die Verluste im Umrichter selbst. Somit bestimmt der Motor die Umrichtertopologie – nicht umgekehrt. Durch eine 3-Level Topologie im Vergleich zu einer 2-Level Topologie werden die harmonischen Verluste im Motor um 75% reduziert. Die Verwendung von IGBTs hat zudem den Vorteil, dass der Spannungsanstieg (du/dt) nicht grösser ist als in der Vergangenheit. Somit müssen noch ungeklärte technische Fragen, wie Reflektion von Spannungen und die Alterung der Motorenisolation bezüglich erhöhter Anstiegszeit nicht beantwortet werden. Eine 3-Level Topologie mit IGBTs kann demnach als die universellste einsetzbare und motorenfreundlichste Topologie überhaupt angesehen werden.

Zudem war zum Zeitpunkt der Entscheidung (2020) für die Entwicklung eines neuen Umrichters die IGBT-Technologie ausgereift und wurde vorgängig durch die Entwicklung im Automobilbereich rasant weiter entwickelt mit innovationen Kühlansätzen. Mindestens bei Lebensdauermodellen von SiC-Technologie war zu diesem Zeitpunkt noch vieles unklar. Heutzutage beschreibt die Guideline AQQ 324 die Verwendung von Lebensdauermodellen, auch bei SiC-Modulen.

Es bestehen auch Überlegungen, zukünftige Umrichter mittels 3-Level SiC-Technologie zu entwickeln. Bezüglich der Energieeffizienz ist das das zukunftsträchtigste Produkt. Gegen eine Anwendung von SiC-Halbleitern spricht neben zum Teil noch nicht ausgereiften SiC-Modulen die Verkabelung zwischen Umrichter und Motor: Durch Reflexionen von ungünstigen Kabellängen zwischen Umrichter und Motor und dadurch verursachte Spannungsüberhöhungen an den Motorenterminale können Beschädigungen an den Wicklungen vom Motor entstehen. ABB sieht eine solche Entwicklung zukunftsträchtig, sobald die Integration von Umrichter und Motor weiter vorangeschritten ist.

ABB Turgi hat 2022 unter anderem aufgrund dieses Vorprojektes eine eigene Business Line eMobility lanciert. Die elektrischen Busse waren die Vorreiter der elektrischen Mobilität. Aufgrund von immer mehr politischen Regulationen besteht der Druck für die Elektrifizierung von Fahrzeugen in der Mine, der Landwirtschaft und in der Baubranche.

Hitachi Energy Semiconductors (ehemals ABB Semiconductor) hat in diesem Projekt die SiC-Chips extern eingekauft und in einem Modul integriert. Nun werden die Chips selbst entwickelt und integriert und erfolgreich auf dem Markt angeboten. Nach Erfahrungen von Hitachi Energy Semiconductors waren im Jahr 2023 bereits bei mehr als 90% der Anfragen im Automobilbereich SiC Technology nicht nur angefragt sondern gefordert.

Energieeinsparung konnten im Realbetrieb der eBusse nicht nachgewiesen werden, da der SiC-Umrichter nicht funktionierte, jedoch konnten rechnerisch (mittels numerischer Simulationen) die Energieeinsparungen quantifiziert werden. Diese wurden aufgrund der Rundroute Baldegg – Äusserer



Berg – Baldegg berechnet. Diese Fahrt dauert in etwa eine Stunde. Aufgelistet sind die während dieser Zeit anfallenden Verlustenergien im Umrichter und im Motor. Da die Fahrt etwa eine Stunde dauert, entsprechen die Verlustenergien in etwa auch den mittleren Verlustleistungen.

Für die Untersuchungen wurden Silizium und SiC-Halbleiter verwendet – für die Topologien 2-Level und 3-Level. Dies gibt insgesamt vier Varianten, welche nachfolgend aufgelistet sind, wie auch die Verlustenergien der Systeme. Details sind im Kapitel 5.7 enthalten:

• 2-Level Silizium	Energieverbrauch Motor und Umrichter: 13.8kWh	100%
• 2-Level SiC	Energieverbrauch Motor und Umrichter: 12.9kWh	93%
• 3-Level Silizium	Energieverbrauch Motor und Umrichter: 12.1kWh	88%
• 3-Level SiC	Energieverbrauch Motor und Umrichter: 11.6kWh	84%

Das heisst, die Verlustenergien können maximal um 16% gesenkt werden.

Résumé

L'objectif du projet était de démontrer les économies d'énergie réalisées par des modules semi-conducteurs à haute efficacité énergétique en carbure de silicium (SiC) par rapport aux modules IGBT traditionnels en fonctionnement réel sur une ligne eBus. Pour ce faire, un module SiC a été développé et fabriqué par les partenaires du projet et un convertisseur de courant de moteur a été construit avec ce module. Pour les besoins de la démonstration, les conditions d'exploitation ont été déterminées par l'opérateur de transport partenaire du projet afin d'exploiter les eBus en ligne et de mesurer les économies d'énergie.

L'économie d'énergie a été déterminée par simulation, mais la commande du module SiC s'est avérée très complexe et n'a pas pu être mise en œuvre avec succès. Dans le cadre des tests sur banc d'essai, les modules à semi-conducteurs ont subi des pannes répétées, dont la cause n'a pas pu être clairement identifiée et résolue dans le cadre de ce projet, malgré les efforts considérables des partenaires du projet. Des recherches sont encore nécessaires à ce niveau.

Sur la base de ce projet, plusieurs décisions d'avenir ont été prises, tant sur le plan technique qu'organisationnel.

ABB Turgi développe actuellement (septembre 2023) un convertisseur à 3 niveaux, basé sur la technologie IGBT. Ces études préliminaires ont conduit à la décision suivante: les pertes harmoniques (de la commutation du convertisseur sur le moteur) sont plus dominantes que les pertes dans le convertisseur lui-même. C'est donc le moteur qui détermine la topologie du convertisseur – et non l'inverse. Une topologie à 3 niveaux par rapport à une topologie à 2 niveaux permet de réduire de 75% les pertes harmoniques dans le moteur. L'utilisation d'IGBT présente en outre l'avantage que la pente des flancs de tension (du/dt) n'est pas plus importante que par le passé. Ainsi, il n'est pas nécessaire de répondre à des questions techniques encore non résolues, telles que la réflexion des tensions et le vieillissement de l'isolation du moteur en raison des flancs de commutation plus rapides. Une topologie à trois niveaux avec des IGBT peut donc être considérée comme la topologie la plus universelle et la plus adaptée aux moteurs.

De plus, au moment où la décision de développer un nouveau convertisseur a été prise (2020), la technologie des IGBT était arrivée à maturité et avait déjà fait l'objet d'un développement rapide dans le secteur automobile, avec des approches de refroidissement innovantes. A cette époque, beaucoup de choses n'étaient pas encore claires, du moins en ce qui concerne les modèles de durée de vie de la



technologie SiC. Aujourd'hui, la directive AQQ 324 décrit l'utilisation de modèles de durée de vie, y compris pour les modules SiC.

Il existe également des réflexions sur le développement de futurs convertisseurs au moyen de la technologie SiC à 3 niveaux. En termes d'efficacité énergétique, il s'agit du produit le plus prometteur. Cependant, en addition du fait que les modules SiC ne soient pas encore tout à fait au point techniquement, le câblage entre le variateur et le moteur pose encore certains problèmes : les réflexions dues à des longueurs de câble inappropriées entre le variateur et le moteur et les surtensions qui en résultent aux terminaux du moteur peuvent endommager les enroulements du moteur. Toutefois, dès que l'intégration du convertisseur et du moteur aura progressé, ABB estime qu'une telle évolution est prometteuse pour l'avenir.

C'est notamment sur la base de cet avant-projet qu'ABB Turgi a lancé en 2022 sa propre Business Line eMobility. Les bus électriques ont été les précurseurs de la mobilité électrique. En raison de réglementations politiques de plus en plus nombreuses, il existe une pression pour l'électrification des véhicules dans les mines, l'agriculture et le secteur de la construction.

Dans ce projet, Hitachi Energy Semiconductors (anciennement ABB Semiconductor) a tout d'abord acheté les puces SiC en externe et les a intégrées dans un module. Désormais, les puces sont développées et intégrées en interne et proposées avec succès sur le marché. Selon l'expérience d'Hitachi Energy Semiconductors, la technologie SiC était en 2023 non seulement souhaitée mais aussi exigée dans plus de 90% des demandes dans le secteur automobile.

Les économies d'énergie n'ont pas pu être démontrées lors de l'exploitation réelle des eBus, car le convertisseur SiC ne fonctionnait pas, mais les économies d'énergie ont pu être quantifiées par calcul (au moyen de simulations numériques). Celles-ci ont été calculées sur la base du trajet circulaire Baldegg - Äusserer Berg - Baldegg. Ce trajet dure environ une heure. La perte énergétique dans le convertisseur et le moteur pendant cette durée sont indiquées ci-dessous. Comme le trajet dure environ une heure, l'énergie perdue correspond à peu près à la puissance de perte moyenne.

Pour les analyses, des semi-conducteurs en silicium et en SiC ont été utilisés – pour les topologies à 2 niveaux et à 3 niveaux. Les quatre variantes ainsi les pertes énergétiques correspondantes sont énumérées ci-dessous. Les détails sont donnés au chapitre 5.7:

- | | | |
|--------------------|---|------|
| • 2-Level Silicium | Consommation d'énergie du moteur et du convertisseur: 13.8kWh | 100% |
| • 2-Level SiC | Consommation d'énergie du moteur et du convertisseur: 12.9kWh | 93% |
| • 3-Level Silicium | Consommation d'énergie du moteur et du convertisseur: 12.1kWh | 88% |
| • 3-Level SiC | Consommation d'énergie du moteur et du convertisseur: 11.6kWh | 84% |

Cela signifie que la perte énergétique peut être réduite de 16% au maximum.

Summary

The aim of the project was to demonstrate the energy savings of efficient silicon carbide semiconductor modules (SiC) compared to conventional IGBT modules in real operation on an eBus line. To this end, the project partners developed and manufactured a SiC module and used it to build a motor converter. For the pilot operation, the transport company project partner created the operational conditions to operate the eBuses in regular service and measure the energy savings.

The savings were determined by simulation, but the control of the SiC module proved to be very complex and could not be successfully implemented. During tests in the test bench, there were repetitive failures of the semiconductor modules. The root cause could not be clearly identified within the scope of this



project despite considerable efforts by the project partners. There is still a need for further research at this point.

As a result of this project, several forward-looking decisions were made, both of a technical and organizational nature.

ABB Turgi is currently (as of September 2023) developing a 3-level inverter based on IGBT technology. These preliminary investigations have led to the following decision: the harmonic losses (from the switching of the inverter to the motor) are more dominant than the losses in the inverter itself. This means that the motor determines the inverter topology - not the other way around. With a 3-level topology compared to a 2-level topology, the harmonic losses in the motor are reduced by 75%. The use of IGBTs also has the advantage that the voltage rise (du/dt) is no higher than in the past. This means that unanswered technical questions, such as voltage reflection and ageing of the motor insulation regarding increased rise time, do not need to be answered. A 3-level topology with IGBTs can therefore be regarded as the most universally applicable and motor-friendly topology of all.

In addition, at the time of the decision (2020) to develop a new inverter, IGBT technology was mature and had previously been rapidly advanced by developments in the automotive sector with innovative cooling approaches. At least in the case of lifetime models of SiC technology, much was still unclear at that time. Nowadays, Guideline AQQ 324 describes the use of lifetime models, also for SiC modules.

There are also plans to develop future inverters using 3-level SiC technology. In terms of energy efficiency, this is the most promising product for the future. In addition to the fact that SiC modules are sometimes not yet fully developed, the cabling between the inverter and the motor speaks against the use of SiC semiconductors: reflections from unfavorable cable lengths between the inverter and motor and the resulting voltage surges at the motor terminals can cause damage to the motor windings. ABB sees such a development as having a promising future once the integration of the inverter and motor has progressed further.

ABB Turgi launched its own eMobility business line in 2022, partly as a result of this preliminary project. Electric buses were the pioneers of the electric mobility. Due to increasing political regulation, there is pressure for the electrification of vehicles in the mining, agriculture, and construction industries.

In this project, Hitachi Energy Semiconductors (formerly ABB Semiconductors) purchased the SiC chips externally and integrated them into a module. The chips are now being developed and integrated in-house and successfully offered on the market. According to Hitachi Energy Semiconductors' experience, SiC technology was not only requested but required for more than 90% of inquiries in the automotive sector in 2023.

Energy savings could not be demonstrated in real operation of the eBuses, as the SiC converter did not work, but the energy savings could be quantified mathematically (using numerical simulations). These were calculated based on the round trip Baldegg - Äusserer Berg - Baldegg. This journey takes about one hour. The energy losses in the converter and motor during this time are listed below. As the journey takes about an hour, the energy losses also correspond approximately to the average power losses.

Silicon and SiC semiconductors were used for the tests – for the 2-level and 3-level topologies. This results in a total of four variants, which are listed below, as are the power losses of the systems. Details can be found in chapter 5.7:

• 2-Level silicon	Energy consumption motor and inverter: 13.8kWh	100%
• 2-Level SiC	Energy consumption motor and inverter: 12.9kWh	93%
• 3-Level silicon	Energy consumption motor and inverter: 12.1kWh	88%
• 3-Level SiC	Energy consumption motor and inverter: 11.6kWh	84%

This means that the power losses can be reduced by a maximum of 16%.



Take-home messages

- Integration des Inverters in den eBus war erfolgreich. Die Integration des Stromrichters in die Maschine passt gut in den zur Verfügung stehenden Bauraum auf dem Fahrzeug. Eine Verkleinerung gegenüber bestehenden IGBT-Umrichtern konnte belegt werden.
- Die Simulationen konnten belegen, dass durch den Einsatz von SiC-Modulen die Effizienz von Umrichtern gesteigert werden kann.
- Weiterer Forschungsbedarf besteht bei der Ansteuerung und dem Verhalten der SiC-Module: Hier kam es zu Oszillationen der Gate-Ansteuersignale die bei höheren Spannungen zu komplettausfällen der SiC-Module führten.
- Die Entwicklung von SiC-Modulen in diesem Leistungsbereich wurde zum damaligen Zeitpunkt als noch ungenügend eingestuft.
- Um die Effizienz des ganzen Antriebsstrangs zu erhöhen, ist die Topologie des Umrichters wichtiger als die Effizienz des Umrichters selbst.
- Energetisch optimal ist die Kombination einer 3-Level Topologie mit SiC Halbleitern. Dies wird vor allem in Hinblick auf eine Integration vom Umrichter direkt in den Motor als zukunftsweisend angeschaut.



Inhaltsverzeichnis

Zusammenfassung.....	3
Résumé.....	4
Summary	5
Take-home messages	7
Inhaltsverzeichnis	8
Abkürzungsverzeichnis	10
1 Einleitung	11
1.1 Ausgangslage und Hintergrund	11
1.2 Motivation des Projektes	11
1.3 Projektziele	11
1.4 Typischer Antriebsstrang	12
1.5 State of the art und Innovation	13
2 Projektorganisation und Vorgehen	16
3 Teilprojekt: SiC-Chip Entwicklung.....	17
3.1 Vorgehen und Methode	17
3.2 Durchgeführte Arbeiten und Ergebnisse	19
3.2.1 SiC/High-k Dielektrikum Grenzflächen Optimierung	19
3.2.2 Statische Charakterisierung von high-k SiC-Leistungs MOSFETs	21
3.2.3 Dynamisches Schalten von high-k SiC-Leistungs MOSFETs	22
3.3 Bewertung der bisherigen Ergebnisse	23
4 Teilprojekt Leistungshalbleiter-Modul für Nutzfahrzeuge.....	24
4.1 Vorgehen und Methode	24
4.2 Durchgeführte Arbeiten und Ergebnisse	24
4.2.1 Produkt- und Prozess-Entwicklung.....	24
4.2.2 Leistungs- und Zuverlässigkeitstests	27
4.3 Bewertung der bisherigen Ergebnisse	28
5 Inverter für Nutzfahrzeuge	29
5.1 Vorgehen und Methode	29
5.2 Umrichter Entwicklung	30
5.2.1 Anforderungen	30
5.2.2 Systementwicklung	30
5.2.3 Funktionale Sicherheit	34
5.2.4 Softwareentwicklung.....	35
5.2.5 Software-Architektur	36
5.2.6 Mechanische Umrichter Entwicklung	37



5.2.7	Elektronikentwicklung	41
5.2.8	EMC Filter Design	44
5.3	Testinfrastruktur.....	47
5.3.1	Modular Inverter Tester	47
5.3.2	Combined Teststand	48
5.3.3	HIL	49
5.4	Umrichter Verifikation	50
5.4.1	Thermische Messung Halbleiterkühler	50
5.4.2	Inbetriebnahme Elektronik.....	51
5.4.3	Diverse Tests Umrichter	51
5.4.4	Schaltversuche	52
5.4.5	Integrationstests Motorenprüfstand	53
5.5	Bewertung der bisherigen Ergebnisse	62
5.6	Ergebnisse und Diskussion	62
5.7	Vergleich des Energiebedarfs für ein Fahrspiel der Baden Linie 5	63
6	Beschreibung des Fahrzeuges und der Strecke der RVBW Baden L5.....	74
6.1	Fahrzeugbeschreibung.....	74
6.2	Ladestationen	75
7	Schlussfolgerungen und Ausblick	77
7.1	Status Projektabschluss Roadrunner (2022).....	77
7.2	Status 2023.....	77
7.3	Haupttreiber für SiC-Halbleiter und Ausblick.....	78
8	Literaturverzeichnis	79



Abkürzungsverzeichnis

AC	Air Condition
AUX	Auxiliary inverter
BC	Battery charger (Batterieladegerät BL)
CR	Charging Rail
DP	Depot Plug
ESS	Energy Storage System
HES	HES880 Module
HEX	Cooling System
HEX ESS	Cooling System for ESS
HSCB	High speed DC circuit breaker
HW	Hardware
HWR	Hilfswechselrichter (Auxiliary converter)
MSR	Motorstromrichter (Motor inverter MC)
Mx	Traction Motor
NSR	Line converter
OPP	Optimised Pulse Pattern
PEC	Power Electronic Controller
PEBB	Power Electronic Building Block
PWM	Pulse Width Modulation
RB	Brake resistor
R200	Bordline R200 Converter
SB	Switchbox
SW	Software
SIL	Safety and Integrity Level (EN 50128)
TB	Terminal Box to HES880
tbd	To be defined
THD	Total Harmonic Distortion
VLU	Voltage Limiter Unit (= braking chopper)
ZK	Zwischenkreis (DC-link)



1 Einleitung

1.1 Ausgangslage und Hintergrund

Die Elektrifizierung von Stadtbussen bieten ein grosses Potenzial den Verbrauch von fossilen Energieträgern zu reduzieren und lokale Emission zu eliminieren. Neben den schon heute elektrisch fahrenden Trolleybussen wird in der Schweiz noch eine grosse Flotte von dieselbetriebenen Stadtbussen betrieben, um diese sukzessive durch eBusse ersetzen zu können, müssen diese technisch als auch kommerziell kompetitiv mit Dieselnissen werden.

1.2 Motivation des Projektes

Zwei signifikante Kostenpositionen in der Produktion von eBussen und eTrucks sind der Antriebsstrang und der Energiespeicher. ABB möchte mit dem „Roadrunner“ Projekt einen Beitrag leisten, diese Kostenposition durch einen geringen Anschaffungspreis des Antriebsstranges und höherer Effizienz des Stromrichters zu senken. Die Effizienz des Stromrichters hat unmittelbaren Einfluss auf die benötigte Batteriekapazität und so indirekt wieder auf die Systemkosten.

Im Rahmen des Pilotprojektes „Roadrunner“ soll eine Flotte von eBussen mit einem neuen auf Siliziumkarbid (SiC) Halbleitern basierenden Stromrichter ausgerüstet werden. Die hierzu nötigen Technologien, wie kompakter, in den Motor integrierter Stromrichter, die SiC Halbleitermodule als auch die SiC-Chips müssen für die Anforderungen von Nutzfahrzeugen entwickelt werden.

1.3 Projektziele

Das Projekt „Roadrunner“ hat zum Ziel, eine elektrische Antriebseinheit für eBusse und die dazu erforderlichen Halbleitertechnologien zu entwickeln und im Realbetrieb auf der Linie 5 in Baden zu erproben.

Das Projekt wird wie folgt gegliedert:

1. Entwicklung eines Nutzfahrzeugantriebes
 - a Entwicklung eines SiC-Chips
 - b Entwicklung eines SiC-Halbleitermodules
 - c. Entwicklung eines SiC-Stromrichters
2. Erprobung der Technologien im Realbetrieb bei der RVBW Baden Linie 5

Der Nutzfahrzeugantrieb soll sich durch die folgenden Hauptmerkmale auszeichnen:

- Hoher Wirkungsgrad Antriebsstrang
- Kompakte, leichte Bauweise
- Einfache Integration ins Fahrzeug
- Günstiger als bestehende vergleichbare Lösungen



1.4 Typischer Antriebsstrang

Ein typischer Antriebsstrang für elektrische Fahrzeuge ist im untenstehenden Bild dargestellt. Der Umfang bzw. die Systemgrenzen des Projekts Roadrunner sind mit der gelb eingefärbten Box hervorgehoben. In der folgenden Beschreibung wird dieser Teil als Antriebseinheit bezeichnet.

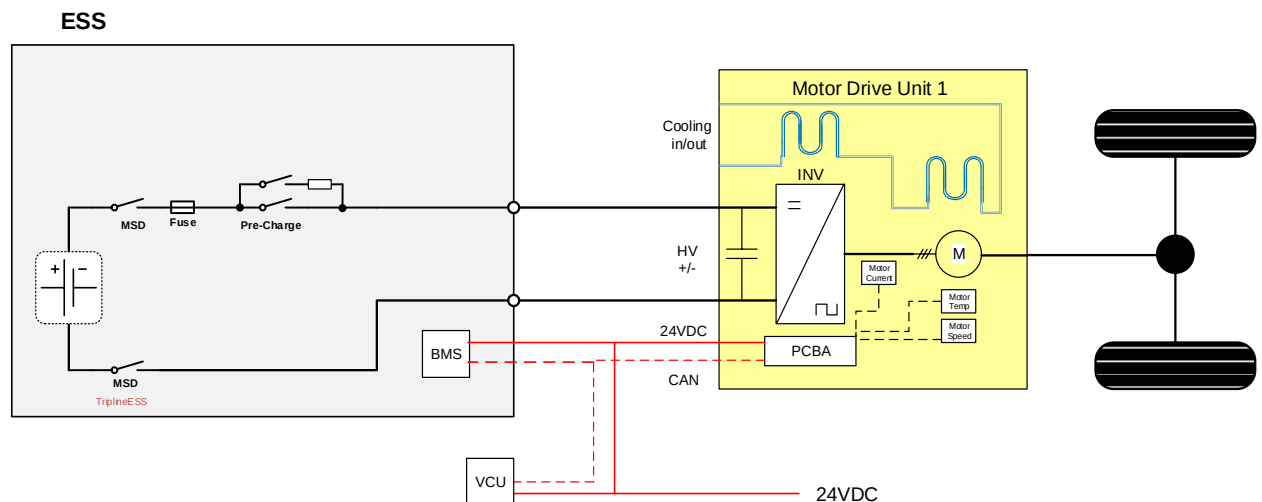


Abb. 1: Typischer Antriebsstrang eines elektrischen Fahrzeuges

Der Stromrichter und die verwendete Maschine, sowie deren Ansteuerung tragen einen wesentlichen Anteil zum Wirkungsgrad des gesamten Antriebsstranges bei. Das Verbesserungspotential der oben erwähnten Hauptmerkmale der Antriebseinheit gegenüber bestehenden Lösungen ist gross, weshalb ABB dieses Potenzial anhand eines Technologiedemonstrators verifizieren will.

Die Antriebseinheit besteht dabei aus einer hochdrehenden E-Maschine, einem schaltbarem zwei Gang Reduziergetriebe oder einem Motor als Direktantrieb ohne Getriebe und einem dazugehörigen Motorstromrichter. Dieses Projekt beschränkt sich auf die Entwicklung und Erprobung eines hocheffizienten Stromrichters, der in die elektrische Maschine integriert wird, der Entwicklung eines SiC-Chips und Leistungshalbleiters und allen Themen, die mit diesem Entwicklungsbaustein verbunden sind.

Eine zentrale Frage bei der Entwicklung des Stromrichters betrifft die Wahl der Halbleitertechnologie. Typischerweise werden in diesem Leistungsbereich IGBT (Insulated Gate Bipolar Transistor) Halbleiter verwendet. Silizium Carbid (SiC) oder Gallium Nitrid (GaN) Halbleiter werden aufgrund ihrer Eigenschaften, wie tiefe Schaltverluste und tiefe Leitverluste im Teillastbereich sehr interessant für den Einsatz in Elektrofahrzeugen. Die rasant steigende Nachfrage nach Elektrofahrzeugen kombiniert mit den bestechenden Eigenschaften von SiC-MOSFETs für diese Anwendung führen zu einer Industrialisierung dieser Halbleiter für grosse Stückzahlen. Damit werden SiC-MOSFETs auch für den Einsatz in der Elektrifizierung von Nutzfahrzeugen interessant, müssen aber hinsichtlich der Nutzfahrzeuganforderungen ertüchtigt werden.



1.5 State of the art und Innovation

State of the Art:

Aktuell am Markt verfügbare Leistungshalbleiter-Module für Automobil-Anwendungen weisen einen ähnlichen Aufbau auf, wie Leistungshalbleiter-Module für Industrie-Anwendungen. Hierbei werden auf Silizium basierende Leistungshalbleiter-Bauelemente mittels Lötens auf der Metallisierungsfläche eines isolierenden Keramik-Substrates montiert. Die elektrische Verbindung zwischen der Kontaktfläche des Chips und dem Substrat erfolgt durch Drahtbonden mit Aluminium-Draht. Das Substrat wird mittels Lötens auf einer zumeist aus Kupfer bestehenden Grundplatte aufgebaut. Diese Struktur wird in ein mit dielektrischem Gel gefülltes Gehäuse eingebettet. Abb. 2 zeigt zwei Beispiele derartiger Leistungshalbleiter-Module, die im Automobil-Bereich bei Privat- bzw. Nutzfahrzeugen zum Einsatz kommen. Ein weit verbreitetes Produkt im PKW-Bereich ist beispielsweise das HybridPack von Infineon (a). Hierbei handelt es sich um ein aus 3 Halbbrücken bestehendes Leistungshalbleiter-Modul für eine Spannung von bis zu 1'200 Volt und einer Stromtragfähigkeit von 400 A. Einziger Unterschied im Vergleich zu Industrie-Modulen ist die sog. „Pin-Fin“ Baseplate mit integrierten Cooling Pins. Für Anwendungen im Nutzfahrzeug-Bereich werden dagegen häufig Leistungshalbleiter-Module für Industrie-Anwendungen wie z.B. LoPak (b), EconoPack oder 62Pak.



Abb. 2: Beispiele von Leistungshalbleiter-Modulen im Automobil-Bereich (a) Bei PKW's verwendetes HybridPack von Infineon (b) Häufig im Nutzfahrzeug-Bereich verwendetes LoPak (ABB).

Innovation:

Leistungshalbleiter-Module mit konventionellen Aufbau- und Verbindungstechniken weisen eine begrenzte **Lebensdauer** insbesondere hinsichtlich thermischer Wechselbelastung auf. So kommt es bei Drahtbond-Verbindungen mit Aluminium-Draht bei fortschreitender Betriebsdauer zur Rissbildung an Bondfüßen und letztlich zur Ablösung von Drahtbonds. Weiter sorgt der durch Lastwechsel erzeugte thermomechanische Stress für eine fortschreitende Delamination der Lötverbindungen zwischen Chip und Substrat sowie zwischen Substrat und Grundplatte und folglich zu einer Verschlechterung der thermischen Eigenschaften des Moduls.

Die Verwendung konventioneller Leistungshalbleiter-Module reicht zumeist für die im PKW-Bereich während der Gesamt-Lebensdauer auftretenden Lastprofile aus. Bei der Anwendung in Nutzfahrzeugen werden jedoch deutlich höhere Anforderungen an die verwendeten Leistungshalbleiter-Module gestellt:

- Nutzfahrzeuge werden im Vergleich zu PKWs unter hoher Last betrieben, d.h. die Verluste in den Leistungsmodulen und damit die Temperaturen sind deutlich höher.
- Die Anzahl der Temperatur-Zyklen, mit denen die Module belastet werden, ist deutlich höher als bei PKWs, wie z.B. bei Bussen auf Grund von häufigem Stoppen und Anfahren bei Haltestellen.
- Für Nutzfahrzeuge wird eine wesentlich höhere Gesamtlebensdauer gefordert.



Aus diesen Gründen können konventionelle Leistungshalbleiter-Module in Nutzfahrzeugen nur bedingt eingesetzt werden. So müssen die Leistungshalbleiter-Module, um die geforderten Lebensdauern Anforderungen zu erfüllen, bei vergleichsweise niedrigen Chip-Temperaturen und dementsprechend mit einer geringen Stromlast betrieben werden. Folglich muss der Stromrichter für ein Nutzfahrzeug stark überdimensioniert ausgelegt werden, was die Kosten und das Gewicht des Stromrichters deutlich erhöht.

Um diese Nachteile zu vermeiden, wird ein Leistungshalbleiter-Modul konzipiert, das die genannten Anforderungen für Nutzfahrzeuge hinsichtlich Belastung und Lebensdauer erfüllen kann. Dies erfolgt durch den Einsatz innovativer Aufbau und Verbindungstechniken, die im Vergleich zu den konventionellen Technologien eine höhere Belastung ermöglichen.

Neben der Verbesserung der Lastwechselfähigkeit und damit der Lebensdauer der Module, sorgen die neu einzuführenden Technologien auf Grund höherer elektrischer und thermischer Leitfähigkeiten der verwendeten Materialien für eine verbesserte elektrische und thermische Performance der Leistungshalbleiter-Module. In diesem Zusammenhang ist auch die Realisierung des neuen Leistungshalbleitermoduls als Transfer-Molded-Modul zu sehen. Anders als bei konventionellen Modulen wird das Modul-Gehäuse nicht mittels eines Kunststoffrahmens, der mit dielektrischem Gel gefüllt ist, realisiert, sondern die komplette Struktur wird mittels Transfer-Molding in einem geschlossenen Kunststoffkörper verkapselt. Hierdurch kann der Schutz der Leistungshalbleiter-Bauelemente gegenüber Umwelteinflüssen wie z.B. Schadgasen und Feuchte deutlich verbessert werden.

Verwendung von Chips basierend auf Siliziumkarbid (SiC) statt Silizium:

Aufgrund der materialspezifischen Vorteile bezüglich thermischer Leitfähigkeit und höherer Durchbruchspannung bei niedrigeren Einschaltwiderstand hat SiC die Entwicklung von kompakten und energieeffizienten leistungselektronischen Komponenten mit hoher Leistungsdichte ermöglicht. Insbesondere für Anwendungen, die Bauelemente der 1.2 kV Spannungs-kategorie erfordern, sind SiC-MOSFETs interessant, da sie höhere Betriebstemperaturen, höhere Schaltfrequenzen sowie niedrigere Leitungs- und Schaltverluste erlauben verglichen mit Si-basierten Systemen.

Entsprechend wird der Stromverbrauch des Stromrichters und letztlich des Fahrzeugs reduziert, was entweder zu einer grösseren Reichweite des Fahrzeugs bei gleicher Batterie-Kapazität oder zu einer Kostenersparnis auf Grund einer geringeren benötigten Kapazität führt.

Projektdurchführung:

Die Projektdurchführung erfolgt gemäss der Produkt- und Prozess-Entwicklung für Leistungshalbleiter-Module. Hierbei existiert ein erstes Konzept für ein ähnlich aufgebautes Modul für PKW-Anwendungen mit einer Spannungs-kategorie von bis zu 600 V. Abb. 3 zeigt Skizzen eines derartigen Moduls einerseits als vollständig verkapseltes Modul (a) sowie als offenes Modul ohne Moldkörper (b).



Abb. 3: Konzept für ein Modul für Spannungen bis 600 V für PKW-Anwendungen



Die Durchführung des Projekts bei Hitachi Energy Semiconductors gliedert sich in vier Phasen der Modul-Entwicklung:

Im Rahmen einer Vorstudie wird mittels Computer-Simulationen eine elektromagnetische und thermische Design Studie durchgeführt. Hierbei sind die Unterschiede zwischen dem existierenden Konzept für ein 600 V Modul und dem neuen Modul mit Chips für Anwendungen bis 1'200 V zu berücksichtigen. Weiter müssen die zu verwendenden Materialien bzw. Bauteile einschliesslich der Chips evaluiert werden. Dementsprechend sind die Materialien und Lieferanten auszuwählen. In gleicher Weise sind insbesondere mit dem Ziel der Lebensdauer-Verbesserung die zu verwendenden Verbindungstechniken wie z.B. Silber-Sintern und Kupfer-Drahtbonden zu evaluieren.

In der zweiten Phase wird das konkrete Design des Leistungshalbleiter-Moduls konzipiert. Die endgültige Konstruktion einschliesslich der notwendigen Dokumentation wird durchgeführt. Zudem werden für die Prozessierung auf den vorhandenen Produktionsanlagen die benötigten Fixturen konstruiert. Ebenso wird Bedarf an notwendigen Hilfsmaterialien festgelegt. Den Abschluss dieser Projektphase bilden die Bestellung und Lieferung der für den Aufbau von Leistungshalbleiter-Modulen benötigten Materialien.

Die dritte Phase stellt die eigentliche Realisierung der Leistungshalbleiter-Module dar. Hierzu müssen Prozess-Versuche für die Aufbau- und Verbindungstechniken durchgeführt werden, um stabile und reproduzierbare Prozesse für die Herstellung von Prototypen sowie von Samples für die im Rahmen der Leistungskontrolle durchzuführenden Tests zu garantieren.

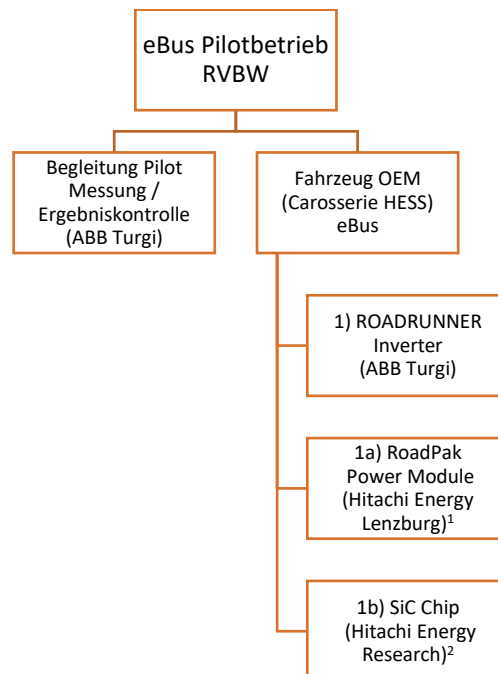
Den Abschluss des Projekts bei Hitachi Energy Semiconductors stellen die Leistungstests an aufgebauten Modulen dar, um zu zeigen, dass die Anforderungen an Funktionalität und Lebensdauer gewährleistet sind. Hierzu gehören Tests zum thermischen und elektrischen Verhalten der Module sowie Lebensdauertests wie z.B. Lastwechsel-Tests, Lagerungs- und Feuchte-Tests oder Temperatur-Shock-Tests.



2 Projektorganisation und Vorgehen

Untenstehendes Organigramm zeigt die Projektorganisation für das Projekt Roadrunner. Ziel ist es im Linienbetrieb bei dem Projektpartner RVBW einen neuen eBus Antrieb zu erproben, begleitet wird der Probetrieb von der ABB Turgi.

Auf der Entwicklungsseite wird von Hitachi Energy Semiconductors (vormals ABB Semiconductors Lenzburg) ein Halbleitermodul entwickelt in welches ein SiC-Chip von Hitachi Energy Research (ehemals ABB CRC Forschungszentrum) eingesetzt wird, alles fliesst in einen Inverter, der bei ABB Turgi entwickelt wird und dann bei der Carosserie HESS AG ins Fahrzeug integriert wird. Der Bus OEM selbst ist hier kein Projektpartner.



¹: Hitachi Energy Lenzburg war bei Projektstart ABB Semiconductors

²: Hitachi Energy Research war bei Projektstart das ABB Forschungszentrum



3 Teilprojekt: SiC-Chip Entwicklung

3.1 Vorgehen und Methode

Leitungsverluste von SiC-MOSFETs lassen sich durch das Reduzierung des Einschaltwiderstands R_{DSon} minimieren. Dies, als auch die Zuverlässigkeit der Bauelemente, sind im Wesentlichen durch die Qualität (Defektdichte) der Halbleiter/Dielektrikum Grenzfläche des Gates limitiert. Somit liegt der Fokus der ABB-internen Chip-Entwicklung auf der Optimierung benannter Grenzfläche. Es wurden innovative Prozesse für die Herstellung neuartiger Gate Dielektrika, sprich **high-k Dielektrika**, für die Leistungselektronik entwickelt, welche die Defektdichte an der Halbleiter/Dielektrikum Grenzfläche minimieren und somit eine höhere Ladungsträgerbeweglichkeit im Inversionskanal als auch einen niedrigeren Einschaltwiderstand ermöglichen. Darüber hinaus wird angenommen, dass eine optimierte Grenzfläche die Zuverlässigkeit der Bauelemente erheblich verbessern wird, dies ist von fundamentaler Wichtigkeit für den Einsatz im Nutzfahrzeug. Eine ABB-interne Chip-Entwicklung erlaubt eine gezielte und flexible Optimierung der hierfür relevanten kritischen Prozessierungsschritte, die fortlaufend mit den anderen Arbeitspaketen abgestimmt und angepasst werden. Zudem können Abmessungen der Chips sowie deren Design, z.B. pitch, Terminierung etc. den Anforderungen entsprechend verändert werden.

Ein Vorteil eines high-k-Dielektrikums besteht darin, dass eine dickere dielektrische Schicht unter der Gate-Elektrode verwendet werden kann bei gleicher effektiven Gate/Source Kapazität, C_{GS} . Das heißt, die unerwünschte Ladungsträgerinjektion von Gate-Elektrode in den Halbleiter-Inversionskanal aufgrund von Tunnelprozessen, die durch hohe elektrische Felder über dem Isolator induziert werden, kann bei gleichem Kanalwiderstand verringert werden. Dies führt wiederum zu einer verbesserten Zuverlässigkeit, z. B. verringertes Risiko eines dielektrischen Durchbruchs, und verringerten Kurzkanaleffekten. Frühere Studien zu Aluminiumoxynitrid (AlON) und HfAlON high-k-Dielektrika zeigten schon Verbesserungen der Zuverlässigkeit [1], [2]. Andererseits führt die vergrößerte C_{GS} eines high-k-Dielektrikums im Vergleich zu einem SiO_2 Gate Oxids bei gleicher Schichtdicke zu höheren Einschaltströmen unter der Annahme einer ähnlichen Mobilität des Inversionskanals. Darüber hinaus führt die Verwendung von Gate-Dielektrika mit höherer Permittivität zu einem niedrigeren elektrischen Feld im Gate Dielektrikum und trägt somit zu einer verbesserten Zuverlässigkeit des Bauelements bei. In Abb. 4 sind die Schemata der zwei Gate Stacks, die für dieses Projekt verwendet und verglichen wurden, dargestellt; ein SiO_2 /Poly-Si- und ein high-k/Metall Gate Stack (genannt: erste Generation high-k). Hierfür haben wir die Grenzflächenqualität und die elektronischen Transporteigenschaften von MOS-Kondensatoren (MOSCAPs) bzw. lateralen MOSFETs sowie die Leistung von vertikalen planaren SiC Leistungs-MOSFETs untersucht. Für diese Studien haben wir 4° off-Axis-4H-SiC (0001) Wafer mit schwach stickstoffdotierten Epitaxie-Schichten, die auf hoch n-dotierten Substraten abgeschieden wurden, verwendet.

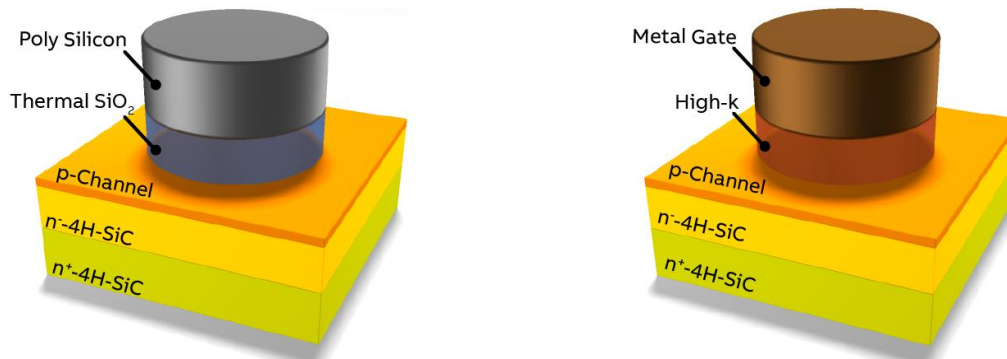


Abb. 4: Schematische Darstellung (a) eines Gate-Stacks gemäss aktuellem Stand der Technik unter Verwendung von SiO_2 als Gateoxid. (b) Gate-Stack inklusive high-k Dielektrikum (Permittivität > 3.9) und Metallkontakt auf 4H-SiC.

Die MOSCAP-Proben wurden vor den Experimenten mit $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2$ und verdünnter HF nasschemisch gereinigt. Alle SiO_2 /Poly-Si Gate Stacks wurden nach der Schichtdeposition/Oxidation in N_2O -Atmosphäre gebacken (genannt: Post Oxidation/Deposition Annealing POA/PDA). Die Vorderseitenkontakte aus 30 nm Ti und 400 nm Al wurden unter Verwendung von Schattenmasken aufgedampft. Die Kontakte auf der Rückseite bestehen aus Ni-Silizid/Al, Ti und Ag. Bezüglich der lateralen MOSFET-Herstellung (eine schematische Darstellung ist im Einschub von Abb. 4 (b) zu sehen) haben wir Al und P als Kanal- bzw. Source-Kontakt Implantationsspezies verwendet. Der Ni-Silizidierungsprozess folgt auf die Abscheidung und dem Ätzen des Gate-Stacks. Die so hergestellten lateralen Bauelemente weisen Gate-Breiten von 50 μm sowie Gate-Längen zwischen 20 μm und 240 μm auf. Für die elektrische Charakterisierung der MOSCAPs und lateralen MOSFETs wurden Kapazitäts-Spannungs-Messungen (CV) und Constant-Capacitance-Deep-Level-Transient Spectroscopy (CC-DLTS) sowie temperaturabhängige Strom-Spannungs-Messungen (IV) durchgeführt. Schließlich wurden planare vertikale 1.2kV SiC-Leistungs-MOSFETs mit einem Pitch von 14 μm und Kanallängen von 150 nm und 250 nm hergestellt. Um hohe elektrische Felder am Gate-Oxid zwischen den Zellen zu minimieren, d. h. einen JFET-Implantationsschritt zu vermeiden, haben wir die Ladungsverteilungen im Kanal optimiert. Wiederum haben wir vertikale Referenzbauelemente mit gleichem Chip Design und SiO_2 -basierten Gate Stack inklusive N_2O -POA fabriziert. Statische Einschaltzustandsmessungen (I-V Messkurven) wurden gepulst (1% duty cycle, 50ms Pulsdauer) durchgeführt, um eine Selbsterwärmung zu vermeiden. Zur dynamischen Charakterisierung wurden die Bauelemente auf Testsubstrate gelötet und in einem Doppelimpulstester mit einer Systeminduktivität (L_σ) von 60 nH gemessen.



3.2 Durchgeführte Arbeiten und Ergebnisse

3.2.1 SiC/High-k Dielektrikum Grenzflächen Optimierung

Die Abb. 5 (a) und (b) zeigen die CV-Kurven bei Raumtemperatur eines high-k-MOSCAPs und einer Referenzprobe (SiO₂- und N₂O-POA). Ersterer weist aufgrund der höheren Permittivität die steilsten Kurven sowie einen signifikant höheren Oxid-Kapazität C_{ox} bei identischer dielektrischer Schichtdicke auf. Die bidirektionalen CV-Kurven (siehe Abb. 5 (a)) zeigen zudem eine deutlich geringere Hysterese für den high-k MOSCAP. Erstaunlicherweise ist die Flachbandspannungsverschiebung (V_{FB} -Verschiebung) vernachlässigbar was auf eine sehr geringe Anzahl von Ladungsträgern an der SiC/high-k Dielektrikum Grenzfläche oder im Dielektrikum selbst schliessen lässt.

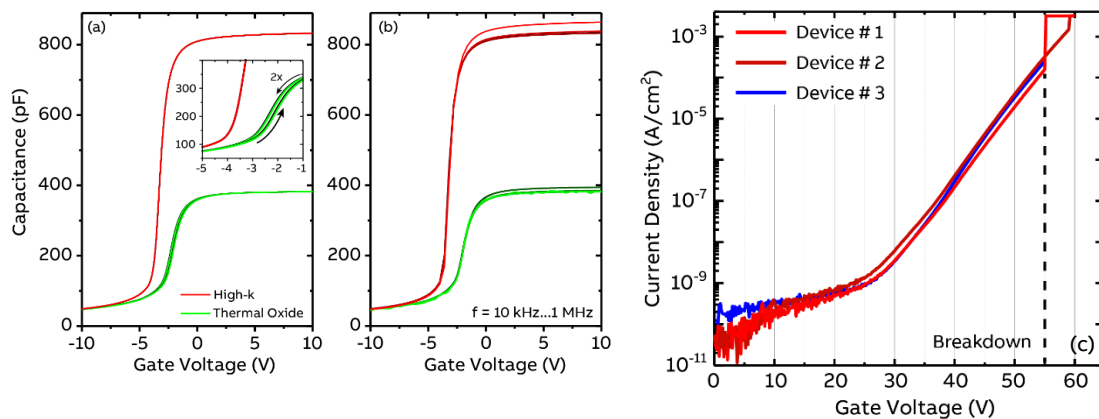


Abb. 5: (a) Bidirektionale und (b) frequenzabhängige (10 kHz bis 1 MHz) CV-Charakterisierung bei Raumtemperatur für high-k- und SiO₂-Referenzproben. (c) Gate Leckstrom gemessen an high-k MOSCAPs.

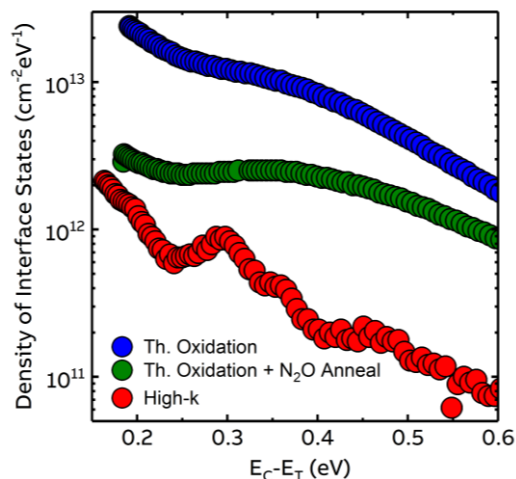


Abb. 6: Dichte der Grenzflächenzustände (D_{it}) für drei verschiedene Gate-Stacks. Die Werte wurden aus Constant Capacitance Deep Level Transient Spectroscopy (CC-DLTS) extrahiert.

Darüber hinaus konnte praktisch keine frequenzabhängige (10 kHz bis 1 MHz) V_{FB} -Verschiebung (Abb. 5 (b)) gemessen werden, das heißt nur sehr wenige Ladungsträger aus dem Inversionsbereich des Halbleiters besetzen jene Grenzflächenzustände, die sich in der Nähe des Oxids befinden. Folglich können die Bänder innerhalb des Halbleiters stark gebogen werden und führen somit zu steilen CV-Kurven (kein Fermi-Level-Pinning an der Dielektrikum-Halbleiter-Grenzfläche). Desweiteren, haben wir



die Gate-Source Leckstromdichte mehrerer Bauelemente mit high-k Schichten gemessen wie in Abb. 5 (c) dargestellt. Während wir nahezu konstante Leckstromdichten bis $V_G = 25\text{V}$ beobachteten, steigt der Leckstrom aufgrund des Fowler-Nordheim-Tunnelstroms für $V_G > 25\text{V}$ exponentiell an. Der Durchbruchsspannung liegt oberhalb von 55V. Diese Ergebnisse zeigen, dass dieses high-k Material ohne Weiteres in vertikale SiC-Leistungs MOSFETs integriert werden können, sprich Gate-Source Spannungen bis zu 25V können ohne nennenswerte Erhöhung des Gate-Leckstroms angelegt werden. Wie in Abb. 6 dargestellt haben wir die Dichte der Grenzflächenzustände D_{it} mittels Constant Capacitance Deep Level Transient Spectroscopy (CC-DLTS) experimentell bestimmt.

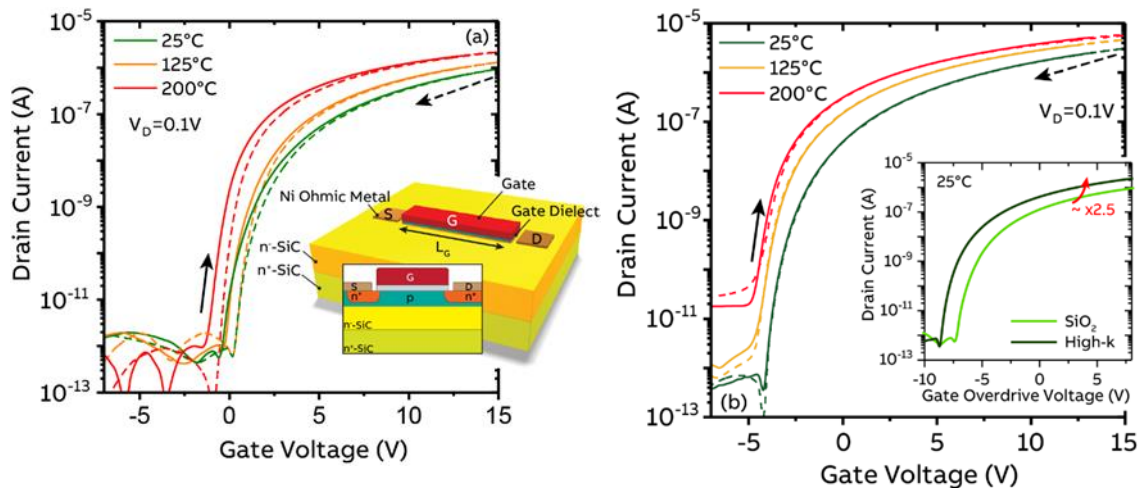


Abb. 7: Temperaturabhängige bidirektionale Transferkennlinien von lateralen SiC-MOSFETs mit (a) SiO_2 und (b) high-k-Dielektrikum. Die Einschübe zeigen ein Schema der lateralen MOSFET-Struktur (a) sowie (b) den Drain Strom vs. Gate-Overdrive-Spannung für beide Gate-Stacks bei Raumtemperatur.

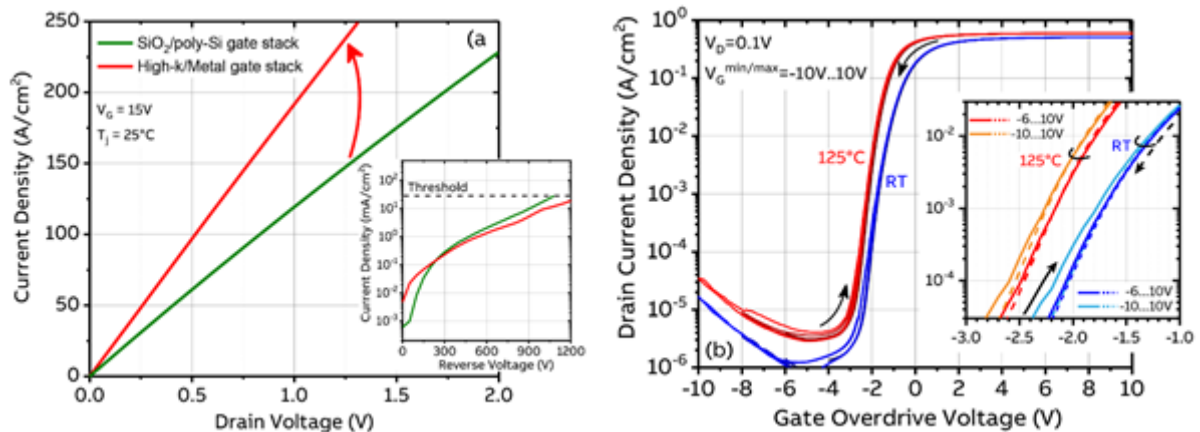


Abb. 8: (a) Vergleich der Ausgangskennlinien von 1.2 kV SiC-Leistungs-MOSFETs mit high-k und SiO_2 Gate-Dielektrika für $V_g = 15\text{V}$ bei Raumtemperatur. Der Einschub zeigt den Sperrzustand für beide Bauelemente bei $V_g = -10\text{V}$. (b) Bidirektionale Transferkennlinien von vertikalen 1,2-kV SiC Leistungs-MOSFETs mit high-k Dielektrikum ($V_D = 0.1\text{V}$ und $V_{GS} = -10\text{V} \dots +10\text{V}$) bei Raumtemperatur und 125°C .

Im gesamten untersuchten Energiezustandsbereich haben wir für die high-k-Probe (ca. $8 \cdot 10^{10} \text{ cm}^{-2}\text{eV}^{-1}$ bis $2 \cdot 10^{12} \text{ cm}^{-2}\text{eV}^{-1}$) im Vergleich zu Gate-Stacks auf SiO_2 -Basis erheblich niedrigere D_{it} -Werte extrahiert. Bidirektionale temperaturabhängige (25°C - 200°C) Transferkennlinien ($V_G = -15\text{V} \dots +15\text{V}$ bei $V_D = 0.1\text{V}$) von lateralen MOSFETs, wie in Abb. 7 gezeigt, spiegeln diese verbesserte Qualität der SiC/high-k Grenzfläche wider. Praktisch kein Hysteresis Effekt und signifikant reduzierte V_{TH} -



Verschiebungen, ΔV_{TH} , wurden für die high-k Bauelemente beobachtet. Während wir Grenzspannungsverschiebungen für Bauelemente auf Basis von SiO₂ Gate Oxiden aufgrund einer Hysterese von 300-400 mV (bei 25°C und 125°C) sowie 800 mV bei 200°C ermittelt haben, ist ΔV_{TH} für Bauelemente mit high-k Gate Dielektrikum erst ab 125°C messbar (ca. 10 mV). Bei 200°C beträgt ΔV_{TH} 350 mV. Diese Verringerung der Grenzspannungsverschiebung kann durch die verringerte Dichte der Grenzflächenzustände erklärt werden [3]. Weiterhin zeigt der Einschub von einem deutlich (2.5-fach) höheren Strom bei identischen Gate-Overdrive-Spannungen für den High-k/Metall Gate Stack im Vergleich zu thermisch oxidierten Bauelementen und N₂O-POA aufgrund der höheren Dielektrizitätskonstante.

3.2.2 Statische Charakterisierung von high-k SiC-Leistungs MOSFETs

Abb. 8 (a) zeigt die statische Charakterisierung bei Raumtemperatur, d. h. die Ausgangskennlinien und den Sperrzustand (siehe Einschub), eines vertikalen planaren SiC-Leistungs-MOSFET mit high-k/Metall Gate- im Vergleich zu einem Bauelement mit SiO₂/Poly-Si Gate-Stack.

Das Design und die Hauptprozessierungsschritte wie etwa aktive Fläche, Terminierung, Dotierungsprofile usw. beider Bauelemente sind vergleichbar. Die einzigen Unterschiede während der Herstellung waren die Prozessierung und Integration des Gate Stacks. Wie zu sehen ist, haben wir eine um 60% erhöhte Stromdichte bei $V_{DS} = 1V$ (bei $V_G = 15V$) für das high-k Bauelement gemessen. Infolgedessen konnte der spezifische Einschaltwiderstand ($R_{DS(on)}$) um mehr als 35% reduziert werden. Bemerkenswerterweise wurde diese verbesserte Leitung unter Verwendung eines großen pich von 14 μm und ohne Reduzierung der Substratdicke erreicht. Daher ist diese Steigerung der Leistung im eingeschalteten Zustand eindeutig auf die verbesserte Leitfähigkeit im Inversionskanal zurückzuführen, d. h. auf den verringerten Kanalwiderstand. Darüber hinaus haben wir eine verbesserte Sperrfähigkeit der high-k/Metall-Gate Stack Bauelemente feststellen können. Bidirektionale Transferkennlinien (bei Raumtemperatur und 125°C) eines vertikalen planaren SiC-Leistungs-MOSFETs mit einem high-k Gate Dielektrikum sind in *Abb. 8 (b)* dargestellt. Hierbei haben wir die DC-Gate Spannung am Anfang der Messung von -2V, -4V, -6V, - 8V bis -10V variiert. Die maximal positive Gate Spannung beträgt +10V. Für Gate Spannungsbereiche zwischen -6V und +10V bei Raumtemperatur ist kaum eine Hysterese Effekt oder V_{TH} Verschiebung messbar, und selbst bei 125°C ist der Effekt nur geringfügig. Für größere Gate Spannungsbereiche, sprich von -10V bis +10V, haben wir eine Hysterese von ca. 0.2V festgestellt.



3.2.3 Dynamisches Schalten von high-k SiC-Leistungs MOSFETs

Abb. 9 zeigt das Ein- und Ausschaltverhalten eines high-k SiC-Leistungs-MOSFETs unter Überspannungs- und Überstrombedingungen. Die Bauelemente schalten $I_D = 100\text{A}$, das dem vierfachen des nominellen Stroms entspricht, bei $V_D = 800\text{V}$ ($V_G = -10\text{V} \dots +15\text{V}$), 125°C und einer Streuinduktivität von 60 nH störfrei an und wieder aus. Als Freilaufdiode wurde ein SiC-JBS-Gleichrichter verwendet.

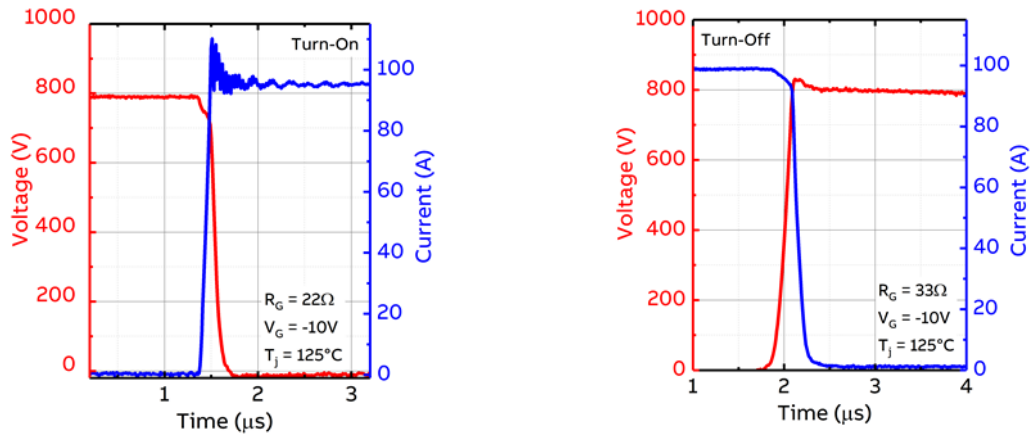


Abb. 9: (a) Ein- und (b) Ausschaltverhalten eines vertikalen SiC-Leistungs-MOSFETs mit einem high-k/Metall-Gate Stack bei 125°C und $V_G = -10\text{V} \dots +15\text{V}$ unter Überspannungs- und Überstrombedingungen: $V_D = 800\text{V}$ und $I_D = 100\text{A}$ ($4 \times I_{nom}$) ($L = 60\text{nH}$).

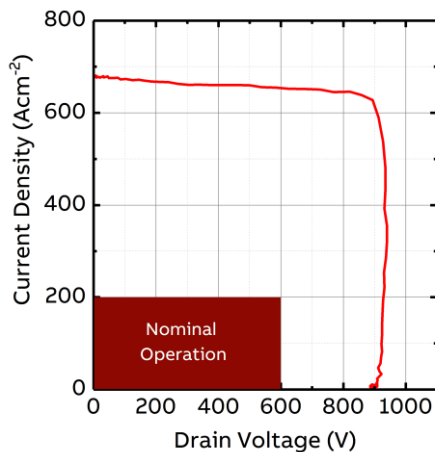


Abb. 10: Abschalt-Sperrbetrieb eines vertikalen Leistungs-MOSFET mit high-k/Metall Gate Stacks bei 125°C , $V_D = 900\text{V}$, $J_D = 675\text{ A/cm}^2$.

Die RBSOA-Fähigkeit (Reverse Bias Safe Operating Area) eines high-k vertikalen SiC-Leistungs-MOSFETs in Abb. 10 dargestellt. Die MOSFETs schalten 675 A/cm^2 bei $V_D = 900\text{V}$ problemlos aus.



3.3 Bewertung der bisherigen Ergebnisse

Im Rahmen dieses Projekts konnten wir die erste Integration eines high-k/Metall Gate Stacks in planare vertikale 1.2-kV SiC-Leistungs-MOSFETs realisieren (industry-first). Die hierfür untersuchten Teststrukturen zeigen eine außergewöhnliche SiC/high-k Grenzflächenqualität. Insbesondere zeigen bidirektionale CV-Kennlinien eine vernachlässigbare Hysterese und frequenzabhängige V_{FB} -Verschiebung. Darüber hinaus haben wir D_{it} -Werte unter $10^{11} / \text{cm}^2 \text{eV}^{-1}$ extrahiert. Sowohl laterale als auch vertikale SiC-Leistungs-MOSFETs leiden kaum unter in der Literatur bekannten V_{TH} -Verschiebungen und Hysterese. Bei vertikalen Leistungs-MOSFETs mit dem entwickelten high-k/Metall Gate Stack wurden erstmals eine Verringerung des spezifischen Einschaltwiderstands um mehr als 35% im Vergleich zu $\text{SiO}_2/\text{Poly-Si}$ Bauelementen beobachtet. Die Bauelemente schalten 100A bei $V_D = 800\text{V}$ und weisen einen grossen RBSOA auf. Diese Ergebnisse zeigen das enorme Potenzial von high-k/Metall Gate Stacks für Leistungshalbleiterbauelemente, die auf Materialien mit großer Bandlücke basieren. Insbesondere im Hinblick auf den spezifischen Einschaltwiderstand führt ein Gate Dielektrikum mit höherer Permittivität und der vorgestellten hohen Grenzflächenqualität zu einer enorm verbesserten Leitfähigkeit des Inversionskanals. Diese Ergebnisse stellen eine wesentliche Verbesserung gegenüber kürzlich veröffentlichten Daten dar [3].



4 Teilprojekt Leistungshalbleiter-Modul für Nutzfahrzeuge

4.1 Vorgehen und Methode

Ziel des Teilprojekts ist die Entwicklung eines Leistungshalbleiter-Moduls für Nutzfahrzeuge mit einer verbesserten Lastwechselfähigkeit sowie einer höheren elektrischen und thermischen Leitfähigkeit im Vergleich zu herkömmlichen Leistungshalbleiter-Modulen mit den Zielparametern $V_{DC} = 850\text{ V}$, $I_{rms} = 500\text{ A}$, $T_{j,max} = 175^\circ\text{C}$. Hierzu wird ein Leistungshalbleiter-Modul entwickelt basierend auf SiC-Chips mit einer Nennspannung von 1'200 V sowie innovativen Aufbau- und Verbindungstechnologien. Abb. 11 zeigt einen schematischen Aufbau des zu realisierenden Leistungshalbleiter-Moduls mit neuartigen Technologien.

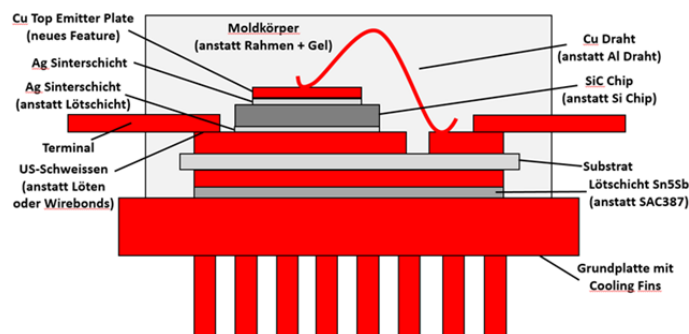


Abb. 11: Schematischer Aufbau des zu entwickelnden Leistungshalbleiter-Moduls mit neuen Aufbau- und Verbindungstechniken (in Klammern die konventionellen Technologien).

Die Konzeption und Realisierung des neu konzipierten Leistungshalbleiter-Modules erfolgten während des Jahres 2019 in drei Schritten. Zunächst wurde das Modulkonzept festgelegt. Hierzu wurde ein geeignetes Modul-Design basierend auf thermischen und elektromagnetischen Computer-Simulationen ermittelt. Darauf aufbauend erfolgten die Evaluation und die Auswahl der zu verwendenden Aufbau- und Verbindungs-Materialien sowie der Chips. Basierend auf dem Modulkonzept wurde eine vollständige Konstruktion des Leistungshalbleiter-Moduls erstellt. Die Konstruktion des Moduls diente zudem für die Konzeption und Erstellung der für die Fertigung notwendigen Fixturen und Hilfsmaterialien, so dass eine Durchführung sämtlicher Herstellungsprozesse für das Leistungshalbleiter-Modul ermöglicht wurde. Diese wurden im Rahmen einer detaillierten Prozessentwicklung erprobt und verbessert, so dass erste Prototypen hergestellt und elektrisch getestet werden konnten.

4.2 Durchgeführte Arbeiten und Ergebnisse

4.2.1 Produkt- und Prozess-Entwicklung

Im Rahmen der Vorstudie wurde zunächst ein Konzept für ein Leistungshalbleiter-Modul erstellt, das hohe Schaltfrequenzen von bis zu 20 kHz ermöglicht. Daher sind Chips basierend auf Silizium-Karbid (SiC) die bevorzugte Wahl im Vergleich zu herkömmlichen Silizium-Chips. Um derart hohe Schaltfrequenzen zu ermöglichen, musste ein niederinduktives Modul-Design gefunden werden, um Überspannungen auf Grund parasitärer Induktivitäten auf ein akzeptables Mass zu begrenzen. Hierzu wurden elektro-magnetische Computer-Simulationen an mehreren Design-Vorschlägen durchgeführt. In diesem Zusammenhang musste ein geeigneter Design-Vorschlag zudem Koppel-Induktivitäten aufweisen, um einen parallelen Betrieb einer grossen Anzahl von Chips (bis zu 10 Stück) mit sauberem



und schnellem Schalten zu ermöglichen. Weiter musste durch eine geeignete Spezifizierung des Gate-Widerstands ein Kompromiss zwischen einer ausreichenden Dämpfung von Schalt-Oszillationen und Schaltverlusten gefunden werden.

Elektrothermische Simulationen wurden durchgeführt, um zu verifizieren, ob das Leistungshalbleiter-Modul einen hinreichend geringen thermischen Widerstand aufweist, um die auf Grund von Leitungs- und Schaltverlusten in den Chips selbst, aber auch im Modul in Abhängigkeit vom Betriebszustand (Frequenz, Strom) entstehende Wärme abzuführen. Hierbei wurde Wärmewiderstand $R_{th,j}$ zwischen Chip und Umgebung von ca. 100 K/kW berechnet, was eine Wärme-Dissipation (Verlustleistung) von bis zu 1'100 W je High/Low Side des Halbbrücken-Moduls bei einer maximalen Chip-Temperatur von 175°C und einer Kühlmittel-Temperatur von 65 °C erlaubt. Zudem ist zu berücksichtigen, dass der maximal erlaubte Strom I_{rms} mit zunehmender Schaltfrequenz auf Grund höherer Schaltverluste geringer wird, wobei jedoch Leitungsverluste den grössten Anteil am Gesamtverlust aufweisen. Gemäss den Ergebnissen der elektro-thermischen Simulation ist bei einer Schaltfrequenz von 10 kHz eine maximale Strombelastung I_{rms} von 780 A möglich (Target: $I_{rms} = 500$ A).

Evaluation und Auswahl eines geeigneten Chip-Typs erfolgten basierend auf Datenblattwerten sowie Messungen an Devices. Wichtige Kriterien für die Auswahl des Chips waren Leitungs- und Schaltverluste, aber auch das allgemeine Verhalten der Devices und Auffälligkeiten während der Messung wie z.B. Oszillationen. Die Auswahl geeigneter Aufbau- und Verbindungsmaterialien erfolgte nach vorher festgelegten Kriterien. Beispielsweise wurde das Epoxid-Material für den Mold-Körper nach den Kriterien Flammbarkeit, Adhäsion, Glasübergangstemperatur, Feuchte-Einfluss, Prozessierung und mechanischen Eigenschaften wie Elastizitätsmodul und thermische Ausdehnung ausgewählt. Erste Prozessversuche an Mustermaterialien unterstützten die Auswahl.

Basierend auf den Ergebnissen der Computer-Simulationen sowie der Evaluation und Auswahl von Chips und Materialien, wurde die endgültige Konstruktion der Leistungshalbleiter-Module realisiert. In diesem Zusammenhang erfolgten ausserdem die Konzeption und die Realisierung von Fixturen für die Fertigungsanlagen, um die Entwicklung der Produktionsprozesse und einen Aufbau von Prototypen zu ermöglichen.

Im Rahmen der Prozess-Entwicklung wurden die vorgesehenen neuartigen Aufbau- und Verbindungstechniken erprobt und optimiert, um stabile und reproduzierbare Prozesse für die Herstellung von Prototypen und Samples zu garantieren. Neben der Realisierung eines gemoldeten Modul-Gehäuses, was auf Grund der Grösse des Mold-Körpers von mehr als 70 mm Kantenlänge eine technische Herausforderung darstellt, stellen insbesondere die Verbindungen zwischen Chips und Substrat, die mittels Druck-unterstütztem Silber-Sintern (Mikro-Silberpaste) realisiert werden, sowie das Design der Source-Kontakte (Chip-Oberseite) bestehend aus gesinterten Kupfer-Plättchen und Kupfer-Bonddrähten innovative Technologien dar.

Im Rahmen der Prozessentwicklung wurden auftretende Fehler und Probleme analysiert und geeignete Verbesserungs- und Vermeidungsmassnahmen implementiert. So konnte der bei der Lötverbindung zwischen Substrat und Baseplate auftretende Lot-Überfluss durch einen Graben in der Baseplate-Oberfläche, die die Lötverbindung umgibt, vermieden werden. Weiter wurde die Entstehung grosser Hohlräume in der Lötverbindung auf Grund der starken Verbiegung des Substrats beim Aufheizen im Lötprozess durch eine geeignete Lötfixtur vermieden. Abb. 12 zeigt eine Zeichnung des Halbleiter-Moduls ohne Mold-Körper gemäss endgültiger Konstruktion sowie ein Foto eines fertiggestellten Prototyps.

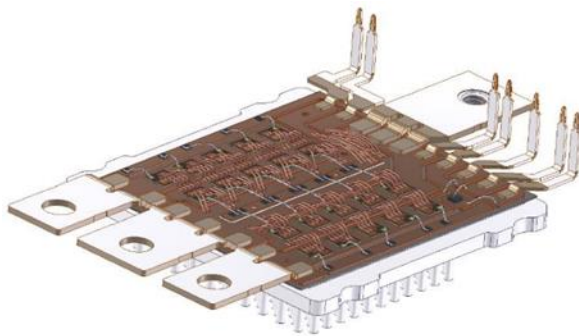


Abb. 12: Zeichnung des Halbleiter-Moduls ohne Mold-Körper gemäss endgültiger Konstruktion sowie Foto eines fertig-gestellten Prototyps.

Statische und dynamische elektrische Messungen an einzelnen Chips und aufgebauten Modul-Prototypen wurden durchgeführt, um die elektrische Performance der Chips und Module bezüglich Verluste und Schaltverhalten (z.B. Oszillationen) zu beurteilen. Die Ergebnisse (s. Abb. 13) zeigen einerseits den Einfluss von Strom und Temperatur auf den Widerstand der Chips, der die Leitungsverluste bestimmt. Andererseits bestätigen die Ergebnisse der dynamischen Messungen den Einfluss einer geeigneten Wahl des Gate-Widerstands. So werden Oszillationen und Überspannungen durch einen höheren Gate-Widerstand gedämpft, allerdings müssen höhere Schaltverluste und eine geringere Schaltgeschwindigkeit akzeptiert werden.

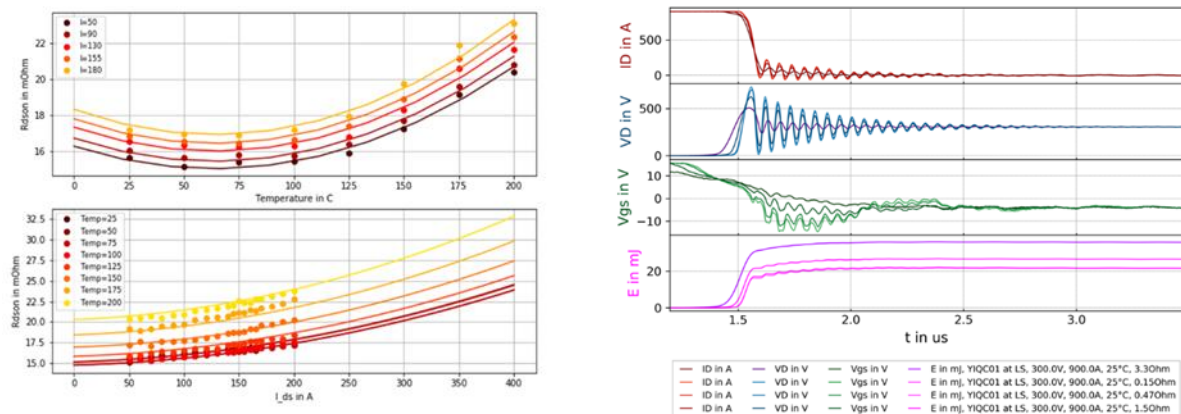


Abb. 13: Ergebnisse von statischen (Einzelchip) und dynamischen (Modul) elektrischen Messungen (a) Chipwiderstand in Abhängigkeit von Temperatur und Strom (Einzelchip), (b) Schaltkurven, Schaltverluste für verschiedene Gate-Widerstände (Modul)



4.2.2 Leistungs- und Zuverlässigkeitstests

Basierend auf der erfolgreichen Produkt- und Prozess-Entwicklung sowie der Herstellung erster Prototypen wurden im ersten Halbjahr 2020 die Samples für die Erfolgskontrolle aufgebaut. Die Erfolgskontrolle umfasste einerseits die Charakterisierung der elektrischen und thermischen Eigenschaften der Leistungshalbleiter Module und andererseits die Bestimmung der Zuverlässigkeit (Lebensdauer) mittels diverser Stresstests.

Die Überprüfung der elektrischen Eigenschaften umfasste diverse statische und dynamische Messungen an den Leistungshalbleitermodulen im Rahmen der elektrischen Verifikation. Hierzu gehörte die volle elektrische Charakterisierung der Leistungshalbleiter-Module. Dabei zeigten die Module einen robusten Betrieb, sowie geringe Schalt- und Durchgangsverluste. Die Robustheit der Module wurde mittels vollständiger Tests bis hin zur Zerstörung der Leistungshalbleiter überprüft z.B. bezüglich des Kurzschlussverhaltens. Es wurden Zerstörungslimite identifiziert, um einen gleichmässigen und zuverlässigen Betrieb bei allen Bedingungen sicherzustellen. Die Tests wurden weitgehend bestanden bzw. zeigten eine Erfüllung der vorhergesagten Zerstörungslimite abgesehen von kleineren Abweichungen wie z.B. Oszillationen im SOA-Test (Safe Operating Area) an den Dioden.

Die thermische Charakterisierung erfolgte mittels der Messung des thermischen Widerstands (R_{th}) der auf einen Kühler montierten Leistungshalbleiter-Module. Hierbei wurde der thermische Widerstand in Abhängigkeit verschiedener Kühlbedingungen ermittelt:

- Durchflussrate Kühlmedium
- Einlasstemperatur Kühlmedium
- Position des Leistungshalbleiter-Moduls auf dem Kühler

Die gemessenen R_{th} -Werte für eine typische Einlasstemperatur von 65°C in Abhängigkeit von der Durchflussrate sind für das erste und das dritte Modul auf dem Kühler dargestellt.

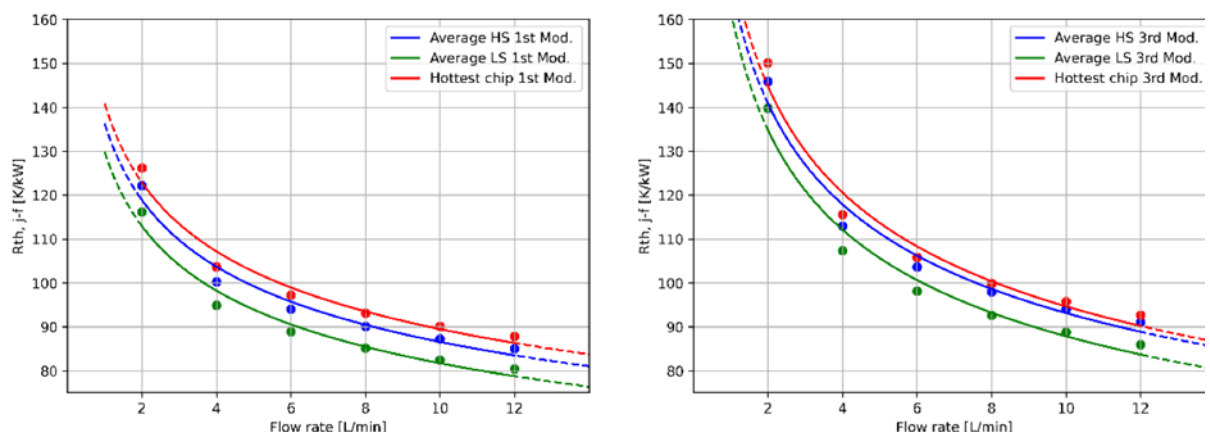


Abb. 14: Gemessene R_{th} -Werte für eine Einlasstemperatur von 65°C in Abhängigkeit von der Durchflussrate für das erste (links) und das dritte (rechts) Modul auf dem Kühler.

Die Zuverlässigkeit der Leistungshalbleitermodule wurde mittels diverser Stresstests gemäss der ECPE Guideline AQG 324 für Leistungshalbleiter in Automobil-Anwendungen bestimmt. Die durchgeführten Stresstests sind in der unten dargestellten Tabelle aufgelistet. Sämtliche durchgeführten Zuverlässigkeitstests wurden bestanden.

Basierend auf den erfolgreich durchgeführten Leistungstests wurden im April 2020 termingerecht 42 Leistungshalbleiter-Module an die Projektpartner ausgeliefert. Weitere 5-10 Module wurden im weiteren Verlauf beigegeben, um Testausfälle bei einem Projektpartner zu kompensieren.



Test	Beschreibung	Testziel	Parameter	DUT's
HTGB	Spannungsstress an Gate	Stabilität des Gate-Oxids	Vg = 16 V T = 175°C Dauer: 1.000 h	6
Temperatur-Schock	Passiver Lastwechseltest	Delamination (z.B. Mold Compound, Verbindungen)	T = -40...+125°C tdwell ≥ 15 min 1.000 Zyklen	6
Power Cycling (Sekunden)	Aktiver Lastwechseltest mit schnellen Zyklen	Delamination (insbes. Drahtbondverbindungen, Verbindung Chip - Substrat)	ton = toff = ΔTj =	6
Power Cycling (Minuten)	Aktiver Lastwechseltest mit langsamen Zyklen	Delamination (insbes. Verbindung Substrat - Grundplatte)	ton = toff = ΔTj =	6
LTS	Lagerung bei tiefer Temperatur	Pre-Conditioning	T = -40°C Dauer: 1.000 h	6
HTS	Lagerung bei hoher Temperatur	Pre-Conditioning	T = +150°C Dauer: 1.000 h	6
HV-H3TRB	Feuchte-Test bei hoher Spannung	Robustheit gegenüber Feuchte; Robustheit des Randabschlusses der Chips	VDS = 960 V (80%) T = 85°C RH = 85% Dauer: 1.000 h	6

4.3 Bewertung der bisherigen Ergebnisse

Die im Teilprojekt der Entwicklung eines Leistungshalbleiter-Moduls erzielten Ergebnisse zeigen eine erfolgreiche Durchführung des Teilprojekts zur Entwicklung eines Leistungshalbleiter-Moduls für Nutzfahrzeuge. Mittels Computersimulationen zum elektromagnetischen und thermischen Verhalten möglicher Modulkonzepte konnte erfolgreich ein Design-Konzept für ein entsprechendes Leistungshalbleiter-Modul entwickelt werden. Gemäss den Ergebnissen der elektrothermischen Simulation, die teilweise auf Ergebnissen elektrischer Messungen basiert, ist eine maximale Strombelastung $I_{rms} = 780$ A bei einer Schaltfrequenz von 10 kHz möglich, was den Zielwert von 500 A um mehr als 50% übersteigt.

Im Rahmen der Prozess-Entwicklung konnten diverse innovative Fertigungsverfahren wie Molding oder Silber-Sintern erfolgreich entwickelt und implementiert werden. Hierbei auftretende Probleme wie z.B. die Entstehung eines grösseren Hohlraums in der Lötverbindung zwischen Substrat und Grundplatte konnten gelöst werden. Weiter stehen für alle innovativen Technologien für den Fall eines späteren Scheiterns Backup-Lösungen zur Verfügung. Entsprechend konnten erste Prototypen erfolgreich mit akzeptablem Yield aufgebaut werden.

Im elektrischen Test zeigen die Module auch ohne externem Gate-Widerstand ein sauberes Schaltverhalten auf Grund des in den vorherigen Computer-Simulationen optimierten elektromagnetischen Layouts. Alle Dimensionen der Modul-Outline liegen im Rahmen der vorgegebenen Fehlertoleranz. Weiter weisen die Module einen nur geringen finalen Bow der Baseplate auf, so dass eine Integration auf einen Kühler problemlos möglich ist.

Im Anschluss an die Produkt- und Prozess-Entwicklung wurden die geplanten Leistungstests durchgeführt. Die elektrischen Tests wurden weitgehend bestanden bzw. zeigten eine Erfüllung der vorhergesagten Zerstörungslimite abgesehen von kleineren Abweichungen. Weiter erfolgte eine umfassende thermische Charakterisierung der Leistungshalbleiter-Module bei diversen Kühlbedingungen. Das thermische Verhalten, insbesondere der Wärmewiderstand der Leistungshalbleiter-Module erwies sich als besser im Vergleich zu den Zielwerten der Target-Spezifikation. Sämtliche Zuverlässigkeitstests wurden bestanden. Eine herausragende Performance zeigte sich insbesondere in ausgewählten kritischen Tests wie HV-H3TRB und Temperatur-Schock-Test.



5 Inverter für Nutzfahrzeuge

5.1 Vorgehen und Methode

Die Inverter Entwicklung für die eBusse in Baden (A-Muster) zeichnet sich im Wesentlichen durch die folgenden 4 Phasen ab:

- 1.) Entwicklung des Stromrichters:
 - Festlegen der elektrischen und mechanischen Anforderungen aller Schnittstellen (Motor, Getriebe, Fahrzeugsteuerung)
 - Entwicklung einer Steuerplatine (PCBA) mit Spannungsversorgungen, einem Prozessor, Kommunikationsschnittstellen, SiC-Gate driver + Schutz, Strommessung, Spannungsmessungen, Encodereingängen usw.
 - Auslegung der Komponenten im Hauptstromkreis inklusive EMV-Massnahmen
 - Anordnung aller Komponenten, optimiert auf Platzbedarf, Kosten und Integration in Maschine
 - Thermisches, mechanisches und elektrisches Design des Stromrichters inkl. Leistungsanschlüsse
 - Entwicklung der Steuersoftware für die Motorregelung, Modulatoren, Schutzfunktionen, Kommunikation zum Fahrzeugsteuergerät, Sicherheitsfunktionen nach ISO26262
- 2.) Verifikation der Control HW und der Hauptstromkreisauslegung des Stromrichters:
 - Control Platine schrittweise in Betrieb nehmen und Funktion und Performance verifizieren
 - Prozessor mit Entwicklungssoftware programmieren und Schaltversuche (z. B. Doppelpuls) durchführen und Schaltverhalten und Kurzschlussüberwachung optimieren
 - Mechanische Integration in Gehäuse prüfen
 - Thermische Auslegung verifizieren mittels heatrun
- 3.) Verifikation der Antriebseinheit:
 - Mechanische Integration in elektrische Maschine prüfen
 - Signalintegrität der Sensoren und IOs verifizieren
 - SW-Basisfunktionalität für Betrieb in PIL (Power in the loop)
 - Thermische Auslegung der Antriebseinheit
 - Wirkungsgrad und Verluste über verschiedene Betriebspunkte charakterisieren und optimieren (Pulsmuster, Motorregelung)
 - Zwei Gang Getriebe Funktionalität, Optimierung Schaltzeitpunkte (je nach Fahrzeuggeschwindigkeit und Zugkraft Anforderung)
 - Lärmemission
- 4.) Inbetriebnahme im Fahrzeug:
 - Mechanische Integration in das Fahrzeug und Schnittstellen zum Fahrzeug prüfen
 - Statische Inbetriebnahme
 - Dynamische Inbetriebnahme



5.2 Umrichter Entwicklung

5.2.1 Anforderungen

Funktionale und Nicht-Funktionale Anforderungen sind auf Stufe Umrichter (L3) erarbeitet und abgelegt worden. Unsere Kontakte mit namhaften OEMs im eTruck Bereich konnten wir Nutzen um sinnvolle Anforderungen an beispielsweise das elektrische Fahrzeuginterface, Umweltbedingungen oder die Position und Ausrichtung von Schnittstellen zum Fahrzeug zu definieren. Für unser A-Muster, welches auf der L5 in Baden zum Einsatz kommen wird, haben wir das Bauvolumen entsprechend den Einbaubedingungen im Bus angepasst, um einen HV-DC EMV Filter für eine hohe CISPR-Klasse integrieren zu können. Mitte September 2019 wurde der «Requirements Freeze» für das A-Muster erreicht.

Aus den Anforderungen der Stufe L3 und der zugrunde gelegten Umrichter Architektur wurden dann die Anforderungen entsprechend für eine tiefere Ebene (L4 für Elektronikbaugruppen oder Control SW z. B.) abgeleitet, um die Entwicklung dieser Komponenten zu starten.

5.2.2 Systementwicklung

Bei der Systementwicklung wird der Umrichter als Teil des gesamten Antriebssystems betrachtet. Grundsätzlich gilt es die folgenden Aspekte im Hauptstromkreis zu untersuchen:

- Anforderungen und Auswirkungen des Inverters Richtung Fahrzeugbatterie
- Anforderungen und Auswirkung des Inverters Richtung Motor

Vor allem an den Batterie-Hauptstromkreisanschluss werden eine Reihe von Anforderungen aus globalen Standards oder Betriebsnormen grosser OEMs gestellt. Exemplarisch sind hier zwei Effekte etwas detaillierter ausgeführt: 1.) Resonanzfrequenz zur Batterie hin und 2.) maximaler DC-link Spannungsripple zur Batterie hin, wobei die Resonanzfrequenz nicht normativ behandelt wird.

Die Problematik der Resonanzfrequenz kann mit dem folgenden vereinfachten Ersatzschaltbild erklärt werden:

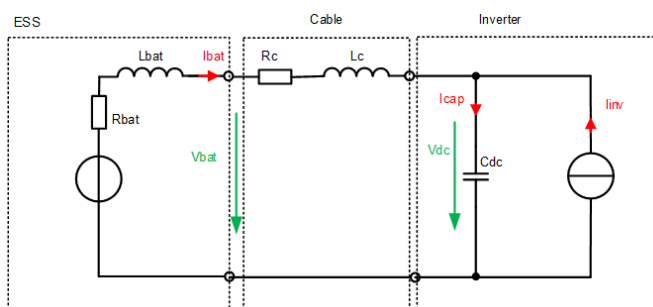


Abb. 15: Ersatzschaltbild für die Resonanzberechnung

Die relevanten passiven Elemente sind die Grösse des Zwischenkreiskondensators und die Summe der Zuleitungsinduktivität. Diese Elemente bilden mit den beteiligten Widerständen einen gedämpften Schwingkreis. Näherungsweise kann man die Resonanzfrequenz wie folgt abschätzen:

$$f_{dc,res} = \frac{1}{2\pi\sqrt{(L_c + L_{bat}) \cdot C_{dc}}}$$



Im Inverter entsteht durch die Modulation ein Rippelstrom im DC-Link Kondensator. Der dadurch entstehende Spannungsripple regt je nach Frequenzspektrum die Resonanz zur Batterie an und kann unter Umständen zu sehr grossen Strömen in der Zuleitung führen. Mit einfachen Annahmen betreffend Zuleitungslänge und einem Induktivitätsbelag von ungefähr 1uH/m können die Bereiche der Resonanzfrequenz abgeschätzt werden:

Ldc	[μH]	10	10	10	30	30	30
Cdc	[mF]	0.5	1.0	1.5	0.5	1.0	1.5
fres	[kHz]	2.25	1.59	1.30	1.30	0.92	0.75

Die Grössenordnung liegt also in der Nähe der Schaltfrequenz und wird die Schaltfrequenz nach oben schieben. Was sich in der folgenden Wirkungskette auf die Fahrzeugreichweite niederschlägt:

$$C_{dc} \downarrow \Rightarrow f_{res} \uparrow \Rightarrow f_{car} \uparrow \Rightarrow E_{sw} \uparrow \Rightarrow \text{driving range} \downarrow$$

Dies bedeutet, dass es einen «optimalen» Kompromiss zu finden gibt zwischen Kondensatorgrösse und Schaltfrequenz.

Die Anforderungen an den maximalen Zwischenkreisspannungsripple gegenüber der Fahrzeugbatterie wird im Standard ISO 21498-2:2021 (welcher zum Zeitpunkt des Projektstarts nicht vorhanden war, aber dieselbe Anforderung an den Stromrichter wurde damals aus der LV123 übernommen) definiert. Typische Limits liegen um 20Vpp im Frequenzbereich 10Hz bis 150kHz und sind mit dem Kunden genau festzulegen. Für diese Untersuchung wurde ein Berechnungsmodell erstellt, welches verschiedene Modulationsverfahren und Schaltfrequenzen mit unterschiedlichen Motortypen simuliert. Darin ist das «artificial impedance network» ein zentrales Element, welches vom Standard vorgegeben ist:

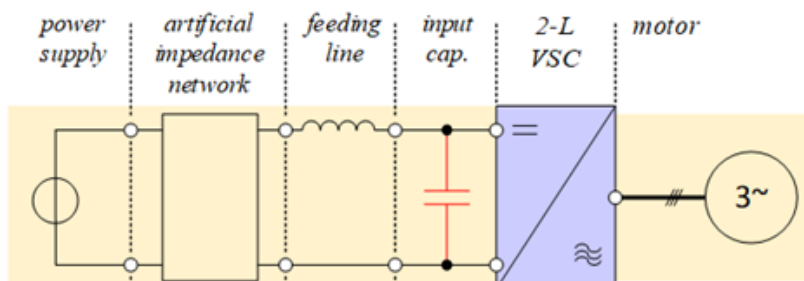


Abb. 16: Modell für die Zwischenkreisspannungssimulation



Als Beispiel ist hier ein Simulationsergebnis von einer 250kW PMSM-Maschine über den gesamten Arbeitsbereich dargestellt. Die Farbe der Punkte kennzeichnet eine andere Schaltfrequenz und die Farbe des Hintergrunds zeigt den zu erwartenden Spannungsripple.

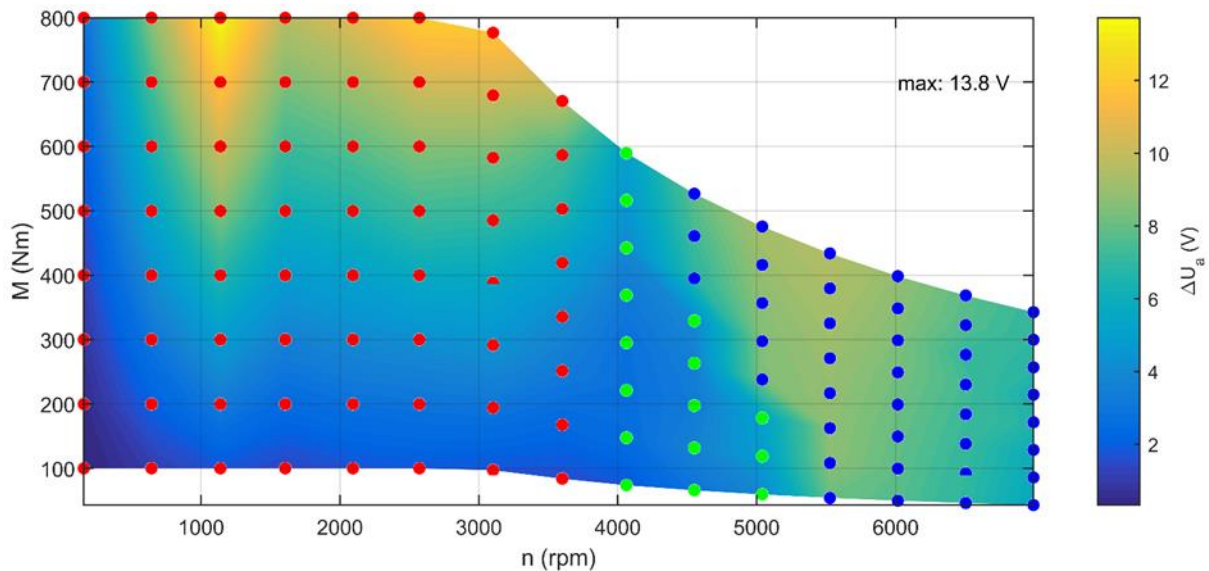


Abb. 17: Resultat der Spannungsrippelsimulation über das ZV-Diagramm

Ein weiterer Aspekt zur Systemauslegung liegt im Bereich der Performance Anforderungen. In diesem Zusammenhang ist die Anforderung betreffend kontinuierlichem Ausgangsstrom ein entscheidender Faktor. Die kurzzeitigen Überlastanforderungen (typischerweise für 60 Sekunden oder kürzer) bestimmen das Halbleiter Stromrating, da nach ein paar Sekunden der thermische Einschwingvorgang in diesen Elementen bereits stabil ist. Für Komponenten mit einer grösseren thermischen Kapazität, wie z.B. der Zwischenkreiskondensator oder die Stromschienen ist die kontinuierliche Belastung massgebend. Oft sieht man ein Verhältnis von Faktor 2 zwischen kontinuierlichem Phasenstrom und Peak-Phasenstrom der Motoren und somit auch des Stromrichters.

Für die Simulation des maximalen Ausgangsstroms des Inverters wurde ein weiteres Simulationsmodell erstellt. Damit werden zuerst die elektrischen Verluste in einem bestimmten Arbeitspunkt berechnet und mit einem thermischen Modell die Halbleitersperrschichttemperaturen berechnet. Dieses Simulationsmodell wurde dahingehend erweitert um z. B. einen Hochlauf des Motors bestehend aus vielen Arbeitspunkten zu simulieren und in einer Schleife bei jedem Arbeitspunkt den Phasenstrom so weit zu erhöhen, bis die maximal zugelassene Sperrschichttemperatur erreicht wird. Die folgende Grafik zeigt einen solchen Motor Hochlauf:



Hier wird mit dem Erhöhen der Inverterausgangs-Frequenz auch die Schaltfrequenz erhöht. Die Sperrschichttemperatur wurde auf 165°C gesetzt. Da bei einem SiC-MOSFET die Freilaufdiode im selben Chip sind, sind die Temperaturen identisch.

Für die Berechnungen beträgt der $\cos(\varphi) = 0.9$ und die Wassertemperatur $T_f = 65^\circ\text{C}$.

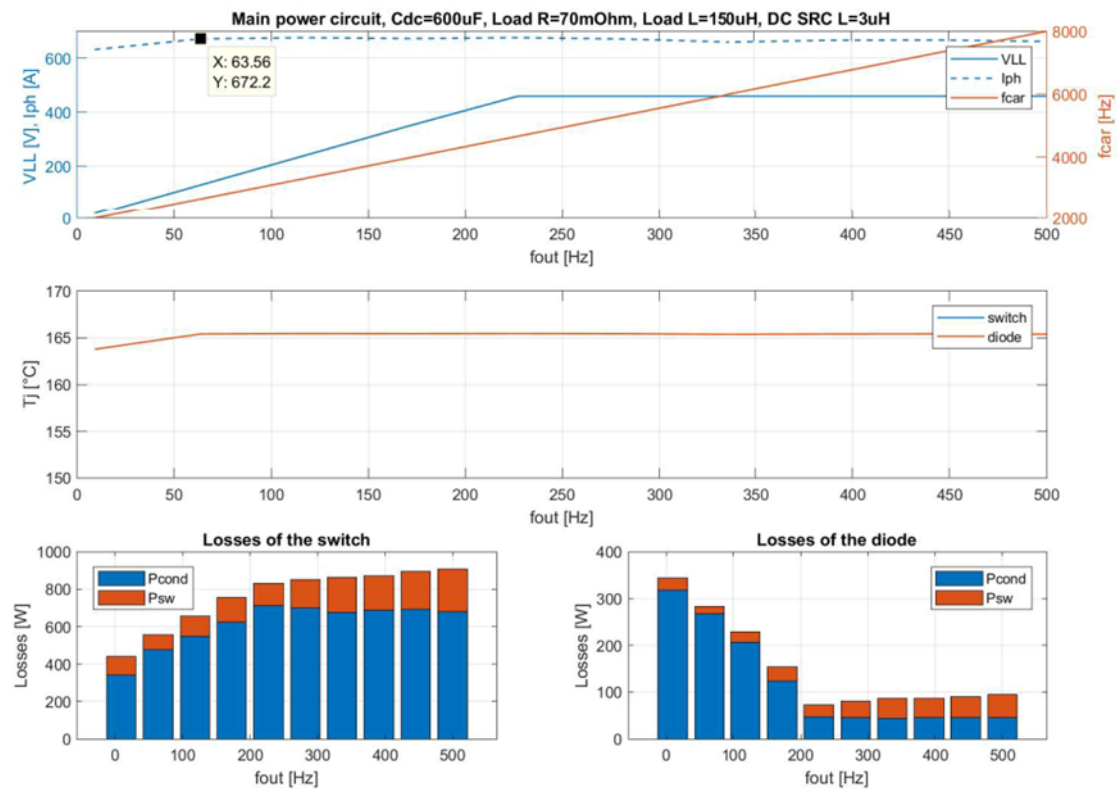


Abb. 18: Resultate der Verlust- und Temperaturberechnungen der Halbleiter

Ferner wurden Simulationen betreffend Analyse von Lastprofilen und Komponentenlebensdauer erstellt. Dabei wurden OEM und anwendungsspezifische Fahrprofile herangezogen und bewertet.



5.2.3 Funktionale Sicherheit

Der Umrichter stellt als Plattform Element gemäss ISO26262 ein „Safety element out of context“ dar. In der Konzeptphase müssen die Sicherheitsziele und die sicheren Zustände des Umrichters erarbeitet werden. Dies wird mittels einer HARA (Hazard und Risk Analysis) umgesetzt. In der HARA muss auf Fahrzeugebene gedacht werden. Voraussetzung für die Durchführung einer HARA ist die Kenntnis der Umrichterfunktionen sowie der Fehlfunktionen und einen umfassenden Fahrsituationskatalog. Bewertet wird nun jede Fahrsituation mit den unterschiedlichen Fehlfunktionen unter Berücksichtigung der Auftretenswahrscheinlichkeit, des Schweregrades und Kontrollierbarkeit der Situation (kann der Fahrer das Fahrzeug auf der Strasse halten?). Daraus ergeben sich Sicherheitsziele mit einer ASIL-Bewertung (ASIL= automotive safety integrity level). Exemplarisch ist hier ein sehr typisches Sicherheitsziel formuliert: «Vermeide unbeabsichtigtes Drehmoment, ASIL C».

Der Standard gibt nun je nach ASIL-Level den Prozess vor, wie entwickelt werden muss und mit welchen Methoden und Metriken der Entwicklungsansatz bewertet werden soll. Grundsätzlich wird in der Hardwareentwicklung ein Limit für die FIT-Rate vorgegeben. Bei ASIL C bedeutet dies maximal 100FIT. Um die FIT-Raten aufzusummieren, werden mittels eines strukturierten Ansatzes alle HW-Bauteile, welche im Fall eines Ausfalls ein Sicherheitsziel verletzen, evaluiert und deren FIT-Raten addiert. Mittels ASIL-Zerlegung und Einsatz von Diagnosefunktionen können die ASIL-Levels bestimmter Elemente reduziert werden und somit das Erreichen eines ASIL-Levels für ein Sicherheitsziel in der Implementierung vereinfacht werden.

FIT Raten bedeuten in diesem Zusammenhang, dass ein Sicherheitsziel durchaus verletzt werden kann, allerdings ist die Auftretenswahrscheinlichkeit einer solchen Verletzung dem ASIL-Level entsprechend selten, aber nicht ausgeschlossen. Im Falle einer Sicherheitszielverletzung muss der Umrichter immer in der Lage sein einen sicheren Zustand zu erreichen. Der sichere Zustand ist bei einem Umrichter typischerweise Freilauf oder aktiver Kurzschluss im Motorstromkreis, was ein minimales Drehmoment an der Fahrzeugachse zur Folge hat. Anders formuliert bedeutet dies, dass ein «single point» Fehler nie zu einem unsicheren Zustand führen darf.

Wird also beispielsweise die 24V Spannungsversorgung (Klemme 30) des Umrichters während dem Betrieb unterbrochen, muss die Umrichter-Steuerung anderweitig versorgt werden, damit der sichere Zustand erreicht werden kann. Umgesetzt ist das im vorliegenden Projekt mit einer zusätzlichen Spannungsversorgung aus dem Zwischenkreis. Eine Reihe solcher Schaltungstricks sind notwendig, um die Anforderungen des Standards zu erfüllen.

Im konkret vorliegenden A-Musterstand sind in der HW die notwendigen Mechanismen gemäss ISO26262 eingeflossen. In der SW sind die Funktionalitäten nur teilweise und auch nicht vollständig implementiert worden, was aber von einem A-Musterstand auch nicht anders erwartet wird.



5.2.4 Softwareentwicklung

Die Software-Entwicklung folgt dem Prozess, der im folgenden Bild beschrieben ist, welches dem ABB internen Gate Prozess entspricht (Gate G0 Projektstart bis G5 Release), und auch dem aSpice Prozess (SYS.1-SYS.5 und SWE.1 bis SWE.6).

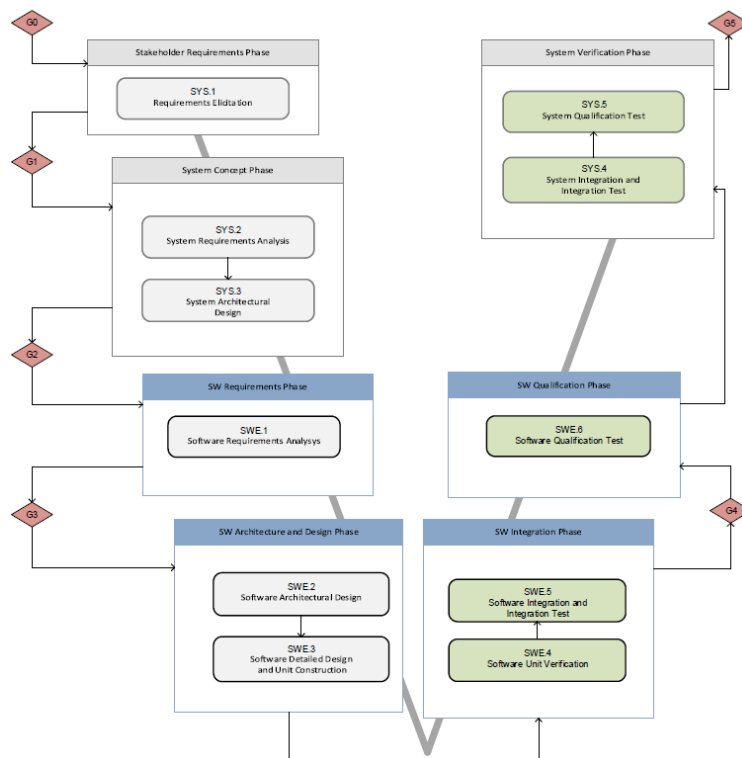


Abb. 19: Softwareprozess

Die nötigen SW-Tools wurden evaluiert und wir haben uns auf folgende Produkte festgelegt:

Beschreibung

Compiler
Modell-basierte Entwicklung
MCU-Kalibration
CAN
Debugger
C-code Entwicklung
HIL-Simulator
Test manager
BSW
Static Code Analysis
Anforderungsmanagement

verwendetes Tool

Tasking
Matlab/Simulink
Etas Inca
Vector Canalyzer
Lauterbach
Eclipse
Speedgoat
Simulink Test
Comasso
Klocwork
Visure



5.2.5 Software-Architektur

Die Architektur der Software basiert auf dem Autosar Standard, einer weltweit gängigen Architektur für eMobilität. Es wird unterschieden zwischen Applikation Software, welche die Regelungsalgorithmen enthält, der Basis Software, welche die prozessornahen Funktionalitäten umsetzt (CAN-Kommunikation, Speicher, Modulatoren, etc.) und der Funktionalen Sicherheitssoftware, welche nach der ISO26262 geforderten Massnahmen umgesetzt wird.

Da die Applikation nur nach QM-Standards entwickelt wird und kein ASIL-Level erfüllt, wird die funktionale Sicherheitssoftware abgesondert auf einem separaten Core der (multi core -) CPU implementiert und zusätzlich mit einem Lockstep Mechanismus abgesichert. Somit kann die Forderung der „free of interference“ gerecht werden.

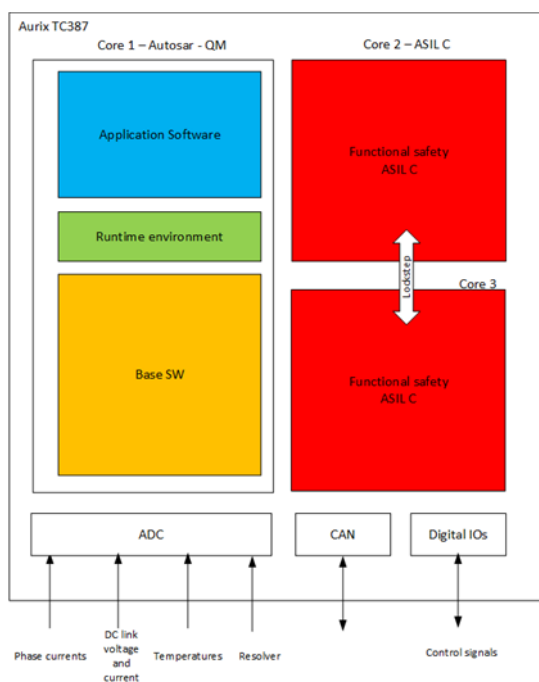


Abb. 20: Softwarearchitektur

Das Kommunikationsinterface des CAN ist bereits definiert und mit Hess abgesprochen.

Um eine hohe Qualität der SW zu erreichen, werden folgende Test durchgeführt werden:

- MIL (Model in the Loop),
- SIL (Software in the loop),
- PIL (Processor in the loop),
- HIL (Hardware in the loop)
- Labor mit Combined test



5.2.6 Mechanische Umrichter Entwicklung

Bei der Umrichter-Hardware Entwicklung steht der Formfaktor für die Elektronik und die Mechanik im Vordergrund. Die Komponenten im Hauptstromkreis sind elektrisch durch Simulation bereits festgelegt und müssen nun physisch erstellt werden und im Inverter sinnvoll angeordnet werden. Hier spielen elektrische Kriterien (z. B. bezüglich EMV oder Busbar-Induktivität) genauso eine Rolle wie Montagekriterien (z. B. one Piece flow, Herstellverfahren oder Fügerichtung). Im Vordergrund steht für die Funktion des Stromrichters auch die Temperatur der einzelnen Komponenten, sowie deren Entwärmung. Hier stellt insbesondere das Motoreninterface eine Herausforderung dar. Die Kupferschienen aus dem Motoren-Stator-Gehäuse können Temperaturen bis über 150°C erreichen. Diese Wärme muss nun im Stromrichter von empfindlichen Komponenten ferngehalten werden, z.B. durch Kühlung der Busbars.

Für die Entwicklung der Antriebseinheit bestehend aus Inverter und Motor wurde die Einbausituation der HESS-Busse für die Linie 5 in Baden herangezogen. Hier wurde insbesondere die Einbaulage des Inverters auf der Maschine angepasst, um eine einfache Montage sowie einen Inverteraustausch zu ermöglichen. Auf dem Bild sieht man einen Ausschnitt aus dem Radkasten des Busses von HESS, welches die Befestigung der Maschine, die Kardanwelle und die Stromrichteranschlüsse zeigt. Aufgrund dieser Einbausituation wurden auch die Positionen und die Richtungen der elektrischen, sowie auch der Kühllanschlüsse festgelegt.

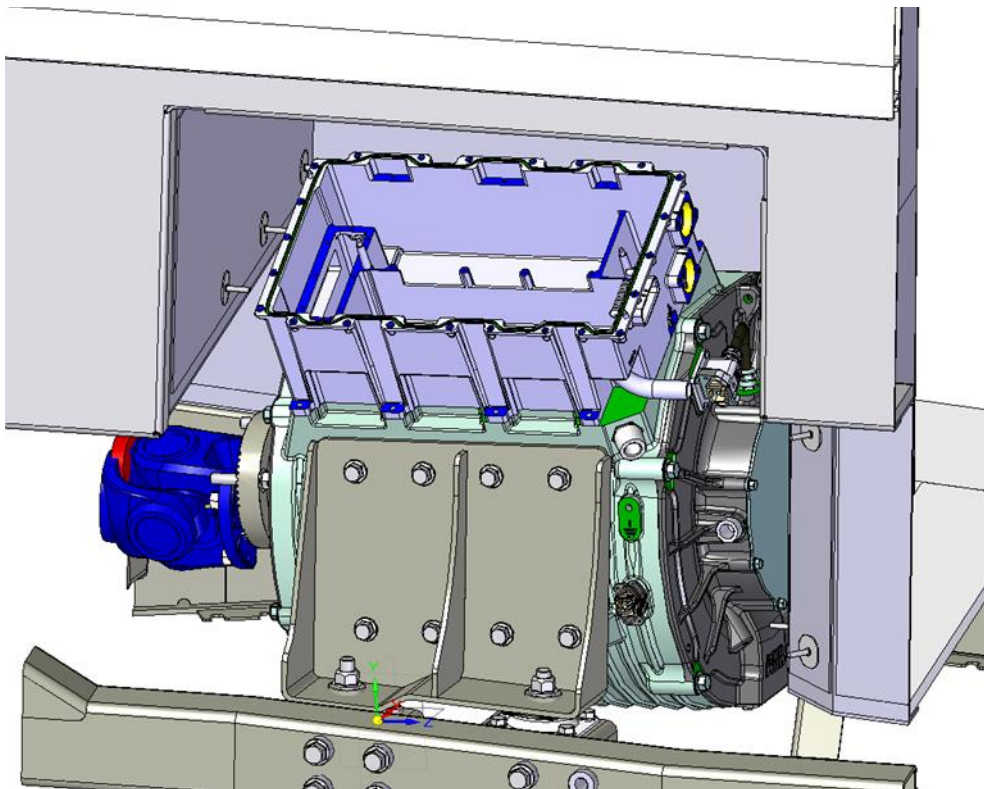


Abb. 21: Mechanische Integration Antriebsstrangs

Die notwendigen Anpassungen am Inverter Gehäuse wurden aufgenommen und sind entsprechend in das mechanische Design eingeflossen. Die Schnittstelle zwischen Maschine und Inverter war ebenfalls eine Herausforderung. Hier gilt es zu beachten, dass ein hoher Schutzgrad (IP6K9K), eine gute Zentrierung (einfache Montage) und Dichtigkeit für den Kühlwasserübergang, sowie eine passende elektrische Verbindung erreicht werden muss.



Das folgende Bild zeigt das Inverter Innenleben:

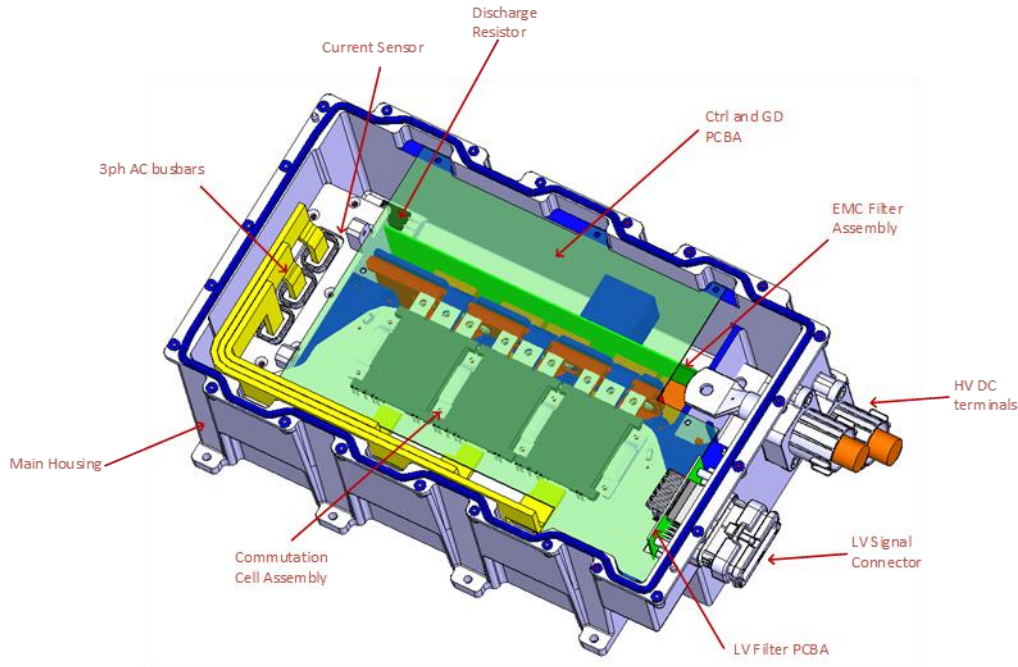


Abb. 22: Mechanisches Konzept für den Umrichter

Die Gehäusestruktur basiert im Wesentlichen auf 2 Teilen:

- Gehäuseschale
- Gehäusedeckel

Bei der Montage werden sämtliche Komponenten in der Füge­richtung von oben nach unten in die Gehäuseschale eingelegt. Der Zwischenkreiskondensator wird mittels einer Wärmeleitschicht (Gapfiller) unterhalb des Halbleiterkühlers angebracht.

An den Kühler werden mehrere Anforderungen gestellt. Als wichtigste Anforderung ist die Entwärmung der Halbleiter zu nennen. Hier wird über eine Dichtung zwischen Halbleiter und Kühler der Kühlkreislauf geschlossen. Die PinFin Baseplate des Halbleitermoduls überträgt die Wärme sehr gut auf das Kühlmedium. Eine ebenfalls relevante Anforderung ist das Aufteilen des Kühlwasserstroms im Kühler. Der Hintergrund ist der Umstand, dass der Stromrichter Kühlkreis in Serie mit dem Maschinenkühlkreis liegt. Das heisst, beide Elemente sind demselben Volumenstrom ausgesetzt, haben aber unterschiedliche Anforderungen. Die Maschine benötigt etwa 20L/min, die Halbleitermodule aber nur ca. 10L/min. Würden nun die Halbleitermodule mit 20L/min gekühlt, wäre der Druckabfall im Kühlsystem schlicht zu hoch, weshalb ein Bypass im Kühler gelegt wurde. Mittels CFD-Simulation wurden die beiden Volumenströme ausbalanciert, sowie die Kanalgeometrie auf minimalen Druckabfall optimiert. Eine untergeordnete Funktion des Kühlers ist auch die Entwärmung des Zwischenkreiskondensators. Die beiden folgenden Bilder zeigen die Kühlergeometrie von aussen und daneben die Flüssigkeitssäule im Kühler.



Abb. 23: Kühlkonzept der Halbleiter

Zur Überprüfung der A-Muster Struktur bezüglich Vibration wurden die wesentlichen Strukturelemente auf ihre Eigenfrequenzen hin untersucht. Dabei wurde die Anregung in alle 3 Achsen XYZ mit den Beschleunigungen und Frequenzen der ISO16750-3 angewendet.

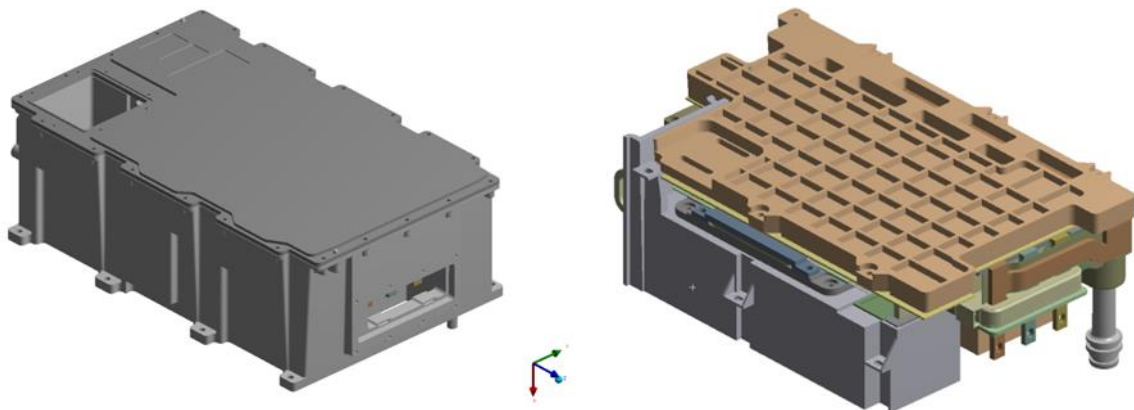


Abb. 24: Modellierung für mechanische Resonanzberechnungen

In Y und Z Richtung wurden kaum Eigenfrequenzen angeregt. In X-Richtung sind diverse Eigenfrequenzen im Bereich von 275Hz bis etwa 570Hz im Bereich der Printplatte und den AC-Stromschienen identifiziert worden. Hier werden in einer nächsten Design Iteration entsprechende Massnahmen vorgenommen.

1. Eigenfrequenz: 273,9 Hz

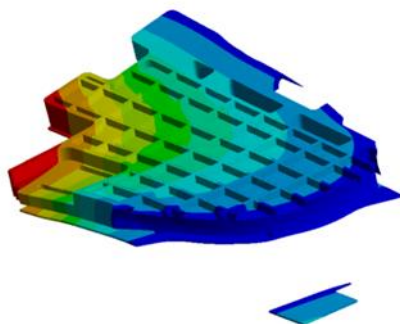


Abb. 25: Resultate der mechanischen Simulationen



Für die Betrachtung der Temperaturverteilung im Gehäuse unter den gegebenen Randbedingungen (Umgebungstemperatur 85°C, Kühlmitteltemperatur 65°C) und den abgeschätzten Verlustleistungsquellen im Umrichter in einem nominalen Betriebspunkt wurde eine thermische Simulation des gesamten Gehäuses durchgeführt. Dabei hat sich gezeigt, dass die Leiterplatte und die zugehörige Tragestruktur den «hotspot» im Stromrichter darstellen. Weiter erkennt man die ebenfalls warmen AC-Busbars in der folgenden Grafik:

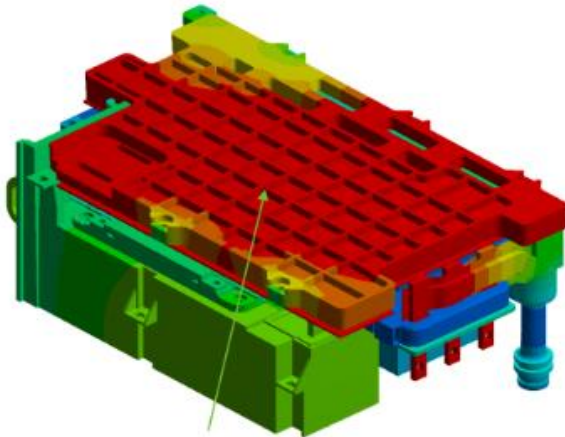


Abb. 26: Thermische Simulationen des Umrichters

Ein weiterer Aspekt zur Beurteilung der Gehäusestabilität sind mechanische Spannungen in den Komponenten verursacht durch Temperaturzyklen. Hierzu wurde die Vergleichsspannung von Mises mittels einer Simulation untersucht. Das folgende Bild zeigt die von Mises Spannung (Farbe) und die Verformung des Platinenhalters und der Printplatte als Beispiel:

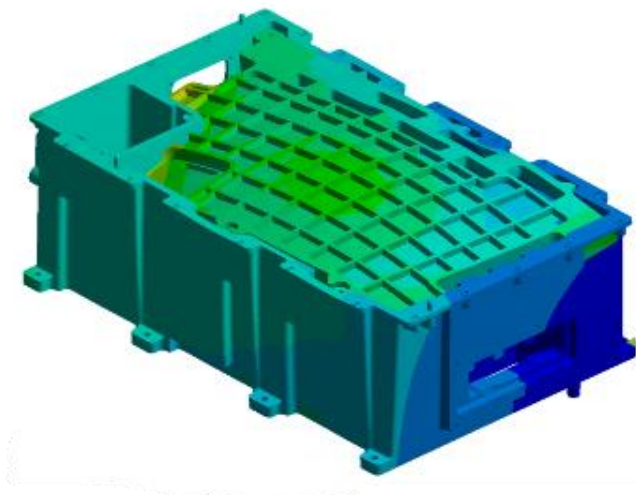


Abb. 27: Mechanische Verformung des Umrichters aufgrund der Thermik

Als Komponenten mit Optimierungspotential können hier die Printplatte und deren Halterahmen, sowie das harzgefüllte EMV-Filter hervorgehoben werden. Hier besteht für eine nächste Muster-Iteration Handlungsbedarf, um die Temperatur-Zyklen-Festigkeit der mechanischen Struktur zu erhöhen.



5.2.7 Elektronikentwicklung

Basierend auf den funktionalen Anforderungen für den Stromrichter und die Definition der Interfaces zum Kunden (LV-Stecker) und zur Maschine, sowie der funktionalen Sicherheit wurden die Schaltungen für die Leiterplatte entwickelt. Im Zusammenhang mit dem mechanischen Aufbau und der Anordnung der Komponenten konnten die Schaltkreise auf die beiden Printplatten verteilt werden. Auf Leiterplattenebene wurden die Schaltkreise optimal in punkto EMV, Isolation, Signalintegrität und Rahmenbedingungen der anzuschliessenden Komponenten gelayoutet. Das folgende Prinzip-Schaltbild zeigt die wichtigsten Funktionsblöcke:

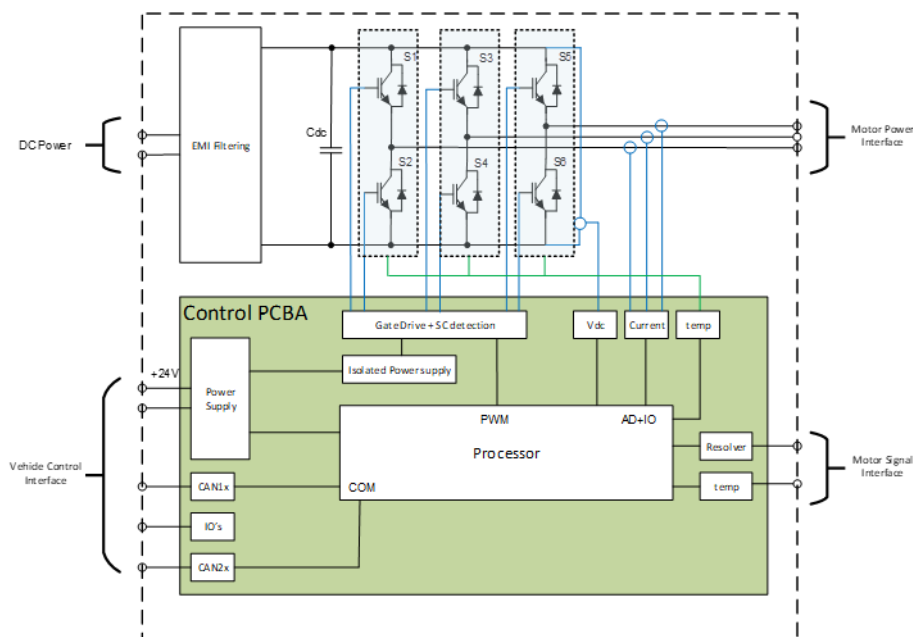


Abb. 28: Blockschaltbild Umrichter

An die Spannungsversorgung werden von der LV-Seite her (24V-Einspeisung) eine Reihe von Anforderungen aus dem ISO16750 (electrical loads) gestellt, welche bei der Auslegung berücksichtigt werden müssen (keine abschliessende Liste):

- Eingangsspannungsbereich eingeteilt in Bereiche mit voller oder eingeschränkter Funktionalität
- Transienter Überspannungsschutz
- Verpolschutz
- vielfältige Spannungspulse zum Überprüfen der Störungsanfälligkeit

Hinzu kommt aus der funktionalen Sicherheit die Anforderung, dass beim Wegfallen der 24V Versorgung der Umrichter in den sicheren Zustand wechselt und diesen über einen längeren Zeitraum auch hält. Dazu wurde mittels einer O-Ring Schaltung eine redundante Spannungsversorgung wichtiger Umrichterfunktionen aus dem Zwischenkreis realisiert.

Ein PMIC (Power Management Integrated Circuit) steuert die Abfolge des Hochfahrens bestimmter Spannungsversorgungen am Prozessor und dem Kundeninterface. Dieser Baustein überwacht den Prozessor auch mit einer Watchdog Funktionalität und verfügt über einen Ausgang, welcher im Fehlerfall den Stromrichter in den sicheren Zustand bringt. Für den sicheren Zustand «aktiver Kurzschluss» zum Beispiel müssen entweder die 3 oberen oder die 3 unteren SiC-MOSFETs



eingeschaltet werden. Um nun «single point» Fehler zu vermeiden müssen die entsprechenden Gate-Drives der oberen und unteren Schalter von unterschiedlichen Netzteilen versorgt werden.

Ein wichtiger Schaltungsteil der Control Platine sind die Gate Driver für die SiC-Leistungshalbleiter. Hier werden Gate Driver und Booster Bausteine von Infineon Automotive eingesetzt. Die Gate Treiberschaltung zeichnet sich durch die folgenden Eigenschaften aus:

- Galvanisch getrennte Gate Ansteuerung mit unterschiedlichem Ein- und Ausschaltwiderstand
- Kurzschlusserkennung mittels Entsättigungs-Überwachung (Vce Monitoring)
- Überwachung der Kurzschlusserkennung als «Built in self-test»
- Selektion des Abschaltwiderstandes zwischen 2 Werten (Kaltstart und Normalbetrieb)
- Aktiver Kurzschluss Eingang (separate Schaltung)

Die Treiberschaltung, sowie die zugehörige Spannungsversorgung wurden auf eine maximale Schaltfrequenz von 20kHz ausgelegt.

Als Mikrocontroller wurde eine automotive Komponente von Infineon eingesetzt. Die Aurix Familie bietet hier ideale Voraussetzungen für unsere Aufgabe. Der grosse Temperaturbereich, sowie die Features im Bereich funktionaler Sicherheit passen sehr gut für unsere Anwendung. Dieser Mikrocontroller hat 3 Prozessorkerne, von welchen 2 im Lockstep für funktionale Sicherheit verwendet werden und der Dritte separat für die QM-Software. Die Peripherie beinhaltet Kommunikationsschnittstellen, AD-Wandler, IO-Signale, Timerbausteine usw. Zu Entwicklungszwecken wurde auf der Platine die Prozessorverbindung über JTAG bestückt, damit später mit den entsprechenden SW-Tools die Funktion vom Code überprüft werden kann. Der Mikrocontroller verfügt über genügend Speicher und die Aurix Familie hat durchgängige Pfade für mehr oder weniger performante Komponenten.

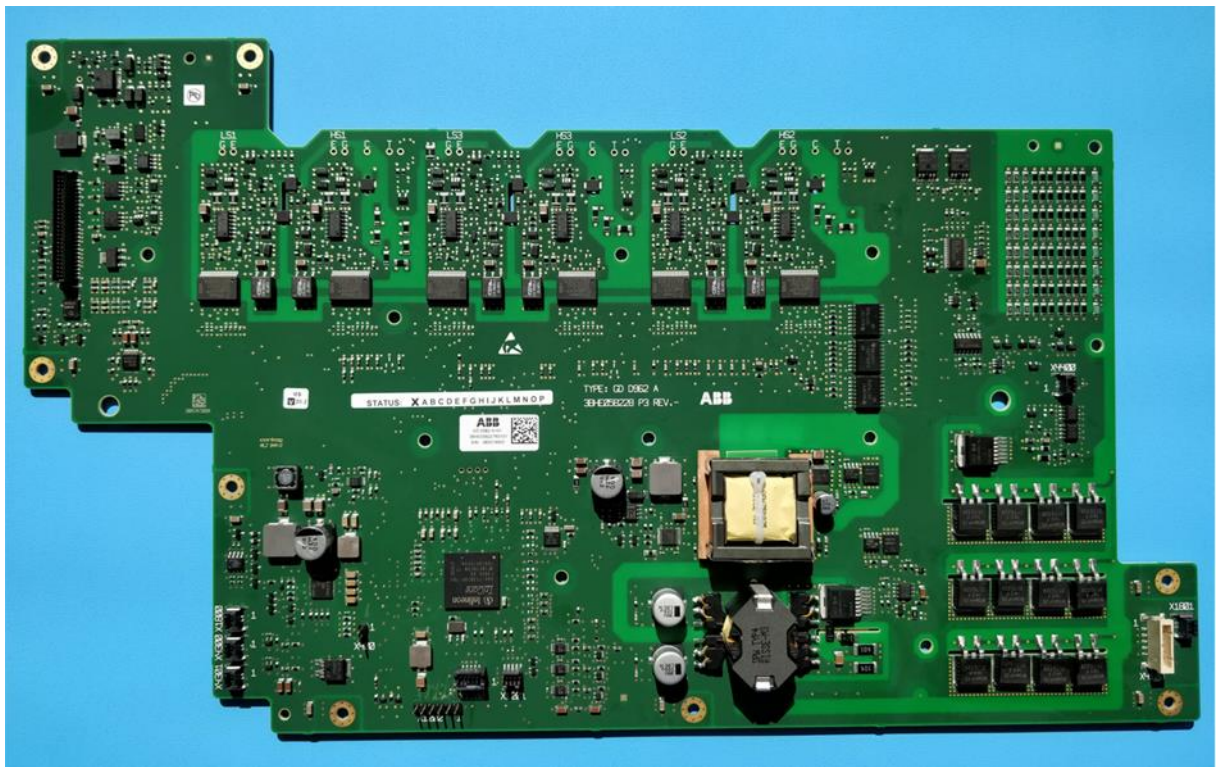


Abb. 29: Ansteuerungsplatine Umrichter



Ein weiterer Schaltungsteil auf der Printplatte betrifft die Funktionalität des aktiven und passiven Entladens. Für die passive Entladung besteht die Anforderung, den Zwischenkreiskondensator innerhalb von 120s auf unter 60Vdc zu entladen. Diese Funktion ist mittels Serie- und Parallelschaltung vieler Widerstände im 1210-Gehäuse realisiert. Dieser Schaltungsbereich muss mittels einer thermischen Anbindung der Printplattenunterseite am Kühlkörper gekühlt werden. Die aktive Entladeschaltung hat die Anforderung den DC-Kondensator innerhalb von 5s auf unter 60Vdc zu entladen. Mittels einer Serienschaltung von 4 Leistungswiderständen im DPAK-Gehäuse und einer Parallelschaltung 3 solcher Ketten wird dieser Entladewiderstand geformt. Dabei wurde als aktiver Schalter ein MOSFET der 1700V Spannungsklasse im D2PAK-7 verwendet. Die Entladewiderstände in diesem Schaltungsbereich werden temperaturüberwacht.

Wichtig für den Betrieb im Fahrzeug ist die Definition des Kundeninterfaces. Die folgende Tabelle zeigt alle Signale, welche auf dem 35poligen Ampseal-Stecker zur Verfügung stehen.

Pin Nr.	Group	Name	Schematic Name	Description
1	LVDS	Carrier_Synchronisation_H_Tx	O_PWM_SYNC_TX_N	LVDS interface for synchronization
2		Carrier_Synchronisation_L_Tx	O_PWM_SYNC_TX_P	LVDS interface for synchronization
3		Carrier_Synchronisation_H_Rx	I_PWM_SYNC_RX_N	LVDS interface for synchronization
4		Carrier_Synchronisation_L_Rx	I_PWM_SYNC_RX_P	LVDS interface for synchronization
5	Analog	Mounting Position output	I_D_MOUNTPOS_OUT	Mounting position interface
6	Analog	Vehicle CAN-H Loop Through	I_D_MOUNTPOS_1	Vehicle CAN-H Loop Through (optionally Mounting position interface 1)
7	Supply	KL31	GND_LV	LV ground
8	Reserve	Vehicle CAN Shield		Connection of Vehicle CAN shield, not connected to chassis
9	Analog	GND Motor Temperature 2	I_A_EM_TEMP_2_GND	GND signal of Motor NTC 10k Second Temperature Sensor
10		Analog Signal Motor Temperature 2	I_A_EM_TEMP_2	Analog signal of Motor NTC 10k Second Temperature Sensor
11	Analog	GND Motor Temperature 1	I_A_EM_TEMP_1_GND	GND signal of Motor PT100 Second Temperature Sensor
12		Analog Signal Motor Temperature 1	I_A_EM_TEMP_1	Analog signal of Motor PT100 Second Temperature Sensor
13	Digital	KL15	V_TERM15	Ignition
14	ACAN	Application CAN_H	IO_C_CAN_3_H	Application CAN High Signal
15		Application CAN_L	IO_C_CAN_3_L	Application CAN Low Signal
16	Supply	KL30	V_TERM30	LV Battery Supply
17	Analog	Vehicle CAN-L Loop Through	I_D_MOUNTPOS_2	Vehicle CAN-L Loop Through (optionally Mounting position interface 2)
18	Supply	KL31	GND_LV	LV ground
19	Supply	Resolver Shield	GND_CHASSIS_1	Shield Resolver
20	Analog	I_A_Cos_N	I_A_COS_N_RSL	Cosine Resolver Negative
21		I_A_Cos_P	I_A_COS_P_RSL	Cosine Resolver Positive
22		I_A_Sin_N	I_A_SIN_N_RSL	Sine Resolver Negative
23		I_A_Sin_P	I_A_SIN_P_RSL	Sine Resolver Positive
24	Digital	HVIL_OUT	O_PWM_INTERLOCK	Passive Interlock
25	Digital	HVIL_IN	I_PWM_INTERLOCK_CB	Passive Interlock
26	VCAN	Vehicle CAN-H	IO_C_CAN_0_H	Vehicle CAN High Signal
27		Vehicle CAN-L	IO_C_CAN_0_L	Vehicle CAN Low Signal
28	Supply	KL30	V_TERM30	LV Battery Supply
29	Analog	Mounting Position Interface 3	I_D_MOUNTPOS_3	Mounting position interface
30	Supply	KL31	GND_LV	LV ground
31	Reserve	Vehicle CAN Shield Loop Through		Connection of Vehicle CAN shield, not connected to chassis
32	Supply	Motor Temperature shield		Shield connection for the motor temperature sensor cable
33	Reserve	Reserve		
34	Analog	Exc_Out_Inverted	O_A_EXC_N	Excitation Signal Inverted for Resolver
35		Exc_Out	O_A_EXC_P	Excitation Signal for Resolver

Abb. 30: Elektrisches Interface für den Stromrichter



Die Speisung des Stromrichters erfolgt über die Klemme 30/31 und das Zündungsplus über die Klemme 15. Drehmomentsollwerte und die Rückmeldung des Zustands und von Messgrößen erfolgt über den Fahrzeug CAN-Bus (vehicle CAN) mit einer Baudrate von 500kbaud. Für Entwicklungszwecke steht ein zusätzlicher Applikations- CAN-Bus zur Verfügung. Das Motoreninterface besteht im Wesentlichen aus den Signalen für den Rotorlagegeber (Resolver) mit Anregungs-spannung und einer Sinus- und Kosinus-Spur als analoger Eingang am Umrichter. Die Stator-Temperaturmessung bestehend aus 2 technologieverschiedenen Temperatursensoren schliessen das Motorinterface ab. Eine Vielzahl von digitalen Eingängen können für unterschiedliche Funktionalitäten zusätzlich verwendet werden. Ein sicherheitsrelevantes Signal bildet der sogenannte HV-Interlock. Dieses Signal wird über den Fahrzeugstecker durch die beiden Interlock Kontakte der Servicefenster durchgeschlauft und unterbricht bei geöffneten Umrichter Anschlussfeldern den HV-Interlockkreis, was ein Abtrennen der Fahrzeugbatterie zur Folge hat.

5.2.8 EMC Filter Design

Die Anforderung betreffend leitungsgebundener Störaussendung am HV-Port ist mit CISPR25, Klasse 3 anspruchsvoll. In einem ersten Schritt werden für den Umrichter die Zonen mit unterschiedlichem «EMV-Rauschen» aufgezeichnet. Dies geschieht auf Basis einer Annahme der Architektur und der Mechanik.

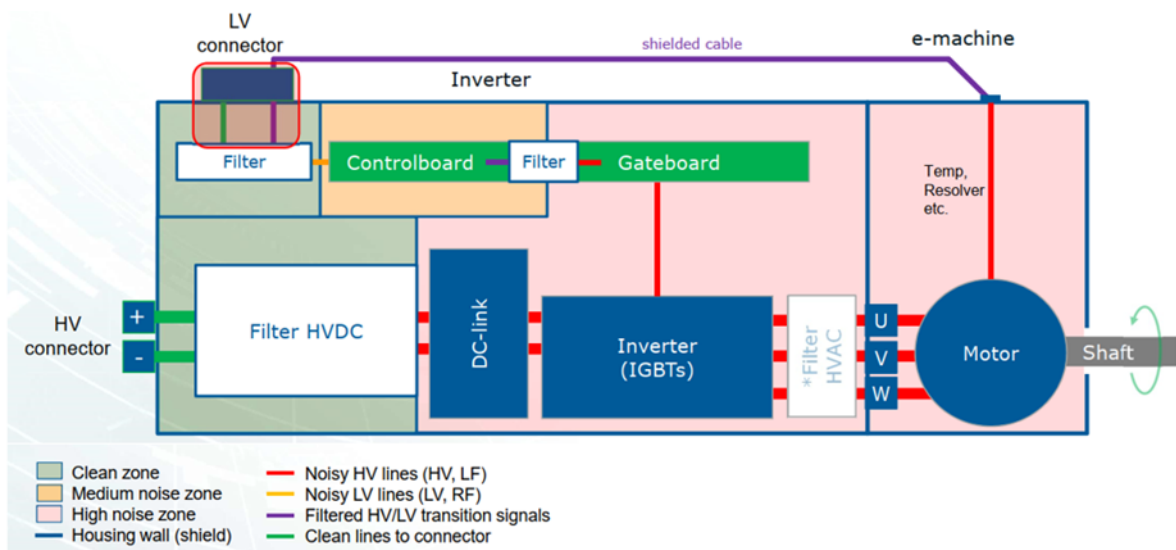


Abb. 31: EMV-Zonenkonzept für den Umrichter



Diese Grafik hilft die einzelnen Bereiche auch z. B. mechanisch voneinander abzutrennen (Schirmung) und dient zur Modellierung der leitungsgebundenen Emissionen am HV-Port. Für ein EMV-Modell müssen die Störquellen, die parasitären Eigenschaften der verwendeten Komponenten, sowie das Messnetzwerk gemäss CISPR25 Standard bekannt sein.

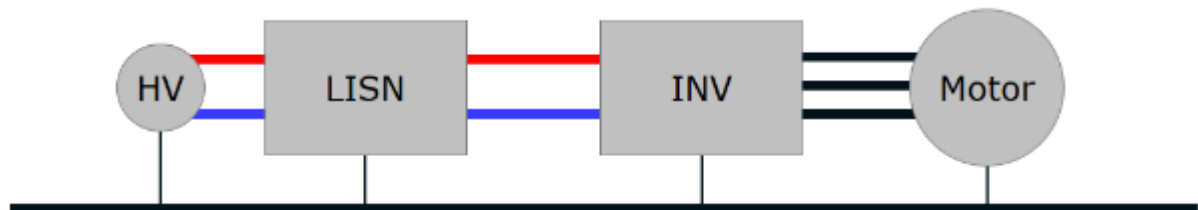


Abb. 32: Schema EMV-Filter für den Umrichter

Mit den geschätzten Parametern wurde ein EMV-Modell erstellt, welches die Emissionen über den Frequenzbereich auf dem HV-Port des Umrichters zeigt.

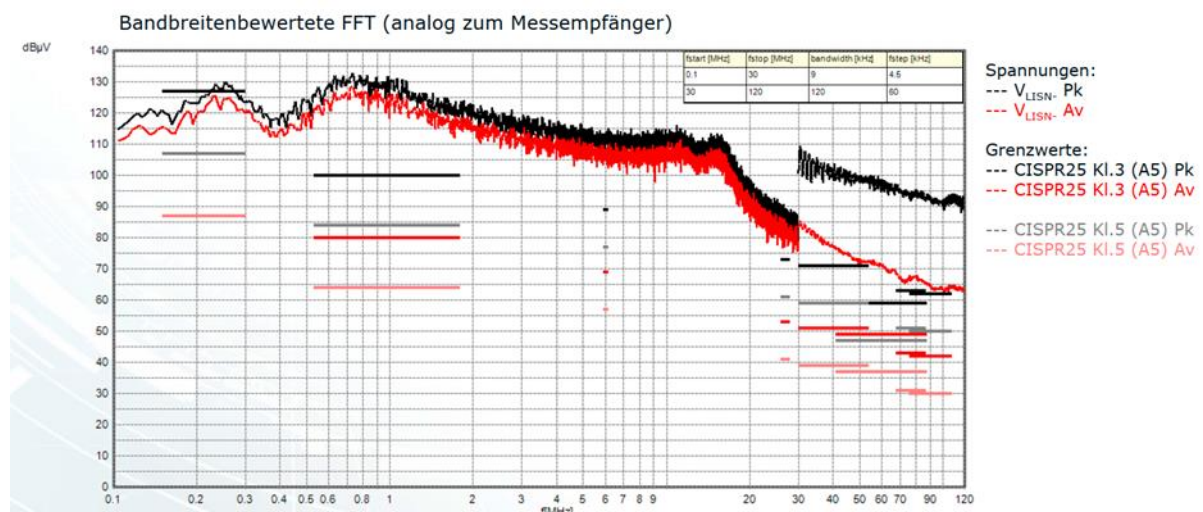


Abb. 33: EMV-Messresultate ohne EMV-Filter



Aufgrund dieser Kenntnis folgt die Auslegung der Filterdämpfung im Frequenzbereich, um so die Grenzwerte einzuhalten. Die angestrebte Filterdämpfung ist aber nur mit mehrstufigen Common und Differential Mode Filtern zu erreichen. Aus Platzgründen im Umrichter konnte nicht die gewünschte Anzahl Filterstufen eingesetzt werden. Die Topologie des EMV-Filters besteht final aus einer 2stufigen CM-Filterstufe gefolgt von einer 1stufigen Differential Mode Filterstufe.

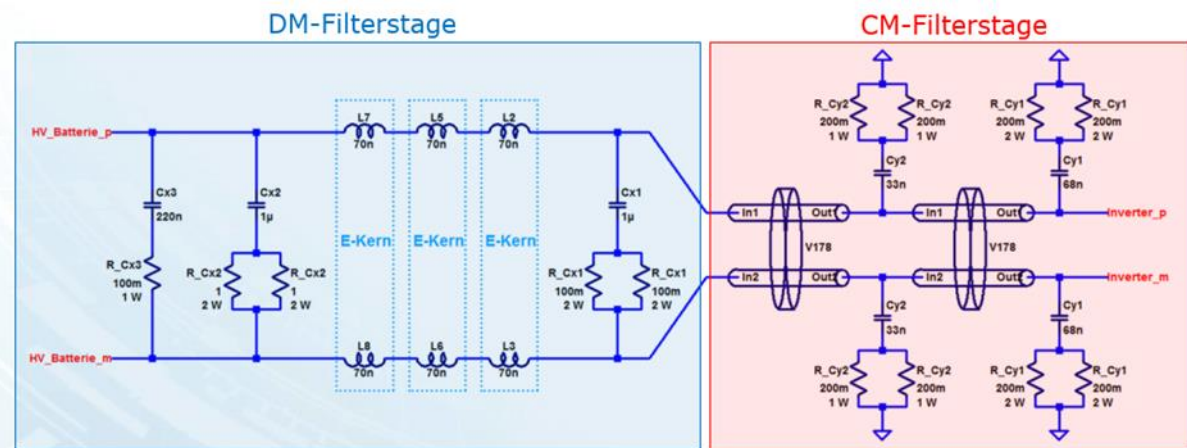


Abb. 34: EMV-Filterkonzept

Die Filterkomponenten sind nun festgelegt und somit kann der mechanische Aufbau angegangen werden unter Berücksichtigung der elektrischen Anschlüsse im Umrichter-Gehäuse, der mechanischen Fixierung des Filters, sowie des EMV-Zonenkonzepts. Die Komponentenanzahl wurde wie folgt gewählt:

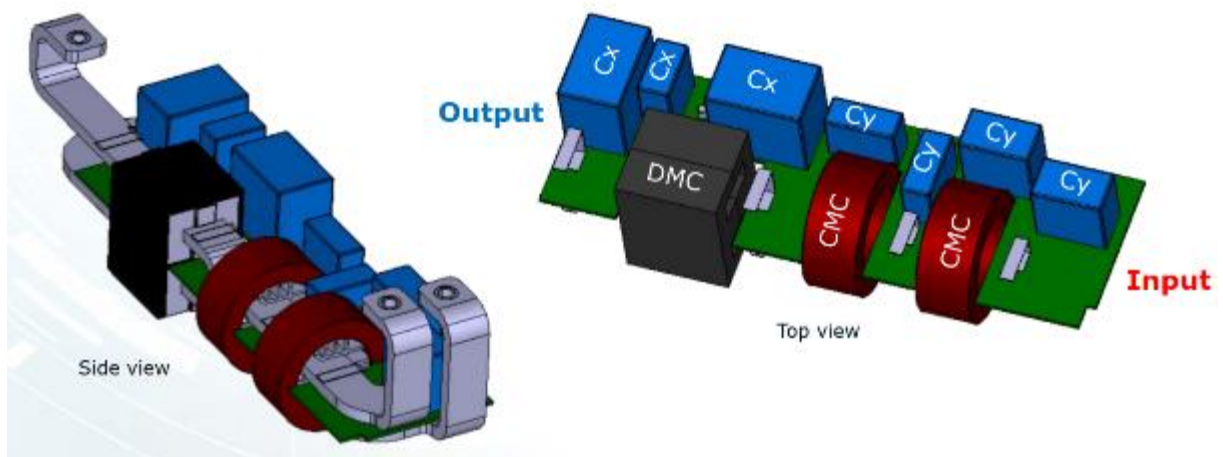


Abb. 35: Mechanisches Konzept EMV-Filter

Das Filter wird schlussendlich in ein Metallgehäuse vergossen und ist dann bereit für den Einbau in den Stromrichter.



5.3 Testinfrastruktur

5.3.1 Modular Inverter Tester

Der «modular inverter tester» ist eine Einrichtung, welche uns ermöglicht Schaltversuche mit dem RoadPak Halbleiter ohne den finalen Aufbau im Inverter zu machen. Dies hilft uns frühzeitig das richtige Gate Drive tuning anzugehen, um den Halbleiter dann gut zum Schalten zu bringen. Dieser Aufbau ist bereits teilweise montiert und die entsprechende Bediensoftware für Doppelpulse und kontinuierlichen Strom ist in der Entstehung.

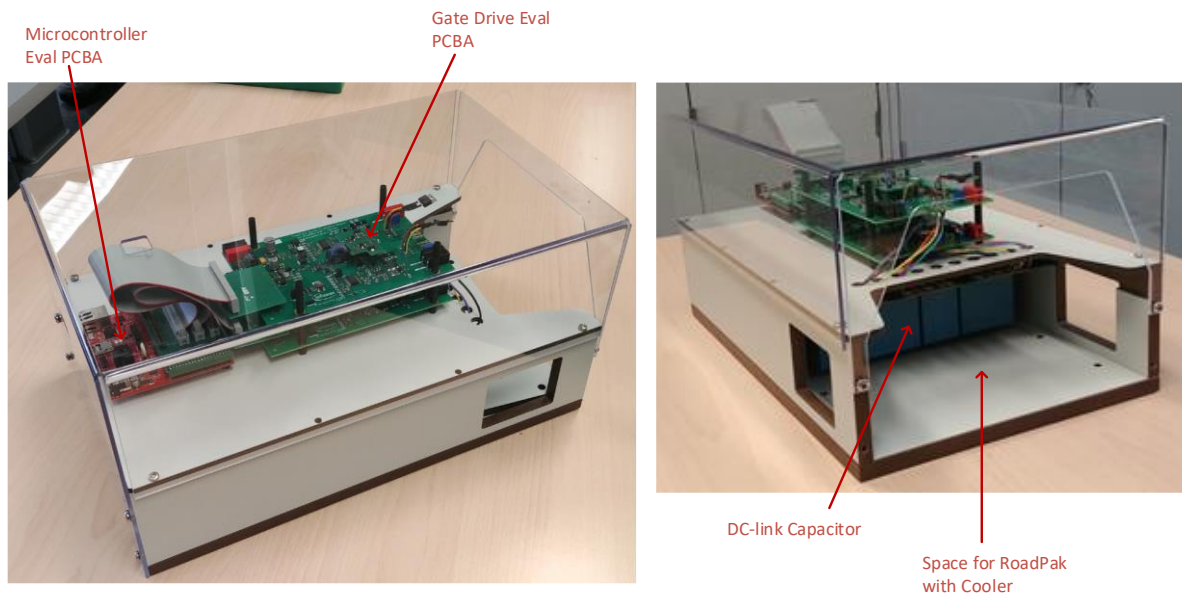


Abb. 36: Erster Testinverter



Die Motorengruppe ist auf einer Motorenplatte in unserem Test Container aufgebaut.



Abb. 38: Foto des Combined-Tests

5.3.3 HIL

Das Real Time Testsystem für den HIL-Test (Hardware in the loop) wurde evaluiert und festgelegt. Das Prinzip ist in folgender Grafik dargestellt:

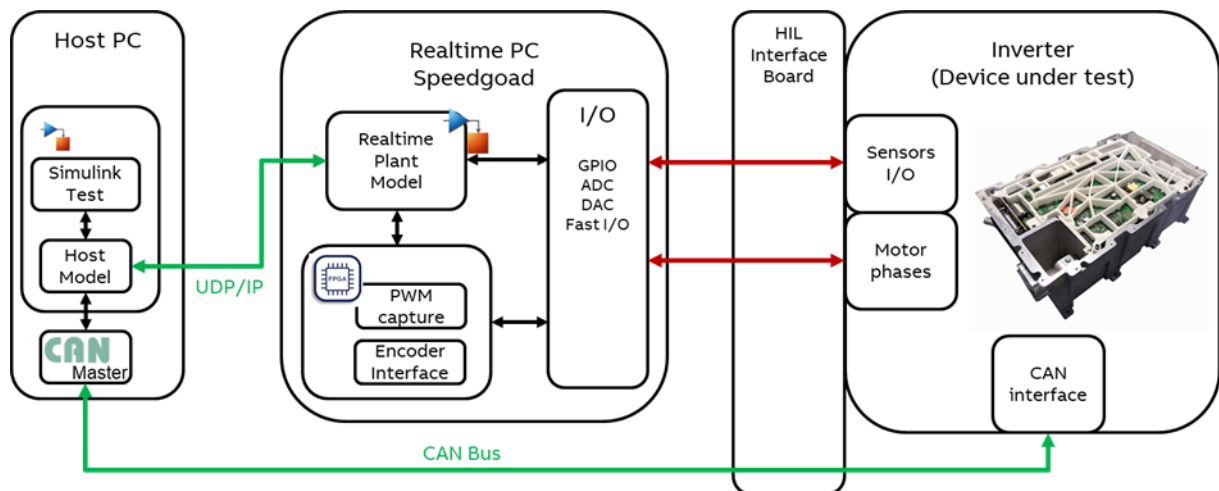


Abb. 39: Konzept HIL-Teststand

Ziel des HIL-Systems ist es nur den Control SW/HW Teil des Stromrichters als DUT zu verwenden und mit dem Plant Model den Leistungsteil und die elektrische Maschine (inkl. Resolver und Temperaturmessungen) zu emulieren. Damit kann die SW auf dem DUT «real time» und automatisiert getestet werden. Dieser Testschritt ist notwendig um entwickelte SW-Komponenten im Zusammenspiel auf der Ziel Hardware zu Testen => Integrationstests.

Zur Adaptierung der Signale und für die Spannungsversorgung wurde ein HIL-Interfaceboard zwischen das HIL-System und der DUT Control HW geschaltet werden.



5.4 Umrichter Verifikation

5.4.1 Thermische Messung Halbleiterkühler

Zur frühen Charakterisierung des Halbleiters werden auf einem von CHSEM zur Verfügung gestellten Kühler erste thermische Messungen vorgenommen. Hierzu wurden die Halbleiter ohne Mold Package (schwarz angemalt) auf den Kühler montiert und wird mittels Infrarot Kamera jeder einzelne logische Schalter bestromt und die Sperrschichttemperatur gemessen. Die folgenden Bilder zeigen diesen Aufbau:

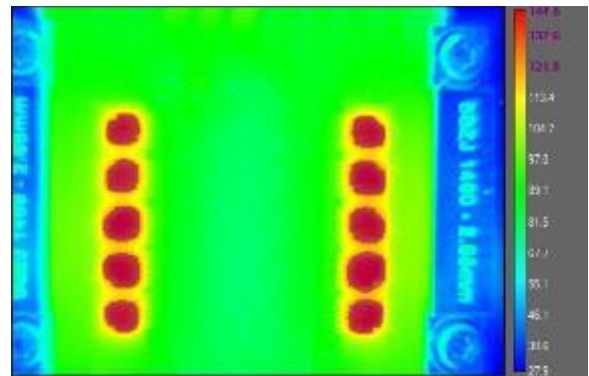
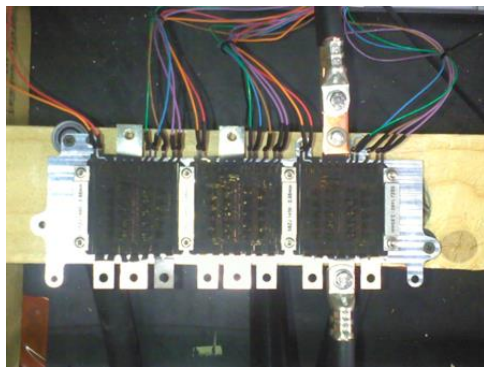


Abb. 40: Thermische Messungen am Umrichter (a) Testaufbau aus Sicht der IR-Kamera (b) Temperaturmessung bei 600A DC-Strom

Der thermische Widerstand wird aus der gemittelten gemessenen Sperrschichttemperatur abzüglich der Kühleinlasstemperatur dividiert durch die elektrische Leistung bestimmt. Dieser Vorgang wird für jedes logische Schalterelement wiederholt. Insbesondere können mit dieser Methode (Rth/Zth-Matrix) auch Kopplungen zwischen den Halbleitermodulen beschrieben werden. Die Datenblattwerte des verwendeten Halbleiters wurden mit unseren Messungen leicht unterboten. Der Druckabfall dieses Kühlers wurde ebenfalls bei verschiedenen Kühlwassertemperaturen und Volumenströmen gemessen.

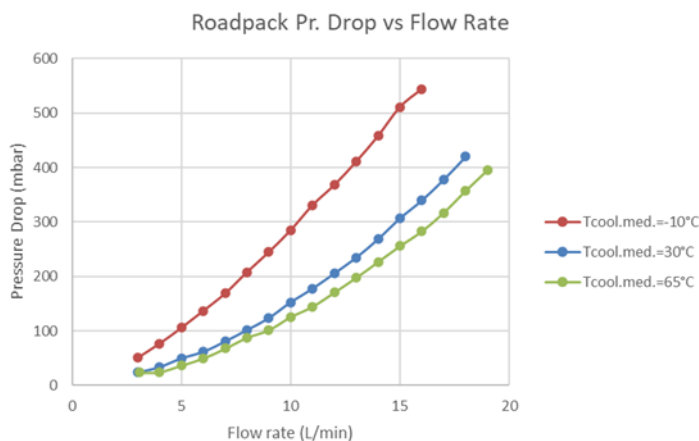


Abb. 41: Druck- Durchflusskurve Umrichter

Die Kühlwassermischung war bei diesen Versuchen auf 50% Wasser und 50%Glykol eingestellt und die Resultate entsprechen den Erwartungen.



5.4.2 Inbetriebnahme Elektronik

Nach der Bestückung der Leiterplatten konnte die Elektronik Schritt für Schritt in Betrieb genommen werden. Dabei liegt das Augenmerk auf den folgenden Schwerpunkten:

- Visuelle Inspektion der Printplatte, insbesondere Kriechstrecken und Luftstrecken
- Inbetriebnahme der Spannungsversorgungen und Abfahren des Eingangsspannungsbereichs
- Funktion des Mikrocontroller prüfen
- Prüfen des HSI (Hardware Software Interface), also stimulieren der digitalen und analogen Ein- bzw. Ausgänge der Schaltungen (z. B. Strommesseingang oder Temperaturmessungen) und Vergleich mit dem «digitalen» Ergebnis
- Prüfen der Kommunikationsschnittstellen zum Kundeninterface (CAN-Bus) und intern (z. B. zu den Gate-Drive Chips via SPI-Bus)
- Prüfen der PWM-Signale und der Gate-Drive Ausgänge
- Prüfen der aktiven und passiven Entladeschaltungen
- Prüfen der Kompatibilität zur Adapterleiterplatte (LV-Stecker)

Bei diversen Punkten aus der obigen Liste musste nachgebessert werden (Um-dimensionieren, Schaltungen manuell erweitern oder weglassen, Kühlung verbessern u.s.w. ...). Sobald die Inbetriebnahme der Elektronik abgeschlossen wurde, konnte der Aufbau mit der Kommutierungszelle für die Schaltversuche vorbereitet werden. Parallel wurden weitere Control Boards für die Weiterentwicklung der SW, sowie für den Einbau in das HIL-System für automatisierte SW-Tests verwendet. Die Testergebnisse der Control-Elektronik sind positiv verlaufen und es gab keine «Showstoppers».

5.4.3 Diverse Tests Umrichter

Voraussetzung für die ersten Umrichter Tests ist das Vorhandensein eines montierten Umrichters. Hierzu wurde der mechanische Zusammenbau aller Komponenten geprüft und eine erste Montageanleitung geschrieben. Diverse Teile mussten noch nachgearbeitet werden. Als Beispiel seien hier die unterschiedlichen Toleranzsysteme vom Gussgehäuse gegenüber den maschinellen Bearbeitungen der Teile zu nennen. Hier waren aufgrund der Differenzen einige Nacharbeiten nötig. Über alles gesehen hat die mechanische Integration der vielen Komponenten sehr gut funktioniert, was bei einem so komplexen Gerät nicht selbstverständlich ist. Nun gab es eine Reihe von Aktivitäten, um den Umrichter (oder die Kommutierungszelle) für Schaltversuche vorzubereiten:

- visuelle Kontrolle der Luft- und Kriechstrecken
- Isolations- und Potentialausgleichsmessungen (equipotential bonding)
- Isolationstests
- Prüfen der HVIL-Funktionalität
- aktiver und passiver Entladevorgang (hier musste nachträglich die Kühlung der passiven Entladewiderstände verbessert werden)

Nach positiven Ergebnissen steht nun für Schaltversuche die Kommutierungszelle bereit. Anmerkung: es ist praktisch, die Schaltversuche nicht am vollständig montierten Stromrichter durchzuführen, sondern im minimalen Aufbau bestehend aus Zwischenkreiskondensator, Halbleitern auf Kühlkörper, Zwischenkreis-Verschienung und Ansteuerelektronik.



5.4.4 Schaltversuche

Für die Absicherung des Schaltverhaltens der SiC Halbleiter wurden eine Reihe von Doppelpuls-Tests durchgeführt. Hier wurden verschiedene Gate-Driver Einstellungen überprüft und die Kriterien für die Beurteilung der Messergebnisse waren z. B. der Abschaltüberschwinger oder das maximale dV/dt im Schaltvorgang. Diese Schaltversuche wurden jeweils mit einer Halbbrücke durchgeführt. Die folgende Grafik zeigt die Schaltsequenz, welche für die Untersuchung an einem Highside Switch verwendet wurde. Alle Messungen wurden bei Raumtemperatur durchgeführt.

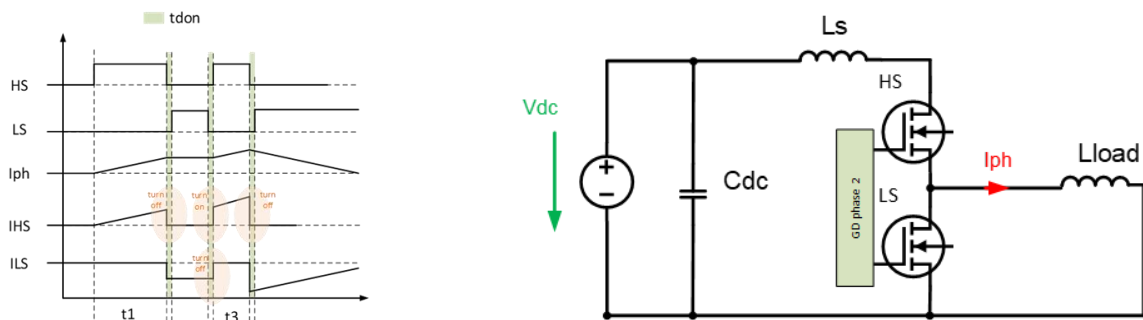


Abb. 42: Schaltversuche (a) Timing und (b) Schema

Hier ist das verwendete Testsetup mit dem Prüfling gezeigt:



Abb. 43: Testsetup Schaltversuche

Das optimale Gate-Driver Setup wurde mit diesem Aufbau evaluiert. Die Einstellung der Flankensteilheit wurde in einer ersten Phase bewusst moderat eingestellt und lag im Bereich von 5...8 kV/us. Der Hintergrund für diese Einstellung liegt auch in der Schonung der Maschinenisolation.



5.4.5 Integrationstests Motorenprüfstand

Auf dem Motorenprüfstand wurde der Umrichter auf der Maschine installiert und erste einfache Versuche eingeleitet. Der erste Test fokussierte auf die «Resolver Calibration» Funktion. Diese Funktion identifiziert durch Anlegen einer Abfolge von definierten Spannungsvektoren die mechanische Rotorlage. Der gemessene Resolverwinkel wird nun mit dem Koordinatensystem der Motorregelung kalibriert.

Beim Ausführen dieser Funktion mit ungefähr 650Vdc gab es einen Halbleiterausfall zu verzeichnen. Der Halbleiter wurde dabei vollständig zerstört und am Controlboard entstand Kollateralschaden. Mit repariertem Stromrichter war es möglich neue Versuche durchzuführen. Dabei stellte sich heraus, dass bei einer DC-Spannung <300Vdc die Situation reproduzierbar war, ohne dabei Halbleiter zu beschädigen. Dieser Umstand konnte genutzt werden, um gezielte Messungen durchzuführen, um den Vorgang besser zu verstehen.

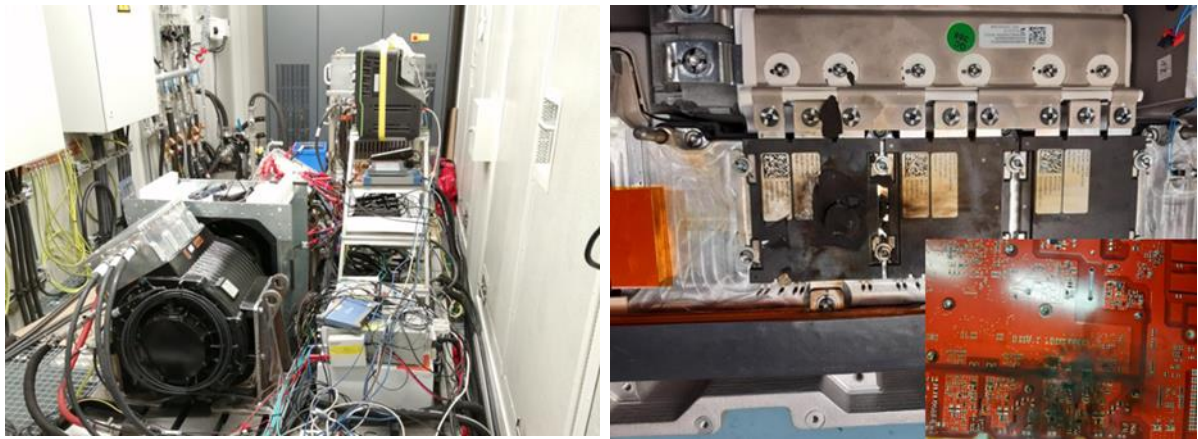


Abb. 44: Messungen am Motorenprüfstand und resultierender Halbleiterausfall

Die folgende Messung zeigt ein typisches Bild der Gatespannungen:

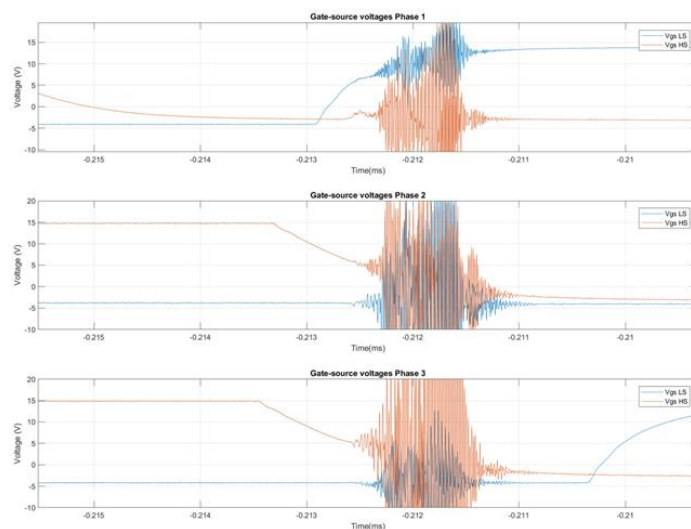


Abb. 45: Messungen der Schaltversuche

Hier erkennt man eine «wilde» Oszillation an den Gate-Signalen mit etwa 30MHz. Der Umrichter stoppt in dieser Situation mit einem UVLO (Under Voltage Lock Out) Fehler oder einem Desat Fehler auf einem der 6 Gate-Driver Chips. Zu diesem Zeitpunkt war der Phasenstrom nahe bei 0 Arms.



Mit einer Reihe von Versuchen konnte ein Muster erkannt werden. Daraus wurde die folgende Hypothese formuliert: Nahezu gleichzeitiges Abschalten zweier benachbarter Phasen führt zu einer starken Oszillation der Gate Ansteuersignale, sowie der elektrischen Grössen im Hauptstromkreis, welche bei genügend Energie im System (Vdc) zur Zerstörung führen.

Diese Hypothese galt es nun zu be- oder widerlegen. Mit dual Doppelpulstests wurde in einem separaten Experiment versucht diese Situation gezielt zu provozieren. Dabei wurden Abschaltvorgänge zweier benachbarter Phasen in 8ns Schritten übereinander verschoben. Der Zweiteletzte Doppelpuls (680Vdc, 248ns, 300A) zeigt deutliche Anzeichen auf den beiden HS Gate Signalen:

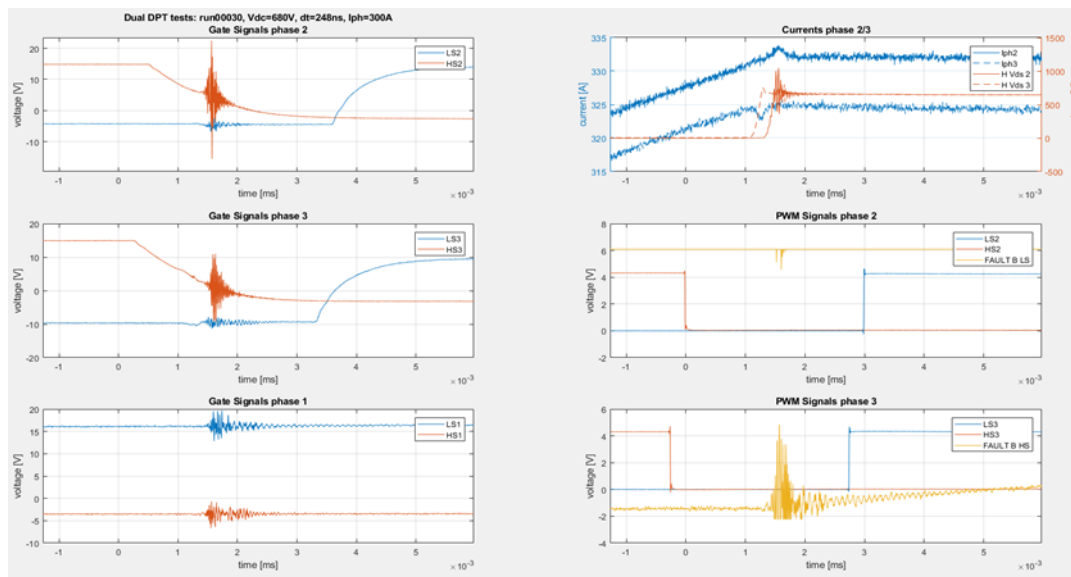


Abb. 46: Analyse der Schaltversuche



Eine weitere zeitliche Verschiebung um 8ns der Abschaltvorgänge führte zur massiven Zerlegung der Halbleitermodule.

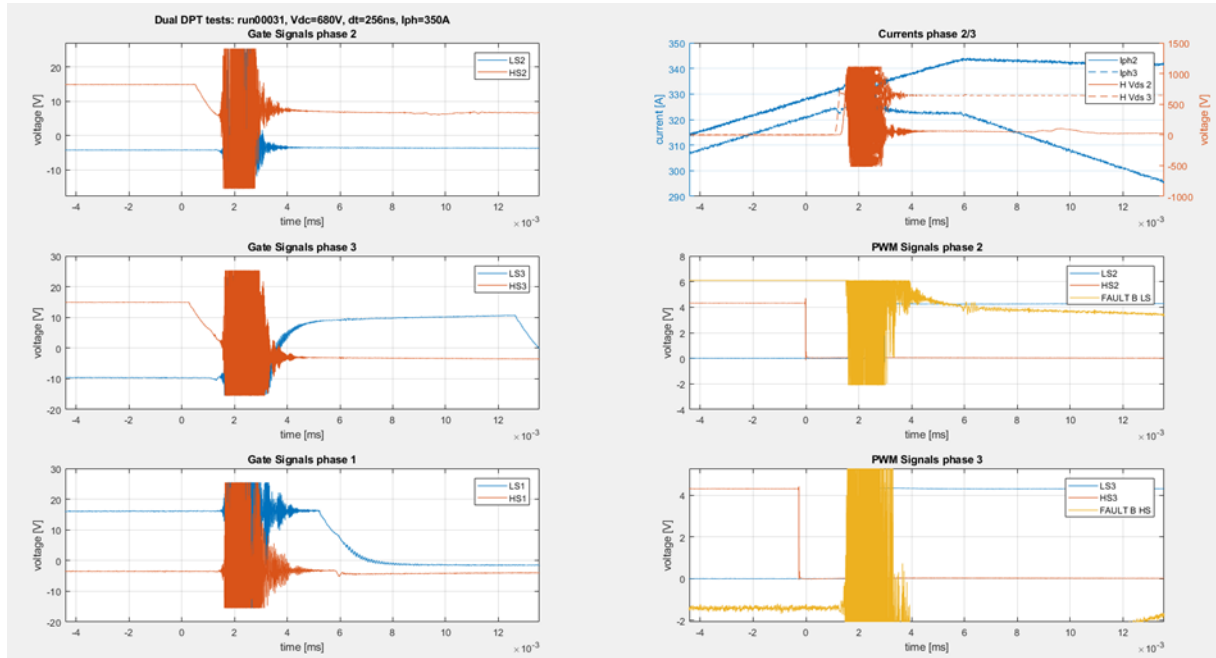


Abb. 47: Kurzschlüsse in den Halbleitern

Die Hypothese wurde also mit einem dual Doppelpuls Experiment belegt. Nun stellt sich die Frage nach dem warum? Offensichtlich findet eine Beeinflussung (Kopplung) zweier benachbarter Halbleitermodule statt. Es bestehen die folgenden Möglichkeiten:

- über den Gate-Drive Pfad, Signal oder Speisung
- über den Hauptstromkreis, galvanisch oder magnetisch

Eine Reihe von Versuchen im Bereich Gate-Drive Signalpfad und Speisungspfad deckte zwar Schwächen des eingesetzten Gate-Drive Chips auf, konnte aber keine eindeutige Kopplung, welche zum Fehlerbild führte, aufzeigen. Es wurden in diesem Zusammenhang viele verschiedene Gate-Setups getestet, welche zum Ziel hatten, den Abschaltvorgang des Schalters, sowie der Diode zu beschleunigen und um einen Fehler des Gate-Drive Ansteuerpfads auszuschliessen. Wie können wir das vorliegende Problem weiter eingrenzen?



Dazu wurde das Control Board durch ein Evaluation Kit von NXP ersetzt, welches besser für die Ansteuerung von SiC-MOSFETs geeignet ist. Mit dieser neuen Konfiguration wurden die dual Doppelpulsversuche mit der bestehenden Kommutierungszelle wiederholt. Sofern es gelingt den Ausfall nachzustellen, müsste die Ursache der Kopplung eher im Halbleiter selbst oder in der Kommutierungszelle zu finden sein.

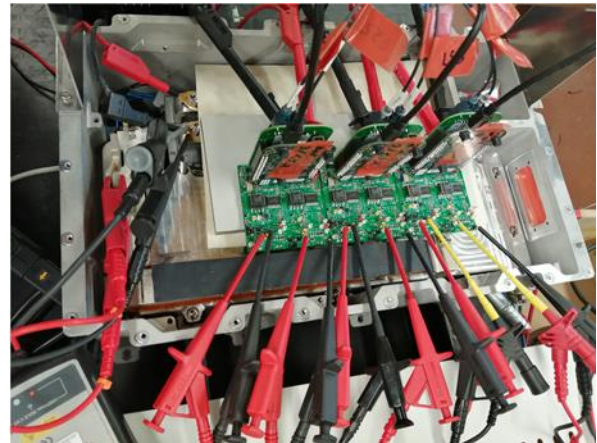
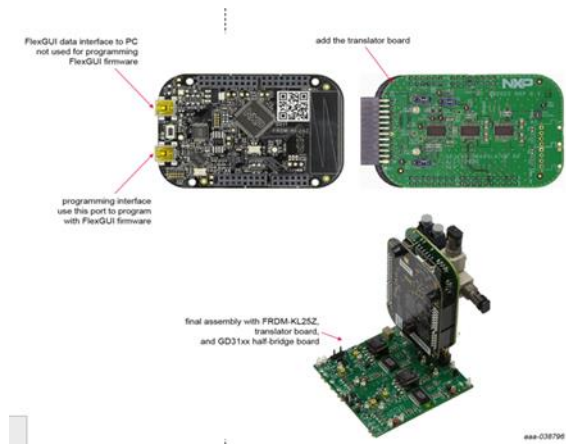


Abb. 48: Neue Ansteuerung der Halbleiter



Die folgende Messung zeigt bei 700Vdc und 184ns Verschiebung zwischen den beiden Abschaltvorgängen einen destruktiven Versuch:

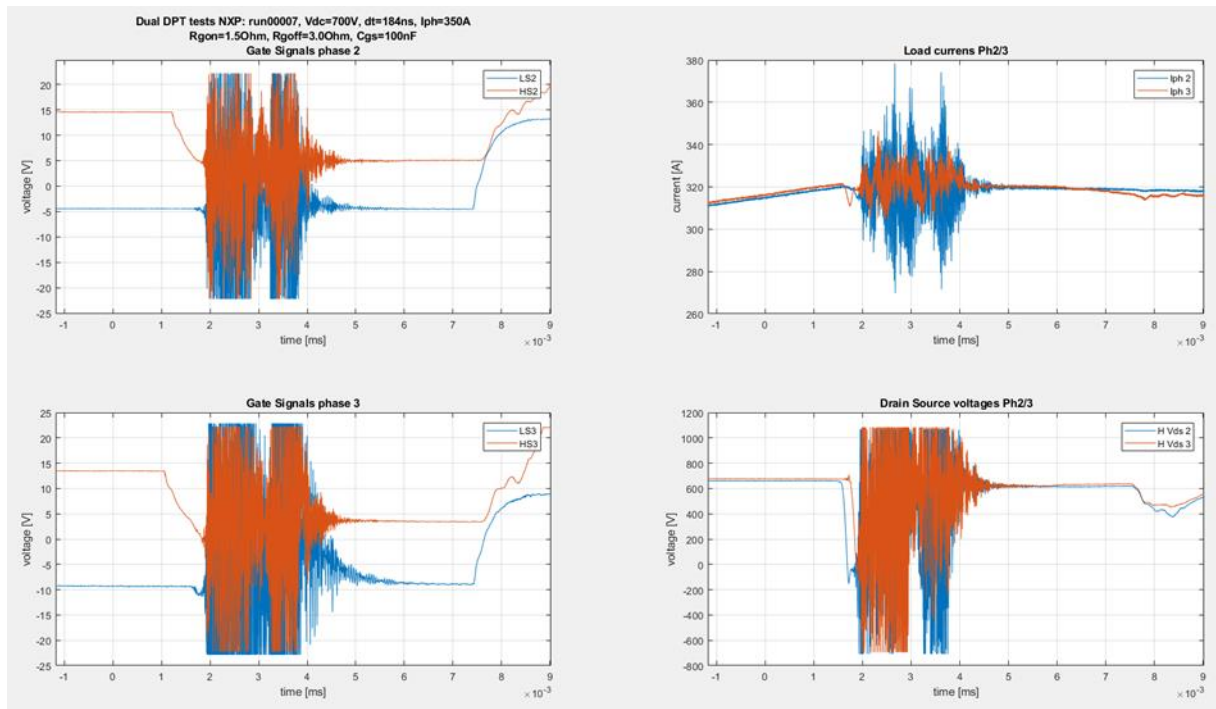


Abb. 49: Erneute Halbleiter-Explosion nach Schaltversuchen

Das Phänomen konnte also reproduziert werden mit komplett anderen Gate-Units. Hier führten wir dann weitere Messungen mit unterschiedlichen Gate-Einstellungen durch, um den Einfluss dieser Parameter zu verstehen. Fazit: bei den untersuchten Einstellungen konnte immer eine Zeitverschiebung gefunden werden, welche die 30MHz Oszillation und die damit verbundenen Halbleiterausfälle provozierte.

Als nächster Schritt wurde die verwendete Pulsweitenmodulation mit einer «pulse interlocking» Funktionalität erweitert. Diese Funktionalität unterdrückt in einem einstellbaren Zeitfenster (bis ca. 8 μ s) ein gleichzeitiges Abschalten der Halbleiter. Die Implementierung des Pulse Interlocking war nicht trivial, da es eine Reihe von Stromrichterbetriebszuständen gab, welche nebst dem Normalbetrieb zu gleichzeitigem Abschalten von mehreren Halbleitern führen konnte.

Die Implementierung wurde zuerst auf dem HIL und danach auf dem Combined Teststand getestet. Die Ergebnisse waren vielversprechend. Resolver Calibration konnte ohne Fehler ausgeführt werden und der Umrichter Stand nun das erste Mal bereit für die anstehenden Motor Control Tests mit einer richtigen Maschine. Erstmals konnte auch das volle Drehmoment auf der Maschine bei etwa 650Vdc gefahren werden.



Um sicherzustellen, dass der Umrichter nun zuverlässig funktioniert, wurde ein Dauerversuch mit definierten Arbeitspunkten aufgesetzt und der Umrichter entsprechend betrieben. Die folgenden Grafiken zeigen die Betriebspunkte im Drehmoment/Drehzahl Diagramm und die Betriebsstunden pro Arbeitspunkt (Zwischenstand):

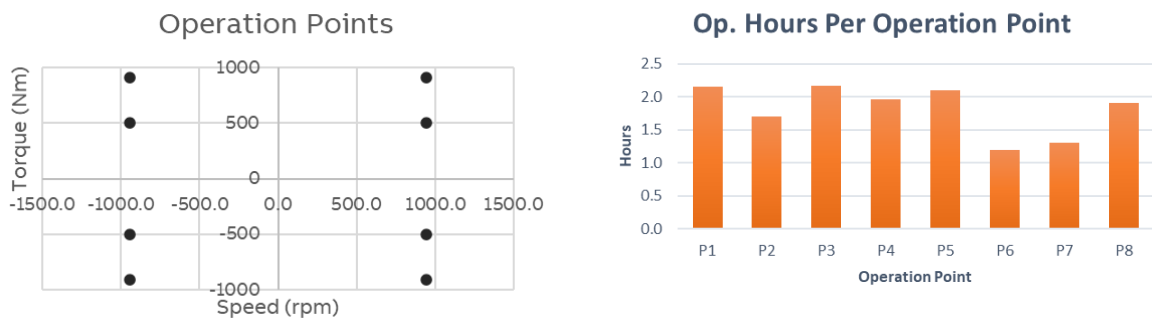


Abb. 50: Betriebspunkte und Arbeitsstunden der Schaltversuche

In der Summe wurden am Ende des Dauerversuchs 20 Betriebsstunden ohne Ausfall erreicht. Die Phasenströme waren aufgrund der thermischen Limitierung der verwendeten Maschine ungefähr bei 160Arms.

Der nächste Schritt war nun das Erhöhen der DC-Spannung auf $> 750V$, um auch bei diesen Betriebsbedingungen den Dauertestlauf zu wiederholen. Leider waren bereits nach kurzer Betriebsdauer wieder Halbleiterausfälle zu verzeichnen.

Daraus folgern wir:

- Das Pulse Interlocking hat sich sehr förderlich auf den Betrieb ausgewirkt
- Es muss noch Schalthandlungen geben, welche nicht mit der Pulsunterdrückung eliminiert werden
- Die Höhe der DC-Spannung hat Einfluss auf den Ausfallmechanismus



Die Schalthandlungen noch weiter zu analysieren wäre nun sehr Zeit- und Materialaufwändig gewesen, da bei hoher Zwischenkreisspannung jedes Ereignis unmittelbar zu grossem Schaden im Umrichter führt. Aus diesem Grund wurden die Untersuchungen an dieser Stelle abgebrochen. Klarheit für die Ausfälle liefert nur noch das Finden der Ursache für den Ausfallmechanismus. Hierzu sei die folgende Hypothese in den Raum gestellt:

«Eine starke induktive Kopplung der +Vdc Anschlüsse **benachbarter** Halbbrückenmodule führt bei **Schalthandlungen** zu einer Asymmetrie zwischen den modulinternen, parallelgeschalteten Chipbänke, was als Folge der kapazitiven Rückkopplung auf die Gates eine Oszillation der beiden Chipbänke bewirkt»

Der Hintergrund dieser Hypothese wird im Folgenden erläutert. Die mechanische Konstruktion der Kommutierungszelle ist wie folgt aufgebaut:

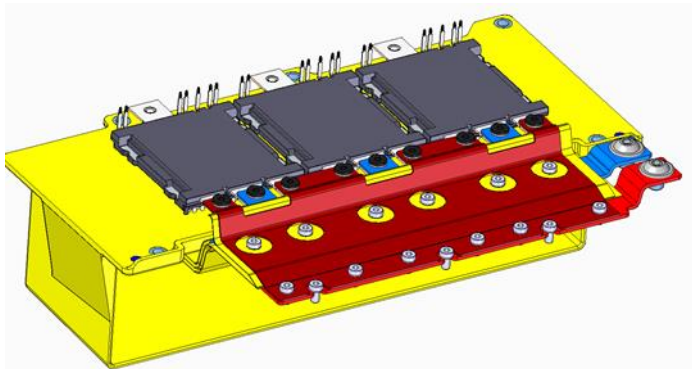


Abb. 51: Neue mechanische Konstruktion



Die Ansicht von oben, mit einem Teil des Innenlebens des Halbleitermoduls dient zur Veranschaulichung:

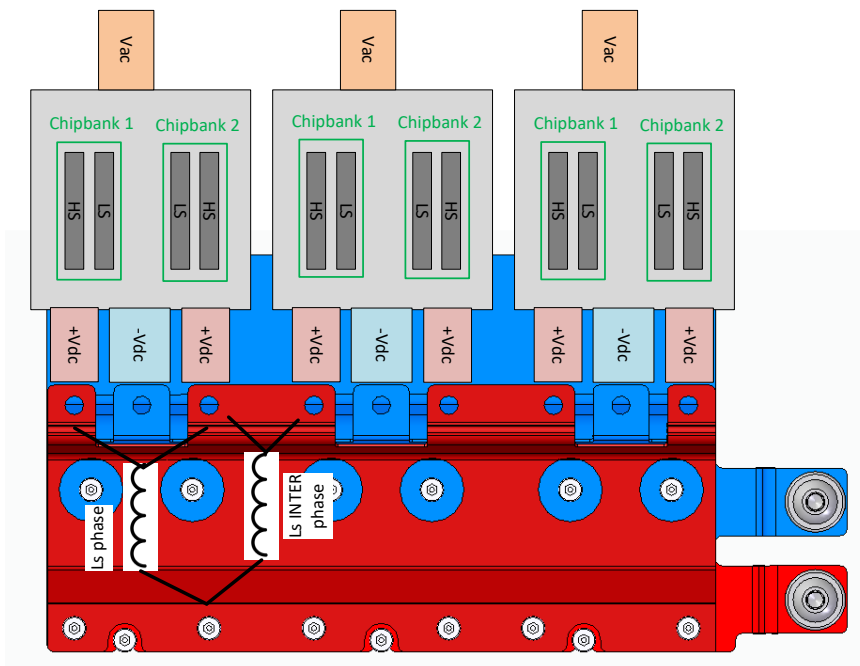


Abb. 52: Elektrische Anordnung der neuen Konstruktion

Im Modul sind die parallel geschalteten SiC-Chips in zwei Bänke aufgeteilt, welche jeweils einen separaten +Vdc Anschluss haben (gilt nur für die Highside Chips). Grundsätzlich ist bei einer Parallelschaltung ein symmetrischer Aufbau bezüglich Induktivitäten Voraussetzung für eine transient symmetrische Stromaufteilung. Die +Vdc Anschlüsse der beiden Chipbänke sind nur über das extern angeschlossene Zwischenkreisblech miteinander verbunden. Dies hat zur Folge, dass die Konstruktion des Zwischenkreisblechs und die Anbindung an den Kondensator direkten Einfluss auf die modulinterne Parallelschaltung der Chipbänke hat und somit die formulierte Hypothese begründet.

Es gilt nun zu zeigen, ob diese Hypothese be- oder widerlegt werden kann und ob mit einer weiter optimierten Gate-Drive-Schaltung (zum Beispiel mit der Verwendung von active miller clamps) und oder Zwischenkreisanbindung das Problem vollständig gelöst werden kann.



Für die Reduktion der Schwingungen stehen folgende Lösungsansätze zur Verfügung

1. Eine Möglichkeit, ist die Halbleitermodule so zu gestalten, dass sie intern viel härter verbunden sind: dazu muss das Halbleitermodul grundsätzlich angepasst werden. Dies ist mit viel Aufwand verbunden
2. Eine weitere Möglichkeit besteht auf der Umrichter-Seite: die ganze Verschienung kann so aufgebaut werden, dass diese eine sehr geringe Induktivität aufspannt. Dazu kann die Busbar der +Speisung über die Busbar der -Speisung gezogen werden. Hier können Probleme beim Isolationsabstand auftreten und es wird erwartet, dass diese Möglichkeit weniger effektiv ist, als die vorher erwähnte
3. Eine dritte Möglichkeit besteht in der Erhöhung des Gate Widerstandes für die Ansteuerung des Halbleiters. Mit dieser Variante lassen sich sicher Oszillationen stark unterdrücken und auch ganz vermeiden. Jedoch ist dann die Sinnhaftigkeit eines schnell schaltenden Halbleiters (SiC) in Frage gestellt.
4. Ein Auftrennen der Kommutierungszelle in drei «individuelle» Zwischenkreiskondensatoren würden die DC-Verschienung der benachbarten Halbbrücken induktiv stark entkoppeln.

Variante 1) wird als zu aufwändig betrachtet, Variante 2) als zu wenig effektiv, Variante 3) als nicht zielführend. Die Variante 4) wurde nicht getestet.

Hier könnten weitere Untersuchungen durchgeführt werden. In diesem Projekt wurde das aber nicht gemacht und eine neue Untersuchung wurde nicht in Auftrag gegeben.



5.5 Bewertung der bisherigen Ergebnisse

Die ausgeführten Entwicklungsaktivitäten können in die folgenden Gruppen unterteilt werden:

- Erstellen der Anforderungen auf Systemebene, erstellen der Systemarchitektur und detailliertes Herunterbrechen der Anforderungen auf SW, Elektronik, Power und Mechanik
- Entwicklung der Komponenten SW, Elektronik, Power und Mechanik
- Testen der Komponenten SW, Elektronik, Power und Mechanik
- Montage von Stromrichter und Maschine im HESS-Bus gefolgt von der Inbetriebnahme
- Aufbau und Inbetriebnahme der benötigten Testinfrastruktur

Obige Arbeiten wurden dem Musterstand angemessen erfolgreich ausgeführt. Beim Testen des kompletten Stromrichters auf dem Prüfstand zeigten sich Probleme mit der Kommutierungszelle, welche zu vielen Halbleiterausfällen führten. Die Analyse der Ursache und die eingeleiteten Aktionen führten zwar zu einer Verbesserung des Stromrichterbetriebs in der Prüfstandumgebung, reichten aber insbesondere bei höheren Zwischenkreisspannungen nicht aus, um den Stromrichter zuverlässig zu betreiben. Aus diesem Grund war der Einsatz im Strassenverkehr nicht möglich.

Parallel zur Fehleranalyse wurde die Antriebseinheit im HESS-Bus installiert und statisch in Betrieb genommen (Testen Kabelbaum und der entsprechenden Signale, CAN-Bus Kommunikation).

5.6 Ergebnisse und Diskussion

Der Kern der Untersuchungen in diesem Projekt war die Quantifizierung des Energieeinsparpotentials bei Verwendung von SiC-Halbleitertechnologie im Stromrichter mit Prüfstandmessdaten, sowie statistisch erhobenen Daten in einem Feldversuch auf der Linie 5 in Baden. Als Benchmark würde ein «state of the art» Stromrichter mit IGBT-Technologie herangezogen, welcher unter denselben Bedingungen im Feldversuch vermessen wird.

Bedingt durch die technischen Probleme bei der Umrichter-Entwicklung, insbesondere im Bereich des Halbleiter Schaltverhaltens, stand als Basis für die Messreihen kein zuverlässig funktionierender Umrichter zur Verfügung.

Der Zeit- und Materialaufwand für die Fehleranalyse und Ursachenforschung war erheblich und die Aussichten auf Erfolg war ohne die Kenntnis der genauen Ursache bescheiden. Aus diesem Grund musste dieses Projekt gestoppt werden.

Der nächste Abschnitt zeigt das Einsparpotential basierend auf einer Simulation.



5.7 Vergleich des Energiebedarfs für ein Fahrspiel der Baden Linie 5

Zusammen mit dem Streckenprofil und den physikalisch relevanten Grössen für den Bus, kann die Zugkraft als Funktion der Zeit, der Drehzahl oder des Weges simuliert werden.

In diesem Bericht werden die Simulationsergebnisse für den Elektrobus der Baden Linie 5 vorgestellt, wie im BFE-Projekt beschrieben. Ziel ist es, einen Vergleich eines zweistufigen Wechselrichters mit SiC-Modulen (2-Level SiC) gegenüber einem zweistufigen und einem dreistufigen Wechselrichter mit Silizium (Si)-Modulen (2-Level Si / 3-Level Si) in Bezug auf den Energieverbrauch für das elektrische Antriebssystem zu quantifizieren.

Der verwendete Elektromotor ist in allen Fällen ein Permanentmagnet-Synchron-Reluktanz-Motor (PMSynRM). Insgesamt werden also die folgenden drei Konfigurationen verglichen:

1. ❶ 2-stufiger Si-Wechselrichter mit PMSynRM
2. ❷ 2-stufiger SiC-Wechselrichter mit PMSynRM
3. ❸ 3-stufiger Si-Wechselrichter mit PMSynRM
4. ❹ 3-stufiger SiC-Wechselrichter mit PMSynRM

Folgende Grafik zeigt auf, wie der Energieverbrauch systematisch berechnet wurde:

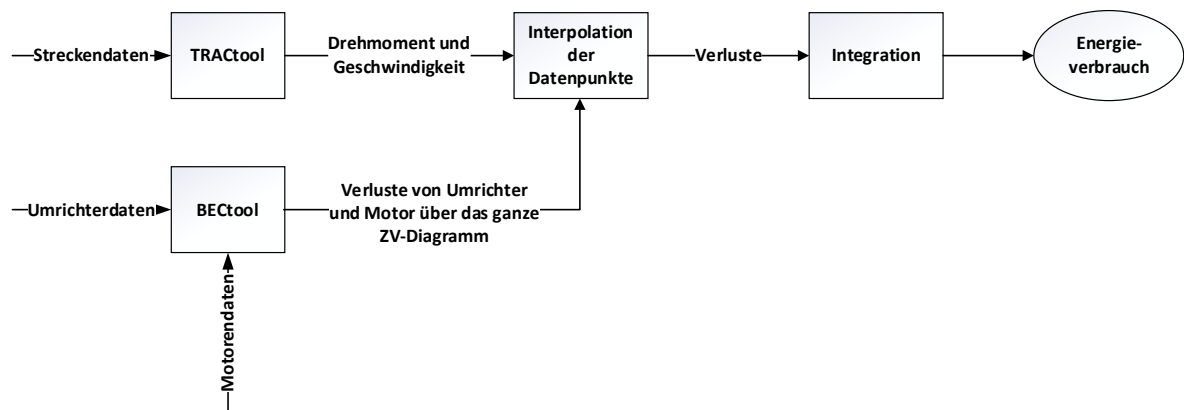


Abb. 53: Berechnung des Energieverbrauchs

Die Streckendaten werden mit einem dynamischen Modell des Fahrzeuges in die Geschwindigkeit und das Drehmoment übersetzt. Dies wird mit einer in ABB selbst erstellten Software namens «TRACtool» durchgeführt.

Die Verluste vom Umrichter und vom Motor werden mit einer in ABB selbst erstellten Software namens «BEtool» gemacht. BEtool steht für «Best Efficiency Control» und bestimmt den optimalen Betriebspunkt (Grundwellenspannung, Grundwellenstrom, $\cos(\phi)$) und somit den Fluss im Motor) für die minimalen Verluste. Zudem werden die Interaktionen vom Umrichter auf den Motor, die sogenannten harmonischen Verluste im Motor berechnet.

Interpolationsalgorithmen bestimmen die genauen Verluste auch zwischen den einzelnen berechneten Punkten. Die einzelnen Verluste werden über die Zeit integriert und das ergibt den Energieverbrauch.



Die Strecke für den Testbetrieb respektive hier für die Berechnung ist die Linie 5 der RVBW in Baden mit folgenden Stationen:

- Baldegg – Auesserer Berg / 22 Stationen / 7.4 km
- Auesserer Berg – Baldegg / 24 Stationen / 7.6 km

Angefügt sind die technischen Daten für den eBus:

Fahrzeug-Daten		Motorisierung	
Fahrzeug Typ	eBus 12m	Anzahl Traktionsumrichter	1
Input Voltage Range, nominal	468 ... 841 Vdc	Anzahl Motoren	1
Maximal Geschwindigkeit	60 km/h (operational) 72 km/h (design)	Anzahl Batterie-Packs	1 x 66 kWh LTO
		Spitzenleistung	190 kW
		Zugkraft (Start)	38 kN
Fahrzeug-Gewicht	19t (beladen) 12t (leer)	Räder/ Reifentyp / Radius	275/70R22.5 460mm für Simulationen
		Getriebeübersetzung	7.36: 1
		Effizienz	
		(Kardanwelle-Differenzial-Achse)	96%



Abb. 54: eBus mit Dachlandschaft



Im Berechnungstool werden die folgenden Grössen eingesetzt:

Fahrzeugparameter

Beschreibung	Wert / Einheit
Masse Bus	18 t
Trägheitsäquivalent	1.6 t
Maximale Geschwindigkeit	85 km/h
maximale Beschleunigung	1.2 m/s ²
Maximale Verzögerung	1.2 m/s ²
Anzahl der Bremswiderstände	1
Übersetzungsverhältnis	7.8
Raddurchmesser	0.976 m

Eingabe in das Berechnungstool

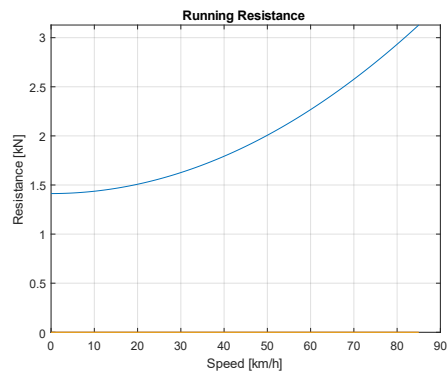
Motorisierung

Anzahl der Motoren	1
--------------------	---

Eingabe in das Berechnungstool

Resultierender Fahrwiderstand

Ausgabe vom Berechnungstool





Das Fahrspiel ist gekennzeichnet durch folgende Parameter:

- Distanzen der einzelnen Haltestellen
- Höhe der einzelnen Haltestellen (vertikal, relativ zum Startpunkt)
- Haltedauer bei den einzelnen Haltestellen
- Maximale Geschwindigkeiten der einzelnen Streckenabschnitte

Diese Parameter werden in folgender Darstellung visualisiert:

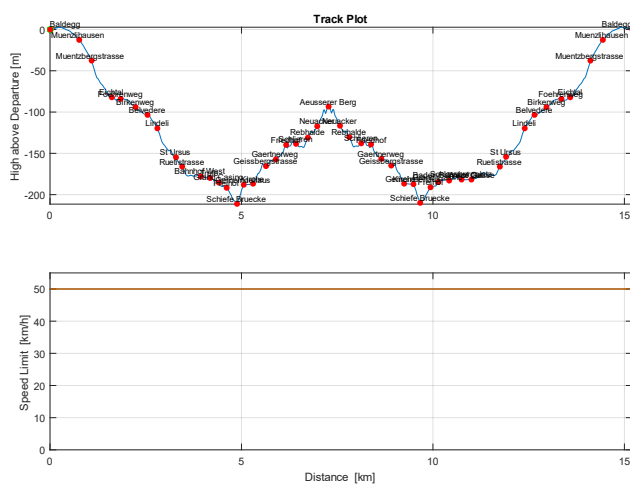


Abb. 55: Haltestellen der simulierten Strecke und Geschwindigkeitslimiten

Nun werden die Berechnungen durchgeführt.

Die Berechnungen beruhen auf den harten Limiten des ZV-Diagramms. Das Fahrzeug wird nach einem Stopp dynamisch beschleunigt, ohne das ZV-Diagramm des Antriebsstrangs und ohne die maximal erlaubte Beschleunigung zu überschreiten. Dies bis zur maximalen Geschwindigkeitslimite.

Bremsvorgänge werden analog berechnet. Als Limitierungen dienen beim Bremsvorgang der untere Teil des ZV-Diagramms und der maximale Wert der Bremsbeschleunigung.

Aus diesen Berechnungen resultieren Geschwindigkeiten des Fahrzeuges in Funktion der Betriebszeit (Grafik rechts). Zudem kann ein Fahrplan abgeleitet werden.

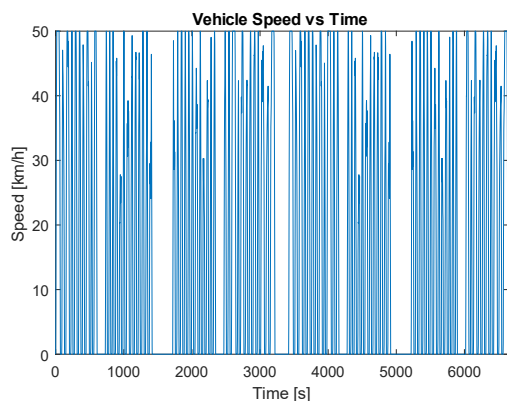


Abb. 56: Berechnete (simulierte) Fahrzeuggeschwindigkeit in Funktion der Fahrzeit



Die Strecke, die Haltestellen und der resultierende Fahrplan sind in folgender Tabelle aufgeführt:

Streckendaten: Eingabegrößen			Berechneter Fahrplan	
Entfernung zum Start [km]	Name Haltestelle	Verweildauer [sec]	Ankunft [h:m:sec]	Abfahrt [h:m:sec]
0	Baldegg			00:00:00
0.77	Muenzlihausen	20 s	00:01:10	00:01:30
1.08	Muentzbergstrasse	20 s	00:02:10	00:02:30
1.61	Eichtal	20 s	00:03:23	00:03:43
1.85	Foehrenweg	20 s	00:04:14	00:04:34
2.23	Birkenweg	20 s	00:05:15	00:05:35
2.55	Belvedere	20 s	00:06:11	00:06:31
2.81	Lindeli	20 s	00:07:05	00:07:25
3.29	St Ursus	20 s	00:08:14	00:08:34
3.46	Ruetistrasse	20 s	00:09:00	00:09:20
3.94	Bahnhof West	120 s	00:10:09	00:12:09
4.18	Trafo	20 s	00:12:39	00:12:59
4.41	Grand Casino	20 s	00:13:30	00:13:50
4.61	Freihof	20 s	00:14:17	00:14:37
4.88	Schiefe Bruecke	20 s	00:15:12	00:15:32
5.06	Gemeindehaus	20 s	00:16:06	00:16:26
5.3	Kirche	20 s	00:16:57	00:17:17
5.64	Geissbergstrasse	20 s	00:18:02	00:18:22
5.89	Gaertnerweg	20 s	00:18:55	00:19:15
6.16	Friedhof	20 s	00:19:50	00:20:10
6.42	Schlieren	20 s	00:20:44	00:21:04
6.74	Rebhalde	20 s	00:21:39	00:21:59
6.98	Neuacker	20 s	00:22:34	00:22:54
7.28	Aeusserer Berg	300 s	00:23:37	00:28:37
7.57	Neuacker	20 s	00:29:18	00:29:38
7.82	Rebhalde	20 s	00:30:10	00:30:30
8.13	Schlieren	20 s	00:31:06	00:31:26
8.39	Friedhof	20 s	00:31:59	00:32:19
8.66	Gaertnerweg	20 s	00:32:52	00:33:12
8.92	Geissbergstrasse	20 s	00:33:45	00:34:05
9.26	Kirche	20 s	00:34:48	00:35:08
9.49	Gemeindehaus	20 s	00:35:38	00:35:58
9.67	Schiefe Bruecke	20 s	00:36:29	00:36:49
9.94	Freihof	20 s	00:37:26	00:37:46
10.14	Grand Casino	20 s	00:38:14	00:38:34
10.42	Baden Bahnhof Ost	120 s	00:39:08	00:41:08
10.75	Schlossbergplatz	20 s	00:41:47	00:42:07
11.01	Weite Gasse	20 s	00:42:40	00:43:00
11.74	Ruetistrasse	20 s	00:44:07	00:44:27
11.91	St Ursus	20 s	00:44:53	00:45:13
12.39	Lindeli	20 s	00:46:03	00:46:23
12.65	Belvedere	20 s	00:47:00	00:47:20
12.97	Birkenweg	20 s	00:47:56	00:48:16
13.35	Foehrenweg	20 s	00:48:58	00:49:18
13.59	Eichtal	20 s	00:49:49	00:50:09
14.12	Muentzbergstrasse	20 s	00:51:05	00:51:25
14.44	Muenzlihausen	20 s	00:52:08	00:52:28
15.2	Baldegg		00:53:39	00:56:59

Tabelle 1: Abstand jeder Haltestelle vom Start und Verweildauer der Linie BL5



Die nun vorliegenden translatorischen Grössen werden über den Raddurchmesser und die Hinterachsen-Übersetzung in rotatorische Grössen am Motor umgerechnet und führen zu folgenden Grössen der Baden Linie 5.

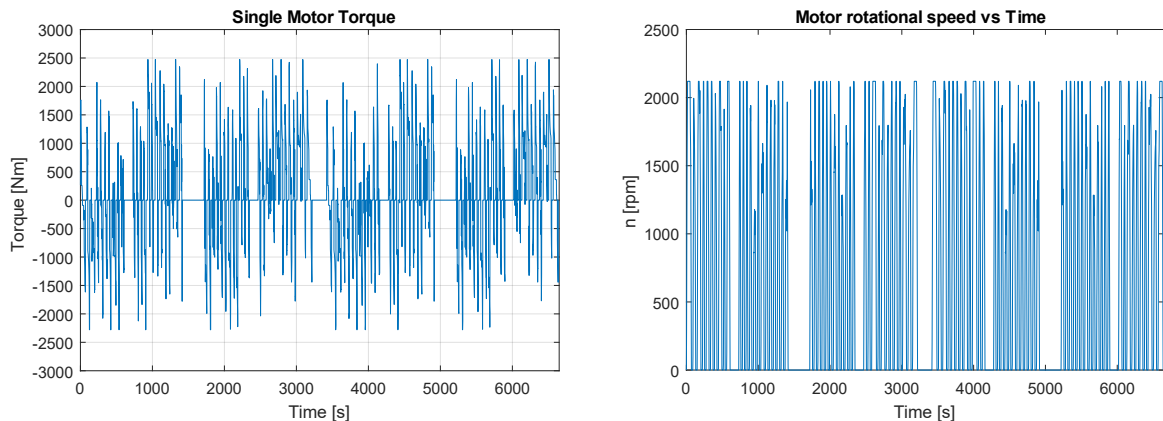


Abb. 57: Auf den Motor bezogene Grössen als Ausgabe der Berechnung

Die Grössen im Zeitbereich können als Häufigkeitsverteilung umgerechnet werden. Die Grafik zeigt die Häufigkeit bestimmter Betriebspunkte, welche durch eine Drehzahl und ein Drehmoment gegeben sind. Hier erkennt man, dass Betriebspunkte auf dem Maximum der Motorkennlinie beim Beschleunigen, sowie auch beim Bremsen häufig sind. Diese Erkenntnis kommt nicht unerwartet, da bei eBussen im Stadtverkehr von Haltestelle zu Haltestelle dominant nur beschleunigt und gebremst wird.

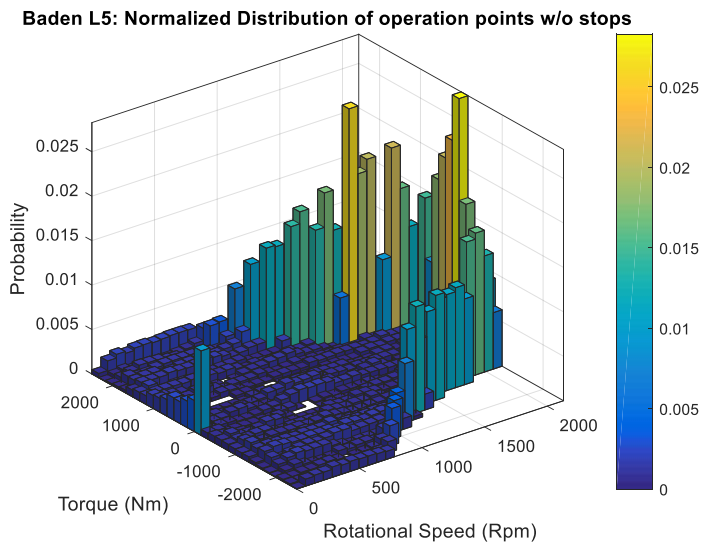


Abb. 58: Häufigkeitsverteilung der Motorengrössen

Um verschiedene Umrichtertopologien mit dem Motor zu vergleichen, wurden diese im BECtool entsprechend modelliert. Das BECtool erlaubt einem eine genaue Modellierung der Motorenverluste erzeugt von der Grundwelle (Sinusverluste) und vor allem auch der Verluste, die der Umrichter im Motor zusätzlich verursacht, durch den nicht perfekt sinusförmigen Strom: die sogenannten harmonischen Verluste. Zudem können auch die Verluste im Halbleiter sehr genau modelliert werden.



Für die Umrichter wurden Topologien mit den angefügten Halbleitern untersucht. Die Zahl zu Beginn der Tabelle kennzeichnet die unterschiedlich betrachteten Topologien, welche nachfolgend wieder verwendet wird.

Topologie / Technologie

verwendeter Halbleiter / Gehäuse

1 2-Level Silizium basiert:



2 2-Level SiC basiert und 4 3-Level SiC basiert



3 3-Level Silizium basiert:



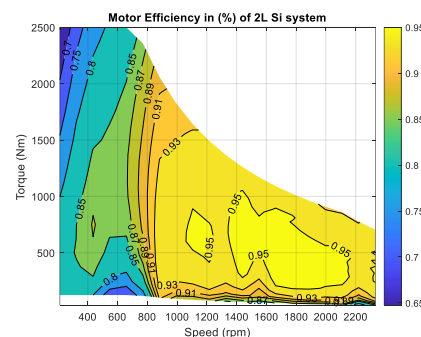
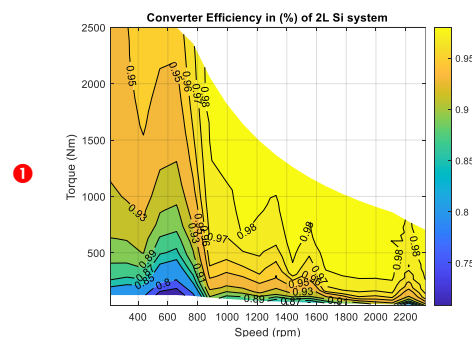
Tabelle 2: verwendete Halbleiter

Für den Motor wurde der eBus Motor verwendet. Die Verluste können genau berechnet werden, da das Design des Motors von ABB Schweden erstellt wurde.

Aus diesen Parametrisierungen kann der Wirkungsgrad vom Umrichter, wie auch der Wirkungsgrad vom Motor im ganzen ZV-Diagramm berechnet werden. Dies resultiert in folgende Wirkungsgrade für den Umrichter, wie auf für den Motor. Dies sind Berechnungen und Ausgaben vom «BECtool».

Wirkungsgrad Umrichter $\eta_{inverter}$

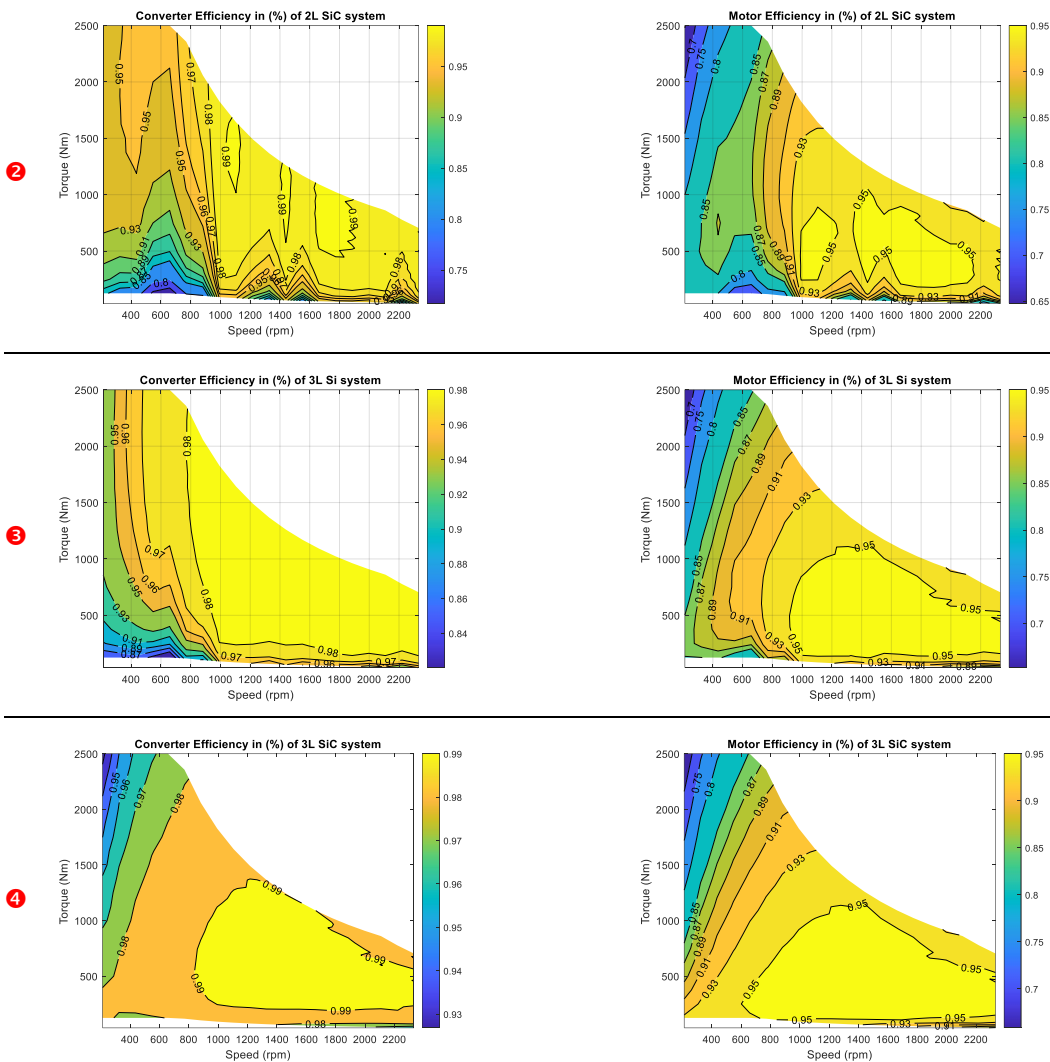
Wirkungsgrad Motor / inkl. harmonische Verluste vom Umrichter η_{motor}





Wirkungsgrad Umrichter $\eta_{inverter}$

Wirkungsgrad Motor / inkl. harmonische Verluste vom Umrichter η_{motor}



Folgende Schlussfolgerungen können aus diesen Grafiken gelesen werden:

- Der Wirkungsgrad vom Umrichter ist generell höher als der Wirkungsgrad des Motors
- Der Wirkungsgrad vom SiC-Umrichter 2 / 4 hat erwartungsgemäss die höchsten Werte: bis 99%
- Der 3-Level Silizium Umrichter 3 hat in allen Bereichen den höheren Wirkungsgrad als der 2-Level Silizium Umrichter 1. Die ist darin begründet, dass die 3-Level Topologie generell geringere Schaltverluste aufweist, weil die Spannungssprünge nur halb so gross sind. Zudem müssen bei einem 3-Level Umrichter die Schaltelemente niedrigere Sperrspannungen aufweisen und haben aus diesem Grund weniger Leitverluste: die Abstände in den Modulen sind kleiner: somit kann mehr Silizium verpackt werden.
- Der Motor, der mit einer 3-Level Topologie 3 / 4 angesteuert wird, hat den grössten Wirkungsgrad



- Die Kombination eines SiC-Umrichters mit einer 3-Level Topologie ④ vereint beide Vorteile. Durch Optimierung der Schaltmuster kann sowohl im Umrichter wie auch im Motor noch etwas mehr Energie eingespart werden, weil die Schaltfrequenz in einem grösseren Bereich angepasst werden kann.

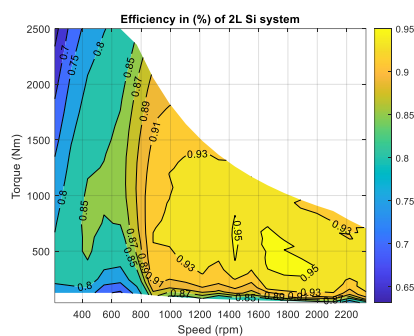
Die grundsätzliche Frage ist nun, ob der höhere Wirkungsgrad vom 2-Level SiC-Umrichter das bessere Antriebssystem ergibt, oder das System, dass mit einem 3-Level Umrichter angesteuert wird.

Für den Systemwirkungsgrad wird der Wirkungsgrad des Umrichters mit dem Wirkungsgrad des Motors multipliziert:

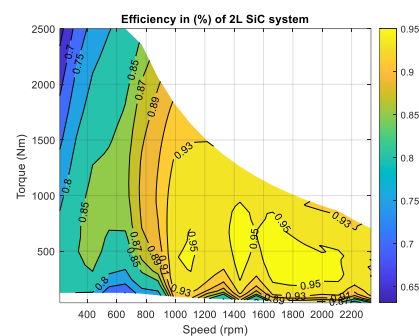
$$\eta_{system} = \eta_{inverter} \cdot \eta_{motor}$$

Dies ergibt folgende Wirkungsgrade über das ZV-Diagramm:

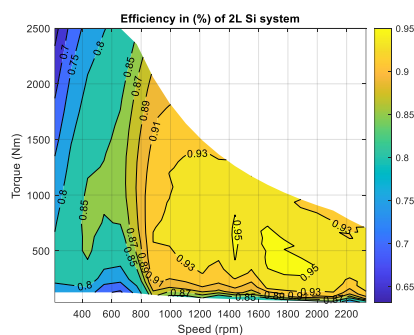
① 2-Level Silizium basiert



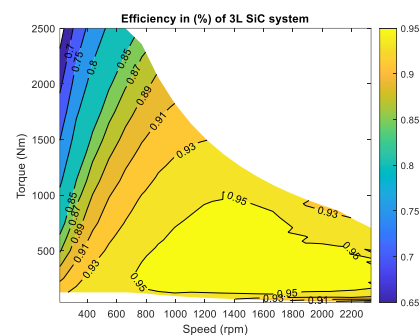
② 2-Level SiC basiert



③ 3-Level Silizium basiert



④ 3-Level SiC basiert



Das 3-Level SiC System weist der höchste Wirkungsgrad von 95% in der grössten Fläche auf.



Um die Verlustenergien, respektive die Energieeinsparungen zu bestimmen, können die einzelnen Arbeitspunkte der Fahrspiels in das Wirkungsgradfeld gelegt werden. Die Energien [kWh] ergeben sich über die Integration der Verluste über die Zeit:

Topologie	Energieverbrauch des Wechselrichters	Energieverbrauch des Motors	Energieverbrauch des Systems
❶ 2L Si	1.6	12.2	13.8
❷ 2L SiC	0.7	12.2	12.9
❸ 3L Si	1.3	10.8	12.1
❹ 3L SiC	1.2	10.4	11.6

Tabelle 3: Verlustenergien in [kWh]

Diese Resultate sind in folgender Grafik dargestellt:

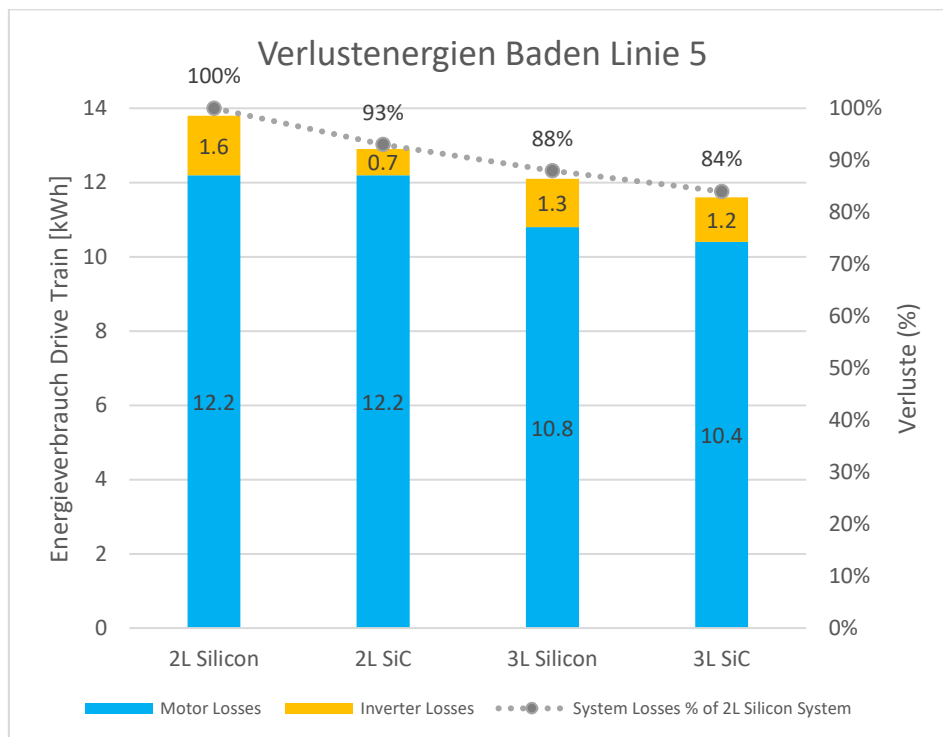


Abb. 59: Vergleich der berechneten Verlustenergien

In dieser Grafik ist gut ersichtlich, dass die Topologie des Umrichters für die Effizienz im Gesamtsystem wichtiger ist als die Wahl der Halbleitertechnologie.



Dies wird im folgenden Abschnitt erklärt:

Die Oberschwingungsverluste des Motors nehmen mit zunehmender Schaltfrequenz ab. Die Verwendung von SiC-Halbleitern gegenüber Silizium-Halbleitern, die geringere Schaltverluste aufweisen, ermöglicht es, einen Umrichter generell mit höherer Schaltfrequenz zu betreiben. Dadurch werden die Oberwellenverluste im Motor kleiner (2-Level Kurve in der Grafik).

Ein 3-stufiger Wechselrichter erzeugt jedoch eine sinusförmigere Kurvenform, wodurch im Vergleich zu einer 2-stufigen Topologie wesentlich weniger Oberwellenverluste entstehen.

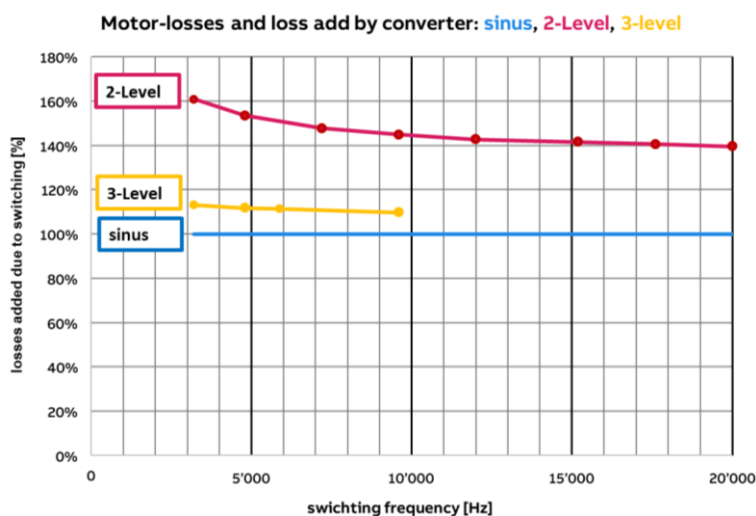


Abb. 60: Motorenverluste mit verschiedenen Umrichtertopologien

Die Oberschwingenverluste im Motor, das heisst, die Verluste, die von einer nicht perfekt sinusförmigen Spannung, respektive einem nicht perfekt sinusförmigen Strom im Motor verursacht werden, sind in der Regel etwa doppelt so gross, wie die totalen Verluste im Stromrichter. Aus diesem Grund macht es Sinn, die Topologie des Umrichters möglichst motorenfreundlich zu wählen.



6 Beschreibung des Fahrzeuges und der Strecke der RVBW Baden L5

6.1 Fahrzeugbeschreibung

Bei den eBussen handelt es sich um vier 12m Busse der Carosserie HESS AG. Durch den Projektverzug der Inverter-Entwicklung haben sich die Projektpartner darauf verständigt zunächst alle Fahrzeuge mit dem aktuellen IGBT-Umrichter auszurüsten. So konnten die Aktivitäten zur Inbetriebnahme der Linie, der Ladestationen und der Depotorganisation weiter vorangetrieben werden.

Angefügt ein Systemdiagramm vom eBus und auch entsprechende Fotos davon.

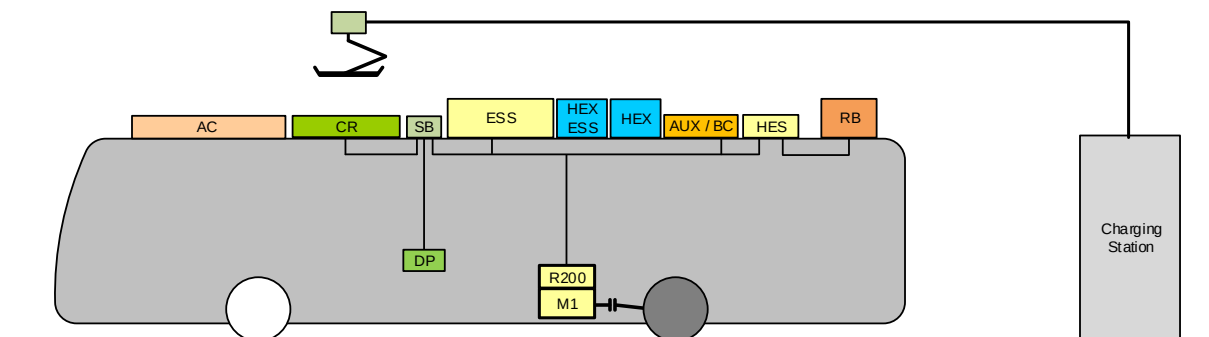


Abb. 61: Konzeptbild eBus



Abb. 62: Foto eBus



6.2 Ladestationen

Am Ende der Line an den Stationen Baldegg und Auesser Berg ist je eine Ladestation installiert worden, die die Traktionsbatterie der Fahrzeuge mit 300kW laden kann.



Abb. 63: Ladestation Äusserer Berg



Abb. 64: Ladestation Baldegg

Beide Ladestationen können die geladene Energie eindeutig zuordnen sodass diese Daten ebenfalls zur Bewertung der beiden Antriebssysteme hätten genutzt werden können.

Alle Arbeiten, um einen Ersatz der Dieselsebusse aus der Linie 5 durchzuführen konnten abgeschlossen werden. Nach dem Probebetrieb und dem Beheben anfänglicher Probleme startet nun der eBus Betrieb auf der Linie 5 sukzessive.



7 Schlussfolgerungen und Ausblick

7.1 Status Projektabschluss Roadrunner (2022)

Durch das weitgehend abgeschlossene Design des Inverters, konnte aufgezeigt werden, dass sich SiC-basierte Motorstromrichter in einem kleineren Bauraum als herkömmliche IGBT-basierte Inverter realisieren lassen.

Die Ansteuerung des Moduls hat sich als sehr komplex erwiesen und konnte im Rahmen dieses Projektes nicht erfolgreich umgesetzt werden, an dieser Stelle besteht weiterer Forschungsbedarf, um das Verhalten im Inverter genau zu verstehen.

Durch die Umstellung der Busse auf herkömmliche IGBT-Technologie, konnte der Linienbetrieb aufgenommen werden.

Die Simulationsergebnisse belegen, dass der Einsatz der SiC-Technologie zu einer Reduzierung des Energieverbrauches führt. Durch Simulationen konnte gezeigt werden, dass der Einsatz einer 3-Level Topologie wichtiger ist als die Wahl der Halbleitertechnologie selbst.

Der Projektpartner ABB Turgi pausiert nun die Aktivitäten im Bereich der SiC-Inverter-Entwicklung. Das Thema SiC wird nach wie vor als sehr vielversprechend bewertet jedoch wird noch etwas abgewartet, bis sich der Reifegrad der SiC-Module weiterentwickelt hat und es sich ein Industriestandard im Formfaktor und den Schnittstellen entwickelt hat. SiC wird es ermöglichen die Stromrichter kleiner zu bauen und so in den Elektromotor zu integrieren.

7.2 Status 2023

Um kurzfristig einen effizienten Antrieb anbieten zu können, hat ABB Turgi im Jahr 2022 entschieden einen auf IGBT-Technologie basierenden 3-Level Umrichter zu entwickeln, der spätestens Anfangs 2024 auf den Markt kommt. Die IGBT-Technologie ist genügend weit fortgeschritten ist, um darauf bauend ein Produkt zu auf den Markt zu bringen. Die 3-Level Topologie ist nicht trivial und ABB Turgi sind unseres Wissens die ersten, die ein so kompaktes Produkt auf 3-Level Topologie entwickelt.

Bezüglich Motoren bietet die IGBT-Technologie den Vorteil, dass der Spannungsanstieg (du/dt) nicht grösser ist als in der Vergangenheit. Somit müssen noch ungeklärte technische Fragen, wie Reflektion von Spannungen und auch die Alterung der Motorenisolation bezüglich erhöhter Anstiegszeit nicht beantwortet werden. Ein 3-Level Umrichter basierend auf IGBT-Technologie ist die motorenfreundlichste Technology überhaupt.

Laut den Simulationen ist bezüglich Effizienz dies die zweitbeste Lösung. Noch besser wäre ein SiC-Halbleiter und eine 3-Level Topologie.

Hitachi Energy bietet mittlerweile SiC-basierte Leistungsmodule namens „RoadPak™“ auf dem e-Mobilitätsmarkt an, die basierend auf diesem Projekt entwickelt wurden. Diese Produkte sind als 750V- oder 1200V-Versionen erhältlich und können über 1000A liefern. Unter anderem dank neuester SiC MOSFET-Chip-Technologie konnte die Gesamtstreuinduktivität auf 5 nH reduziert werden. Mit Geely Auto, einem chinesischen Elektrofahrzeug-Hersteller, wurde im März 2023 ein mehrjähriger Liefervertrag für RoadPak™ abgeschlossen. Es handelt sich dabei um das unveränderte RoadPak™, wie in diesem Bericht erläutert (siehe auch: Hitachi Energy powers Geely Auto EV with its game-changing RoadPak semiconductors). Zum Publikationszeitpunkt dieses Berichtes sind bereits Dutzende von Fahrzeugen mit dem RoadPak™ auf den Strassen unterwegs.

Darüber hinaus arbeitet Hitachi Energy derzeit an der Markteinführung eigener 1.2 kV SiC MOSFET-Chipsets. Die in diesem Projekt untersuchte high-k-Dielektrik-Technologie ist diesbezüglich Hauptentwicklungsschwerpunkt und verspricht niedrigere Leitungsverluste bei verbesserter Zuverlässigkeit in zukünftigen Generationen des „RoadPak™“-Moduls.



7.3 Haupttreiber für SiC-Halbleiter und Ausblick

Integration von Umrichtern in den Motor:

Sobald bei Antrieben der Stromrichter in den Motor wandert, wird die Anwendung von Wide-Band-Gap Materialien bezüglich Isolationsbelastungen im Motor unbedenklich, da durch die kurzen Verbindungen keine Reflexionen und dadurch keine relevanten Überspannungen an den Motorenwicklungen entstehen werden.

Der Nachteil dieser Integration ist die fehlende Flexibilität, gleiche Umrichter mit verschiedenen Motoren zu paaren und umgekehrt. Somit lohnt sich dieser Schritt nur bei grossen Stückzahlen (> 10'000 / Jahr). Vorteil davon sind höhere Packungsdichten und die einfachen Interfaces.

Mittlerweile sind SiC-Halbleiter in der Industrie als funktionierende Produkte angekommen und neue Entwicklungen werden darauf basierend entwickelt.

Die Haupttreiber neue Produkte basierend auf SiC zu entwickeln sind nicht die Effizienz der Schalter selbst: der typische Wirkungsgrad von IGBT-Umrichtern ist heutzutage schon sehr hoch und abhängig von der Leistungsklasse zwischen 98%...99% (Volllast).

Bauraum:

SiC-Umrichter haben einen typischen Wirkungsgrad von 99.5% (Volllast). Erhöht sich der Wirkungsgrad von einem IGBT-Umrichter z.B. von 99.0% zu einem SiC-Umrichter mit 99.5%, sind die absoluten Energieersparnisse klein. Jedoch halbieren sich die Verluste im Umrichter. Dadurch benötigt ein SiC-Umrichter den halben Bauraum, was sehr attraktiv sein kann.

Induktive Komponenten:

Wirklich interessant sind SiC Umrichter in Kombination mit induktiven Komponenten, wie Filter und Transformatoren. Dazu werden zum Schluss noch zwei Formeln eingeführt:

$$V_{\text{Ind}} \propto \frac{1}{\sqrt{f_s}}$$

wobei V_{Ind} das Volumen einer induktiven Komponente ist und f_s die Schaltfrequenz.

Bei einer 4-fach höheren Schaltfrequenz kann eine Halbierung des Filtervolumens erwartet werden. Dies ist bei einem Wechsel von IGBTs zu SiCs sehr realistisch.

$$V_{\text{Ind}} \propto \frac{1}{\sqrt{(N-1)f_s}} \cdot \frac{1}{N-1}$$

Wird die Anzahl Levels N eines Umrichters eingeführt, kann bei gleichbleibender Schaltfrequenz und einem Wechsel von 2-Level auf 3-Level eine induktive Komponente um fast den Faktor drei verkleinert werden.

Kombiniert man beide Effekte: Erhöhung der Schaltfrequenz um den Faktor vier und Wechsel von einer 2-Level Topologie auf eine 3-Level Topologie kann eine Reduktion der Filtergrösse um den Faktor 6 erwartet werden.

Alternativ kann die Filtergrösse belassen werden. Dann wird das Filter 6x effizienter.

Aufgrund dieser Erkenntnis entwickelt ABB Turgi momentan ein Minenfahrzeug mit einem DC/DC Wandler mit SiC-Halbleitern und einer Übertragungsleistung von zwei Megawatt.



8 Literaturverzeichnis

- [1] T. Hosoi et al., "Performance and reliability improvement in SiC power MOSFETs by implementing AlON high-k gate dielectrics," in 2012 International Electron Devices Meeting, 2012, pp. 7.4.1-7.4.4.
- [2] T. Hosoi et al., "Reliability-aware design of metal/high-k gate stack for high-performance SiC power MOSFET," in 2017 29th International Symposium on Power Semiconductor Devices and IC's (ISPSD), 2017, pp. 247–250.
- [3] D. Peters, T. Aichinger, T. Basler, G. Rescher, K. Puschkarsky, and H. Reisinger, "Investigation of threshold voltage stability of SiC MOSFETs," in 2018 IEEE 30th International Symposium on Power Semiconductor Devices and ICs (ISPSD), 2018, vol. 2018-May, pp. 40–43.