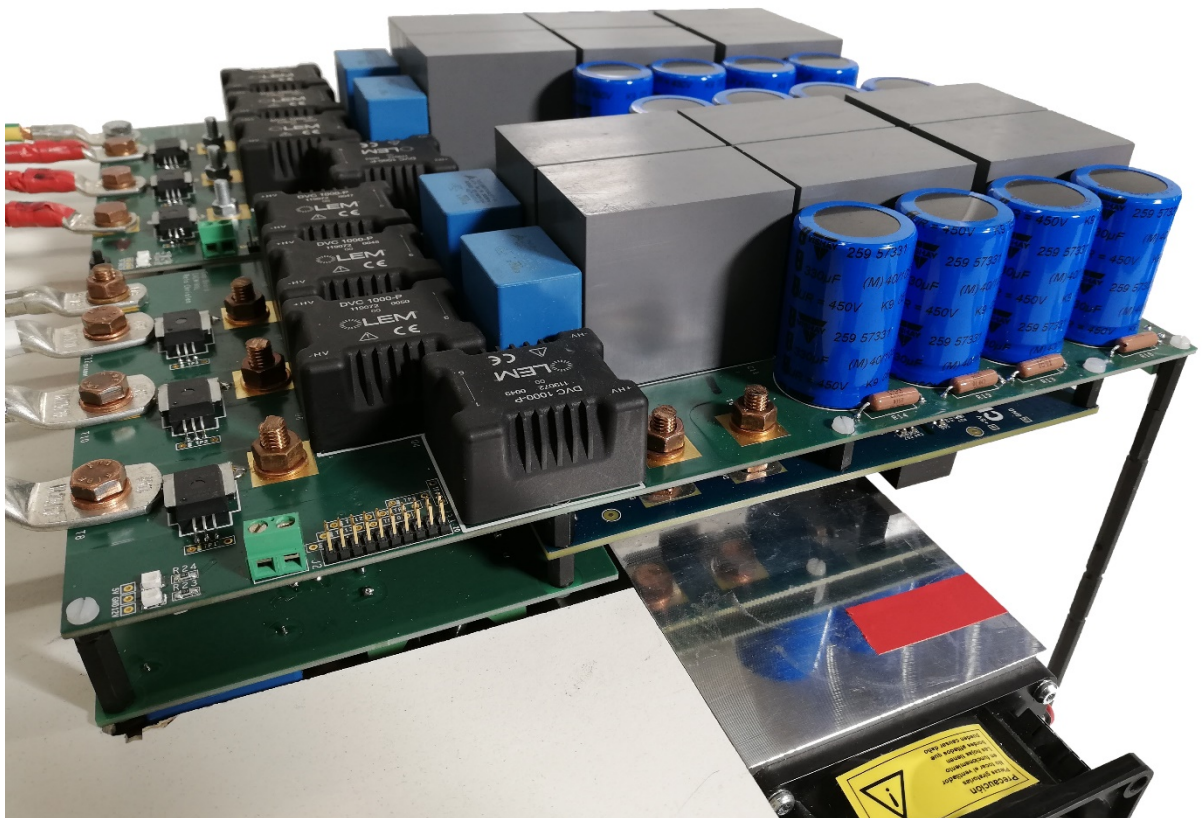




Schlussbericht vom 21.09.2021

# SiCaA Anwendung von effizienten SiC-Halbleitern in elektrischen Antriebssystemen



Quelle: OST, CAEM/HVL, 2021



**Datum:** 21.09.2021

**Ort:** Rapperswil

**Subventionsgeberin:**

Bundesamt für Energie BFE  
Sektion Energieforschung und Cleantech  
CH-3003 Bern  
[www.bfe.admin.ch](http://www.bfe.admin.ch)

**Subventionsempfänger/innen:**

OST Ostschweizer Fachhochschule  
Oberseestrasse 10, CH-8640 Rapperswil  
[www.ost.ch](http://www.ost.ch)

FHNW, Hochschule für Technik  
Klosterzelgstrasse 2  
CH-5210 Windisch  
[www.fhnw.ch](http://www.fhnw.ch)

**Autor/in:**

Prof. Dr. Michael Schueller, OST, [michael.schueller@ost.ch](mailto:michael.schueller@ost.ch)  
M.Sc. Reto Christen, OST, [reto.christen@ost.ch](mailto:reto.christen@ost.ch)  
B.Sc. Raphael Baumeler, OST, [raphael.baumeler@ost.ch](mailto:raphael.baumeler@ost.ch)

**BFE-Projektbegleitung:**

**BFE-Bereichsleitung:** Dr. Michael Moser, [michael.moser@bfe.admin.ch](mailto:michael.moser@bfe.admin.ch)  
**BFE-Programmleitung:** Roland Brüniger, [roland.brueeniger@brueniger.swiss](mailto:roland.brueeniger@brueniger.swiss)

**BFE-Vertragsnummer:** SI/501733-01

**Für den Inhalt und die Schlussfolgerungen sind ausschliesslich die Autoren dieses Berichts verantwortlich.**



## Zusammenfassung

Dieses Projekt teilt sich in vier Phasen auf, welche nachfolgend kurz und prägnant zusammengefasst werden.

In der ersten Phase wurde anhand einer Literaturrecherche eine AC/DC/AC-Topologie identifiziert, welche für Standard-Antriebssystem zur Anwendung kommt. Diese Topologie besteht aus Eingangs EMV-Filter, Rückspeisedrossel, aktiver Pulsleichrichter, Spannungszwischenkreiskondensatoren, aktivem Pulswechselrichter, einer Lade/Entladeschaltung für den Zwischenkreis, CM-Ableitkondensatoren und einem Brems-Chopper. Zudem wurde ein CDM (Complete Drive Module), bestehend aus Si (Silizium) Halbleitern, der Firma B&R Automation AG als Referenzantriebssystem festgelegt. Auf Seite des SiC (Siliziumkarbid) Antriebssystems sind die Hardwarekomponenten wie das Six-Pack SiC-Modul und das dazu passende Treiberboard festgelegt worden. Als Controller soll eine real-time Box (RT Box) dienen.

Die zweite Phase beinhaltet einerseits das Hardwaredesign der im Punkt Eins beschriebenen AC/DC/AC-Topologie und andererseits die Effizienzmessung des Si-CDM Referenzsystems nach der Norm IEC 61800-9-2:2017. In der Designphase ist insbesondere darauf geachtet worden, dass das PCB (Printed Circuit Board) Design des Eingangskreises (bestehend aus aktivem Gleichrichter, halber Zwischenkreiskapazität, Strom- und Spannungssensoren) und das PCB des Ausgangskreises (bestehend aus aktivem Pulswechselrichter, halber Zwischenkreiskapazität, Strom- und Spannungssensoren) identisch aufgebaut ist. Der Eingangsfilter, die Rückspeisedrosseln, die Lade/Entladeschaltung und der Brems-Chopper werden dabei extern an das jeweilige PCB verdrahtet. Zudem wurde eine Regelstrategie ausgearbeitet, welche einerseits eine stabile Zwischenkreisspannung gewährleistet, andererseits eine Leistungsfaktorkorrektur erlaubt und die EMV-Rückwirkungen minimiert.

In der dritten Phase wurden Eingangs- und Ausgangs PCB aufgebaut und während dem Aufbau einzelne Komponenten getestet. Anschliessend wurden die PLECS Modelle für den aktiven Gleich- und Wechselrichter vorbereitet und erste Systemtests am Gleichrichter durchgeführt. Zudem wurde die Drehzahl und Winkelauswertung mit Hilfe eines Encoders im PLECS Modell des aktiven Wechselrichters vorbereitet.

In der vierten und letzten Phase dieses Projekts sind die Inbetriebnahmen des aktiven Gleich- und Wechselrichters abgeschlossen worden. Zudem wurden Messungen des Gleichrichters in Kombination mit der DAB (Dual Active Bridge) von der FHNW bis 22 kW, sowie weitere Messungen des Gleichrichters mit rein resistiver Belastung bis 10 kW durchgeführt. Ausserdem wurden zwei Messesequenzen des Wechselrichters ausgeführt. Die erste Messesequenz bis 10 kW und mit 60 kHz Schaltfrequenz erfolgte aufgrund des defekten Motorprüfstands nicht an der OST in Rapperswil, sondern an der BFH bei Prof. Dr. Andrea Vezzini. Anschliessend folgte eine zweite Messesequenz bis 5 kW mit den Schaltfrequenzen 15, 30, 45 und 60 kHz an der OST.

Der kompakte SiC-Gleichrichter erreichte eine Effizienz von über 99 %, der SiC-Wechselrichter eine Effizienz von 95 %. Dies resultiert in einem Gesamtwirkungsgrad des SiC-Umrichters von 94 %.

## Résumé

Ce projet est divisé en quatre phases, qui sont brièvement résumées ci-dessous.

Dans la première phase, une étude documentaire a été menée pour identifier une topologie AC/DC/AC pouvant être utilisée pour les systèmes d'entraînement standard. Cette topologie se compose d'un filtre CEM d'entrée, d'une self régénérative, d'un redresseur à impulsions actif, de condensateurs de liaison de tension, d'un onduleur à impulsions actif, d'un circuit de charge/décharge pour la liaison CC, de condensateurs de fuite CM et d'un hacheur de freinage. En outre, un CDM (Complete Drive Module)



composé de semi-conducteurs Si (silicium) de B&R Automation AG a été spécifié comme système d'entraînement de référence. Du côté du système d'entraînement SiC (carbure de silicium), les composants matériels tels que le module SiC à six modules et la carte d'entraînement correspondante ont été spécifiés. Un boîtier temps réel (boîtier RT) doit servir de contrôleur.

La deuxième phase comprenait d'une part la conception matérielle de la topologie AC/DC/AC décrite au point un et d'autre part la mesure de l'efficacité du système de référence Si-CDM selon la norme IEC 61800-9-2:2017. Pendant la phase de conception, un soin particulier a été apporté pour s'assurer que la conception du circuit imprimé du circuit d'entrée (composé d'un redresseur actif, d'une demi-capacité de liaison CC, de capteurs de courant et de tension) et le circuit imprimé du circuit de sortie (composé d'un inverseur d'impulsions actif, d'une demi-capacité de liaison CC, de capteurs de courant et de tension) sont identiques. Le filtre d'entrée, les selfs régénératives, le circuit de charge/décharge et le hacheur de freinage sont câblés à l'extérieur du circuit imprimé respectif. En outre, une stratégie de contrôle a été élaborée qui, d'une part, assure une tension de liaison continue stable et, d'autre part, permet la correction du facteur de puissance et minimise la rétroaction CEM.

Dans la troisième phase, les circuits imprimés d'entrée et de sortie ont été construits et les composants individuels ont été testés pendant le processus de construction. Ensuite, les modèles PLECS pour le redresseur actif et l'onduleur ont été préparés et les premiers tests du système ont été effectués sur le redresseur. En outre, l'évaluation de la vitesse et de l'angle a été préparée à l'aide d'un encodeur dans le modèle PLECS du convertisseur actif.

Dans la quatrième phase de ce projet, la mise en service du redresseur actif et de l'onduleur a été réalisée. En outre, des mesures du redresseur en combinaison avec le DAB (Dual Active Bridge) du FHNW jusqu'à 22 kW, ainsi que d'autres mesures du redresseur avec une charge purement résistive jusqu'à 10 kW ont été effectuées. En outre, deux séquences de mesure de l'onduleur ont été réalisées. La première séquence de mesure jusqu'à 10 kW et avec une fréquence de commutation de 60 kHz n'a pas été réalisée à l'OST de Rapperswil en raison du banc d'essai moteur défectueux, mais à la BFH sous la direction du Prof. Dr Andrea Vezzini. Ensuite, une deuxième séquence de mesure jusqu'à 5 kW avec des fréquences de commutation de 15, 30, 45 et 60 kHz a pu être effectuée à l'OST.

Le redresseur SiC compact a atteint un rendement de plus de 99 %, l'onduleur SiC un rendement de 95 %. Il en résulte une efficacité globale de 94 %.

## Summary

This project is divided into four phases, which are summarized below.

In the first phase, a literature review was conducted to identify an AC/DC/AC topology to be used for standard drive systems. This topology consists of an input EMI filter, regenerative reactor, active pulse rectifier, voltage link capacitors, active pulse inverter, a charge/discharge circuit for the DC link, CM leakage capacitors and a brake chopper. In addition, a CDM (Complete Drive Module) consisting of Si (silicon) semiconductors from B&R Automation AG was specified as the reference drive system. On the SiC (silicon carbide) drive system side, the hardware components such as the six-pack SiC module and the matching driver board have been specified. A real-time box (RT box) is to serve as the controller.

The second phase included the hardware design of the AC/DC/AC topology described in point one and, the efficiency measurement of the Si-CDM reference system according to the IEC 61800-9-2:2017 standard. During the design phase, particular attention has been paid to ensure that the PCB (Printed Circuit Board) design of the input circuit (consisting of active rectifier, half DC link capacitance, current and voltage sensors) and the PCB of the output circuit (consisting of active pulse inverter, half DC link capacitance, current and voltage sensors) are identical. The input filter, the regenerative chokes, the charge/discharge circuit and the brake chopper are wired externally to the respective PCB. In addition,



a control strategy was worked out which ensures a stable DC link voltage and allows power factor correction and minimizes EMC feedback.

In the third phase, input and output PCBs were built, and individual components were tested during the build process. Subsequently, the PLECS models for the active rectifier and inverter were prepared and first system tests were performed on the rectifier. In addition, the speed and angle evaluation was prepared with the help of an encoder in the PLECS model of the active inverter.

In the fourth phase of this project, the commissioning of the active rectifier and inverter was completed. In addition, measurements of the rectifier in combination with the DAB (Dual Active Bridge) of the FHNW up to 22 kW, as well as further measurements of the rectifier with purely resistive load up to 10 kW were carried out. In addition, two measurement sequences of the inverter were conducted. The first measurement sequence up to 10 kW and with 60 kHz switching frequency was not performed at the OST in Rapperswil due to the defective motor test bench, but at the BFH under Prof. Dr. Andrea Vezzini. Subsequently, a second measuring sequence up to 5 kW with the switching frequencies 15, 30, 45 and 60 kHz could be carried out at the OST.

The compact SiC rectifier achieved an efficiency of over 99 %, and the SiC inverter an efficiency of 95 %. This results in an overall efficiency of 94 %.



## Take-home messages

- Anhand der getätigten Messungen sehen wir keinen Grund, weshalb ein SiC-Umrichter anders wie ein Si-Umrichter gemessen werden müsste. Somit kann dasselbe Verfahren angewendet werden und Si- und SiC-Umrichter können direkt miteinander verglichen werden.
- Die Einhaltung der elektromagnetischen Verträglichkeit (EMV) wird bei höheren Schaltfrequenzen wesentlich schwieriger. Ebenfalls verursachen die schnellen Schaltflanken mehr Lagerströme, welche die Lager wie auch die Isolation des Motors über längere Zeit beschädigen. Das Design des Wechselrichters muss daher wesentlich besser sein wie ein vergleichbares siliziumbasiertes Design.



# Inhaltsverzeichnis

<b>Zusammenfassung.....</b>	<b>3</b>
<b>Résumé.....</b>	<b>3</b>
<b>Summary .....</b>	<b>4</b>
<b>Take-home messages .....</b>	<b>6</b>
<b>Inhaltsverzeichnis .....</b>	<b>7</b>
<b>Abkürzungsverzeichnis .....</b>	<b>9</b>
<b>1     Einleitung .....</b>	<b>10</b>
1.1   Ausgangslage und Hintergrund .....	10
1.2   Motivation des Projektes .....	10
1.3   Projektziele .....	10
<b>2     Anlagenbeschrieb .....</b>	<b>12</b>
2.1   AC/DC/AC-Antriebssystemtopologie .....	12
2.2   Design der Systemkomponenten .....	14
2.2.1   Netzfilter .....	14
2.2.2   Messungen der Induktivitäten.....	18
2.2.3   Lade-/Entladeschaltung .....	19
2.2.4   Hauptplatine.....	20
2.2.5   SiC-Modul und Treiberboard .....	21
2.2.6   Brems-Chopper .....	22
2.2.7   Gesamtaufbau .....	23
2.2.8   Systemüberblick .....	24
2.3   Regelung des aktiven Gleichrichtersystems .....	26
<b>3     Vorgehen und Methode.....</b>	<b>28</b>
3.1   Inbetriebnahme .....	28
3.1.1   Ladung und Entladung des Zwischenkreises sowie dessen Spannungsanzeige .....	28
3.1.2   Test des Brems-Choppers.....	29
3.1.3   Sensor-Signale Testen .....	29
3.1.4   MOSFET Ansteuerung und Saturation-Test .....	31
3.1.5   Überspannung- und Überstromschutz durch die RT Box .....	34
3.1.6   Rauschen in den Messsignalen .....	34
3.2   Effizienzmessung des Referenzsystems.....	35
3.2.1   Referenzsystem.....	35
3.2.2   Effizienzbestimmung des Referenzsystems.....	36
<b>4     Ergebnisse .....</b>	<b>39</b>
4.1   Gleichrichter.....	39



4.1.1	Verschiedene Messkampagnen .....	39
4.1.2	Herausforderungen.....	41
4.2	Wechselrichter .....	41
4.2.1	Messungen an der BFH.....	41
4.2.2	Messungen an der OST .....	44
4.2.3	Vergleich IGBT-Wechselrichter mit SiC-Wechselrichter .....	46
4.3	Vergleich SiC-Umrichter mit Si-Umrichter .....	47
4.4	Lagerströme.....	47
4.4.1	Messaufbau .....	48
4.4.2	Messungen .....	48
4.5	Herausforderungen.....	51
4.5.1	EMV .....	51
<b>5</b>	<b>Zusammenfassung und Ausblick .....</b>	<b>53</b>
5.1	Messprozedere .....	53
5.2	SiC-Gleichrichter .....	53
5.3	SiC-Wechselrichter .....	53
<b>6</b>	<b>Literaturverzeichnis .....</b>	<b>54</b>





## Abkürzungsverzeichnis

BFE	Bundesamt für Energie
BFH	Berner Fachhochschule
CDM	Complete drive module (Antriebsmodul)
CM	Common mode
DAB	Dual Active Bridge
EMV	Elektromagnetische Verträglichkeit
FEM	Finite Elemente Methode
FHNW	Fachhochschule Nordwestschweiz
FPGA	Field Programmable Gate Array
IPOP	Input-Parallel-Output-Parallel
IPOS	Input-Parallel-Output-Serie
ISOP	Input-Serie-Output-Parallel
ISOS	Input-Serie-Output-Serie
MAF	Moving Average Filter
PCB	Printed Circuit Board (Leiterplatte)
PFC	Power Factor Correction
PLL	Phase locked loop (Phasenregelkreis)
PMSM	Permanet Magnet Synchron Maschine
RMS	Root mean square (Effektivwert)
RT Box	real-time Box von Plexim
Si	Silizium
SiC	Siliziumkarbid
THD	Total Harmonic Distortion



# 1 Einleitung

## 1.1 Ausgangslage und Hintergrund

Die neue hocheffiziente SiC-Halbleitertechnologie hat das Potential, die Spannung und Schaltfrequenz von einzelnen Halbleiterventilen wesentlich zu erhöhen. Im Bereich der elektrischen Antriebstechnik würde das einen grossen Schritt vorwärts im Sinne von Effizienz und Materialkosten bedeuten:

- Weil die verwendete SiC-Technologie wesentlich tiefere Schalt- und Leitverluste bei gleicher Schaltfrequenz verursachen, kann bei gleicher Bauweise ein effizienteres System gebaut werden.
- Wird die Schaltfrequenz erhöht, kann ein kompakteres Design mit kleineren Induktivitäten realisiert werden. Diese kleineren Induktivitäten verursachen weniger Verluste, was sich positiv auf die Effizienz auswirkt.
- Eine Minimierung der Verlustleistung resultiert daher in einem effizienteren und kompakteren System wie ein vergleichbares System mit Si-Technologie. Die Schaltfrequenz des SiC-Systems ist dabei üblicherweise eine Grössenordnung höher.

Die Einführung der SiC-Technologie wird jedoch im Bereich der elektrischen Antriebstechnik eine erhebliche Herausforderung darstellen. Dies aus den folgenden Gründen:

- a) Eine Grössenordnung höhere Schaltfrequenz ( $\sim 100$  kHz) bedeutet auch höhere elektrische Isolationsbelastungen von Wicklungen in Motoren, Reaktoren und Transformatoren. Dafür sind die steilen Schaltflanken der Spannung ( $dv/dt$ ) der schnellen SiC-Halbleiter verantwortlich.
- b) Die höhere Schaltfrequenz wird auch das Problem der Lagerströme in Elektromotoren wesentlich verschärfen. Die Lagerströme beschädigen das Lagersystem von Motoren und reduzieren dadurch die Lebensdauer. Die Lagerströme decken ein breites Frequenzspektrum ab und stören die Steuerungssysteme der Anlagen.
- c) Mit höherer Schaltfrequenz werden die EMV-Probleme (elektromagnetische Verträglichkeit) einer Antriebsanlage bedeutsamer sein.

## 1.2 Motivation des Projektes

Topologien aufgebaut mit SiC-MOSFETs werden vielerorts angewendet und sind mittlerweile in der Industrie angekommen. Nicht so aber in der Antriebstechnik, wegen den oben beschriebenen Problemen respektive Herausforderungen. Weil die Antriebstechnik vom Energiebedarf aber einen wesentlichen Anteil ausmacht, würde der Wechsel von herkömmlichen Si- zu SiC-MOSFETs und die damit verbundene Effizienzsteigerung einen markanten Unterschied ausmachen. Damit dieser Wechsel in Betracht gezogen und akzeptiert werden kann, dürfen keine grosse Nachteile entstehen respektive die beschriebenen Probleme müssen sinnvoll und kostengünstig gelöst werden.

## 1.3 Projektziele

Die Anwendung neuer, effizienter Siliziumkarbid-Module in der elektrischen Antriebstechnik verspricht einen besseren Gesamtwirkungsgrad, führt aber durch die höhere Schaltfrequenz zu Problemen. Durch



eine detaillierte Analyse der Energieeffizienz und den potenziellen Problemen sowie durch umfangreiche Messungen werden im Rahmen dieses Projekts entsprechende Erkenntnisse für Hersteller und Anwender von SiC-Antriebssystemen gewonnen und zusammengefasst.



## 2 Anlagenbeschreibung

### 2.1 AC/DC/AC-Antriebssystemtopologie

Um einen Vergleich zwischen einem Si- und einem SiC-basierendem Antriebssystem durchführen zu können, wurde in einem ersten Schritt eine Literaturrecherche mit dem Ziel die gängigste Antriebstopologie zu identifizieren durchgeführt.

Gemäss [SCH\_2008] wurde folgende State-of-the-art Antriebstopologie (siehe Abbildung 1) ermittelt.

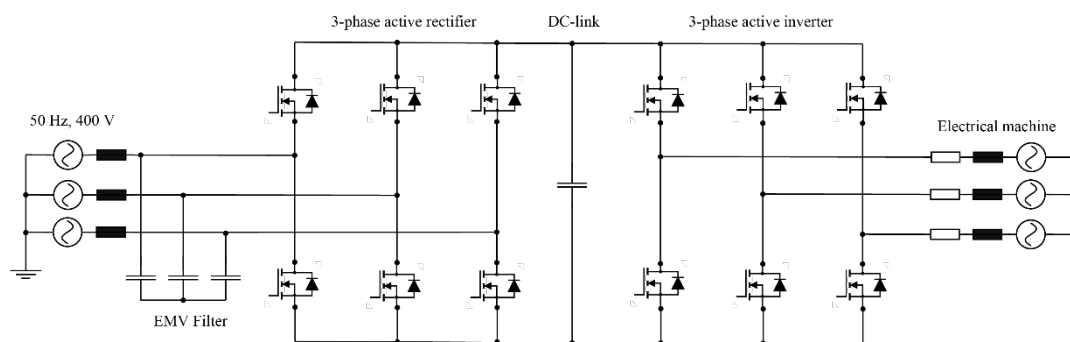


Abbildung 1: State-of-the-art Antriebsumrichtertopologie.

Diese Topologie besteht aus einem Eingangs-EMV-Filter, Rückspeisedrosseln, aktivem Pulsgleichrichter, Spannungszwischenkreiskondensator, aktivem Pulswechselrichter, einer Lade/Entladeschaltung für den Zwischenkreis, CM-Ableitkondensatoren und einem Brems-Chopper. Abbildung 2 zeigt die detaillierte Ansicht mit einzelnen Komponenten, wobei das Eingangs-PCB (aktiver Gleichrichter, 1/2-Teil der DC-Zwischenkreiskondensatoren und CM-Ableitkondensatoren) und das Ausgangs-PCB (aktiver Pulswechselrichter, 1/2-Teil der DC-Zwischenkreiskondensatoren und CM-Ableitkondensatoren) identisch aufgebaut sind. Kenngrössen zum Gesamtsystem finden sich in Tabelle 1.

Das Design der aufgeführten Komponenten wird in den folgenden Kapiteln beschrieben.

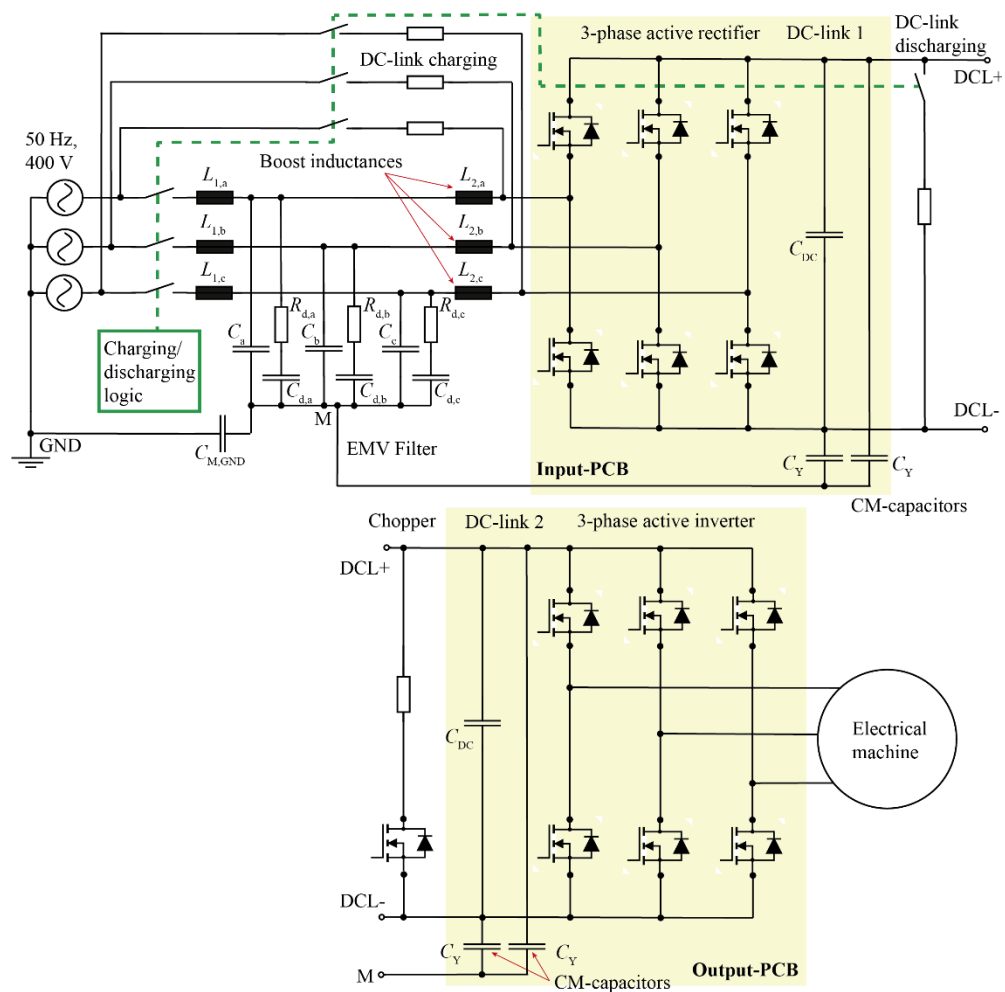


Abbildung 2: AC/DC/AC-Topologie bestehend aus EMV-Filter, Lade-/Entladeschaltung, Eingangs-PCB (aktiver Gleichrichter plus Teil der DC-Zwischenkreiskapazität), Brems-Chopper, Ausgangs-PCB (aktiver Pulswechselrichter plus Teil der DC-Zwischenkreiskapazität und CM-Ableitkondensatoren).

Parameter	Wert
Maximale Leistung	30 kW
Zwischenkreisspannung	750 VDC
Schaltfrequenz	60 kHz

Tabelle 1: Definierte Kenngrößen für den Frequenzumrichter. Die Leistung wurde absichtlich überdimensioniert, damit die DAB im FHNW Projekt *Sic-Um* problemlos mit 22 kW betrieben werden kann. Für diesen Prototypen würde die Leistung von 10 kW reichen.



## 2.2 Design der Systemkomponenten

Im Folgenden werden die Komponenten des Antriebssystems beschrieben.

### 2.2.1 Netzfilter

Um die Normen bezüglich Strom- und Spannungsverzerrung am Netzanschlusspunkt einzuhalten, wurde ein LCL-Filter entworfen, wie in Abbildung 3 gezeigt ist. Der Filter besteht pro Phase aus je zwei Spulen  $L_1$  und  $L_2$ , einer Filterkapazität  $C$  und einem Dämpfungszweig mit einer weiteren Kapazität  $C_d$  und einem Widerstand  $R_d$ . Die konverterseitige Spule  $L_2$  dient zugleich als Boost-Spule, um die Zwischenkreisspannung auf die gewünschten 750 VDC anzuheben.

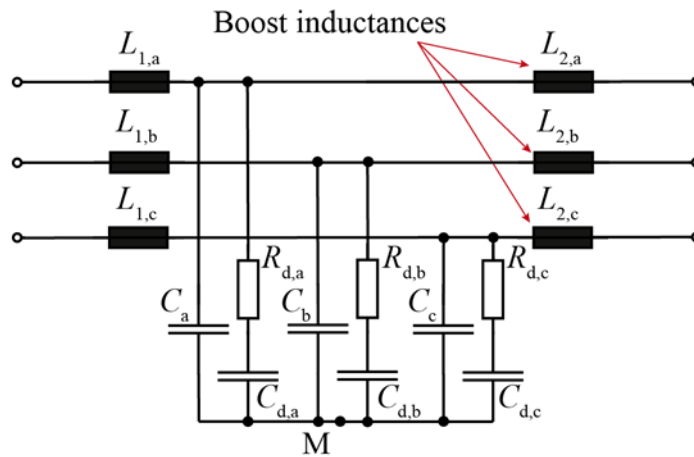


Abbildung 3: Eingangs-EMV-Filter (LCL-Filter).

Die initiale Auslegung der einzelnen Elemente erfolgte über analytische Formeln. Der benötigte minimale Wert der konverterseitigen Spule  $L_2$  ist [OPT\_2013]:

$$L_{2,\min} = \frac{\sqrt{3}\sqrt{2} \cdot V_{AC}}{V_{DC}} \cos(\pi/6) \cdot \frac{\frac{2}{3} V_{DC} - \sqrt{2} V_{AC}}{I_{HF,pp,\max} \cdot f_{sw}} \approx 308 \mu H \quad (1)$$

mit einem HF-Stromripple  $I_{HF,pp,\max}$  von 10 %, einer Gleichrichterschaltfrequenz von  $f_{sw} = 60$  kHz, einer Zwischenkreisspannung  $V_{DC} = 750$  V und einer Phasenspannung (RMS)  $V_{AC} = 230$  V. Die maximale Filterkapazität mit maximal 5 % Blindleistungsaufnahme errechnet sich zu [SIM\_2016]:

$$C_{\max} = 5 \% \cdot \frac{P}{3 \cdot 2\pi f_{grid} V_{AC}^2} \approx 30 \mu F. \quad (2)$$

Die Kapazität im Dämpfungszweig  $C_d$  wird gleich gross dimensioniert wie die Filterkapazität [OPT\_2013]. Die netzseitige Spule  $L_1$  berechnet sich mit

$$L_1 = r \cdot L_2 \approx 2.1 \mu H, \quad (3)$$

wobei die Schaltfrequenz mit  $\delta = 10$  % gedämpft wird, mit dem Faktor

$$r = \left| \frac{\frac{1}{\delta} - 1}{1 - L_2 \cdot C \cdot (2 \cdot \pi \cdot f_{sw})^2} \right| \quad (4)$$

ergibt [SIM\_2016]. Der Dämpfungswiderstand kann nach folgender Formel berechnet werden [OPT\_2013]:



$$R_d = \sqrt{2.1 \cdot \frac{L_1}{C}} \approx 0.4 \, \Omega . \quad (5)$$

Eine der wichtigsten Dimensionierungsregeln für einen Filter betrifft dessen Resonanzfrequenz. Diese muss zwischen der zehnfachen Netzfrequenz und der halben Schaltfrequenz liegen [OPT\_2013]:

$$10 \cdot f_{\text{grid}} \leq f_{\text{res}} \leq 0.5 \cdot f_{\text{sw}} . \quad (6)$$

Für einen LCL-Filter kann die Resonanzfrequenz wie folgt berechnet werden [OPT\_2013]:

$$f_{\text{res}} = \frac{1}{2\pi} \cdot \sqrt{\frac{L_1 + L_2}{L_1 \cdot L_2 \cdot C}} \approx 20 \, \text{kHz} \quad (7)$$

Die berechneten Werte wurden anschliessend mittels Simulationen in PLECS und Variation der Regelparameter weiter optimiert. Die gewählten Regelparameter sind in Tabelle 6 aufgelistet. Die optimierten Werte für den LCL-Filter sind in Tabelle 2 zusammengefasst.

Parameter	Wert
$L_1$	130 $\mu\text{H}$
$L_2$	270 $\mu\text{H}$
$C$	1 $\mu\text{F}$
$C_d$	1 $\mu\text{F}$
$R_d$	25 $\Omega$
$f_{\text{res}}$	17 kHz

Tabelle 2: Optimierte Filter-Parameter

Das Verhalten des Filters im Frequenzbereich (Netzstrom über Gleichrichtereingangsspannung) ist in nachfolgenden Bode-Plot dargestellt, sowohl für die ursprünglich berechneten wie auch für die optimierten Parameter des Filters. In beiden Fällen ist Bedingung (6) hinreichend erfüllt.

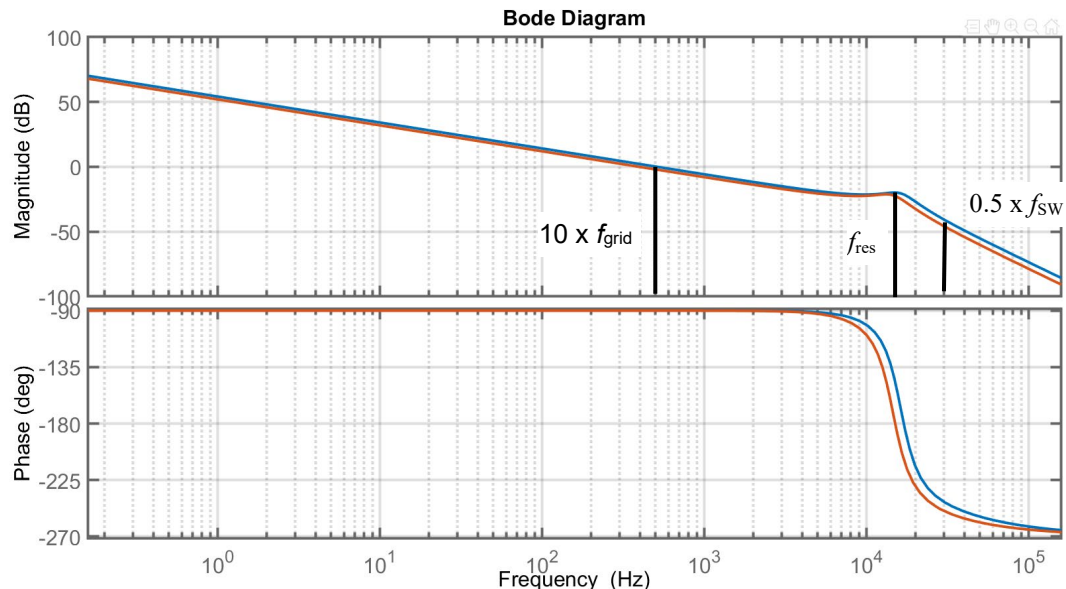


Abbildung 4: Bode Diagramm der Übertragungsfunktion Netzstrom über Gleichrichtereingangsspannung. Blaue Kurve: berechnete Parameter, rote Kurve: optimierte Parameter.

Für die Realisierung der Filterspulen wurden Ring-Pulverkerne aus Molypermalloy Powder (MPP) gewählt, da diese tiefe Verluste bei hohen Frequenzen und eine niedrige magnetische Permeabilität aufweisen. Eine tiefe Permeabilität ist nötig, um den Kern mit den relativ hohen Phasenströmen von 43 A nicht zu sättigen. Infolge langer Lieferfristen für Ringkerne mit grossem Querschnitt, wurden stattdessen Ringkerne mit kleinerem Querschnitt gewählt, wobei jeweils drei Kerne gestapelt werden müssen, um den gleichen Querschnitt zu erreichen. Der gewählte Typ für die konverterseitige Spule des LCL-Filters ist OR777M060 vom Hersteller Samwah mit folgenden Eigenschaften aufgelistet in Tabelle 3.

Relative Permeabilität	60
AL-Wert [nH/N <sup>2</sup> ]	68
Aussendurchmesser [mm]	78.9
Innendurchmesser [mm]	48
Höhe [mm]	13.97
Querschnitt [cm <sup>2</sup> ]	1.77
Eisenlänge [mm]	20

Tabelle 3: Kernparameter für einen Ring.

Um die effektive Induktivität und deren Verluste zu ermitteln, wurde ein 3D Modell der Spule (siehe Abbildung 5) erstellt und 3D-FEM magneto-quasistatische Simulationen in MagNet durchgeführt. Die Spule besteht aus zwei parallelen Wicklungen aus Hochfrequenzlitzen mit einem Kupferquerschnitt von 3.1416 mm<sup>2</sup> pro Wicklung.



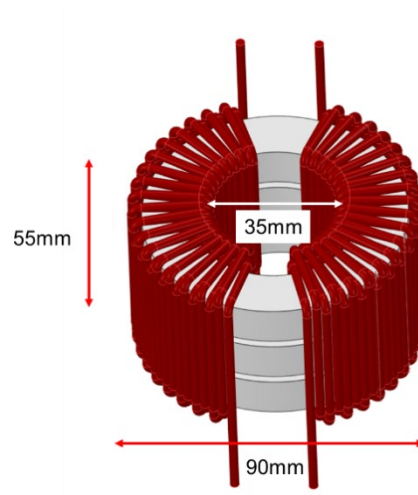


Abbildung 5: 3D-FEM Modell der Spule.

Die Simulationen mit nicht-linearem Kernmaterial zeigten, dass 44 Windungen pro Wicklung nötig sind, um die gewünschten  $270 \mu\text{H}$  zu erreichen. Mittels Steinmetz-Parameter der Kernverluste konnten genaue Kupfer- und Kernverluste in den 3D FEM-Simulationen ermittelt werden. Die Resultate pro Phase sind in Tabelle 4 zusammengefasst. Ein Feldbild der Flussdichteverteilung bei 50 Hz ist in Abbildung 6 dargestellt und zeigt eine sehr homogene Flussverteilung im Kern.

Anzahl Windungen pro Spule	44
Induktivität	$269.3 \mu\text{H}$
Maximale Flussdichte (50 Hz)	0.5 T
Maximale Flussdichte (60 kHz)	0.085 T
Kupferverluste (50 Hz)	32.47 W
Kupferverluste (60 kHz)	0.15 W
Kernverluste (50 Hz)	0.072 W
Kernverluste (60 kHz)	20.11 W
Totale Verluste	52.8 W

Tabelle 4: Werte pro Phase.

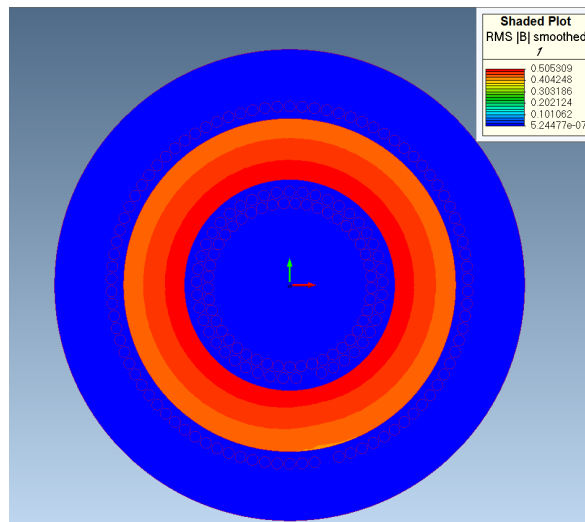


Abbildung 6: Flussdichteverteilung bei 50 Hz.

## 2.2.2 Messungen der Induktivitäten

Die ersten Messungen der selbstgewickelten Induktivitäten zeigten, dass die simulierte Induktivität zwar erreicht werden kann, die Kerne aber bereits bei tieferen Strömen wie erwartet in Sättigung gehen. Weil die simulierte Flussdichte schon nahe an der Grenze der Sättigung war und die B-H-Kurve des Materials einen "weichen" Übergang besitzt, reichte eine kleine Abweichung zu den Materialdaten im Datenblatt bereits.

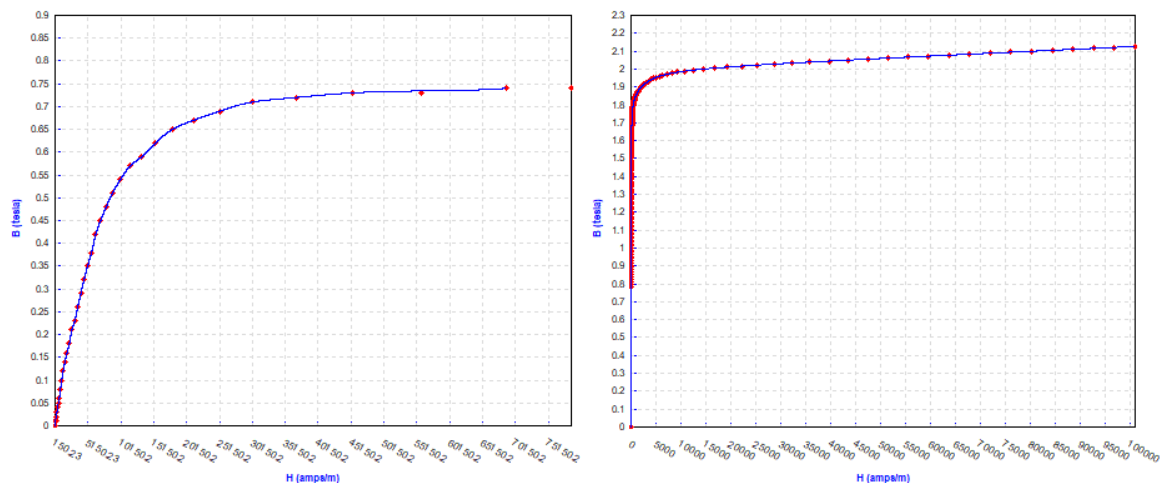


Abbildung 7: B-H-Kurve für das verwendete Kernmaterial MPP (links) und ein herkömmliches Trafoblech M4 (rechts). Die MPP-Kurve wechselt im Vergleich zur M4-Kurve wesentlich "weicher" vom linearen in den nicht-linearen Bereich.

Aus diesem Grund wurde nach einem ersten Versuch die Boost-Induktivitäten  $L_2$  anstatt mit drei mit vier Kernen gebaut und ausgemessen. Damit die Verluste ähnlich bleiben, wurde die Induktivität der Spule noch einmal wenig reduziert, da sie ursprünglich überdimensioniert wurde.



In einer weiteren Iteration, in welcher die Spulen für das zweite Projekt *SiC-Um* gebaut wurden, wurde versucht, ein anderes Kernmaterial zu verwenden. Simulationen haben gezeigt, dass mit dem Kernmaterial High-Flux tiefere Verluste für dieselbe Induktivität erzielt werden können und wegen den besseren Eigenschaften drei Kerne ausreichen sollten. Somit wäre ein kompakterer Aufbau bei tieferen Verlusten möglich.

Weil wegen der Covid-19-Pandemie sämtliche Lieferungen von Asien für eine unbestimmte Zeit ausblieben, wurde schlussendlich doch wieder der an Lager vorhandene MPP-Kern gekauft und für beide Induktivitäten  $L_1$  und  $L_2$  verwendet. Die genauen Daten dazu finden sich in Tabelle 5.

	$L_1$ (Filterspule)	$L_2$ (Boost-Spule)
Anzahl Kerne	2	4
Anzahl Windungen pro Spule	$2 \times 37$	$2 \times 32$
Induktivität @43 A <sub>RMS</sub> simuliert / gemessen	139.5/143.37 $\mu$ H	224/242.3 $\mu$ H
Maximale Flussdichte (50 Hz)	0.49 T	0.46 T
Maximale Flussdichte (60 kHz)	0.075 T	0.061 T
Kupferverluste (50 Hz)	21.74 W	27.02 W
Kupferverluste (60 kHz)	0.075 W	0.129 W
Kernverluste (50 Hz)	0.041 W	0.07 W
Kernverluste (60 kHz)	5.924 W	28.1 W
Totale Verluste pro Phase	27.78 W	55.32 W

Tabelle 5: Geometrische Daten sowie simulative und gemessene Resultate.



Abbildung 8: Die fertig gewickelten Induktivitäten  $L_1$  und  $L_2$ .

### 2.2.3 Lade-/Entladeschaltung

Um die Phasenströme beim Einschalten zu begrenzen, werden Ladewiderstände in Serie dazu geschaltet (siehe Abbildung 2). Sobald eine gewisse Schwellspannung im DC-Zwischenkreis erreicht wird, werden diese Widerstände überbrückt und die ganze Schaltung ist bereit für den aktiven Gleichrichterbetrieb. Wird das System abgeschaltet, sei dies geplant mittels Hauptschalter oder ungeplant durch einen



Stromausfall, entladen sich die Zwischenkreiskapazitäten innerhalb von 10 Sekunden über Entladewiderstände. Eine simple Spannungsanzeige sowie zwei LEDs signalisieren den aktuellen Spannungsverlauf während der Entladung. Ein Superkondensator mit genügender Kapazität versorgt die Messschaltung ca. 15 Sekunden, damit eine korrekte Spannungsanzeige auch bei einem Spannungsausfall gewährleistet wird.

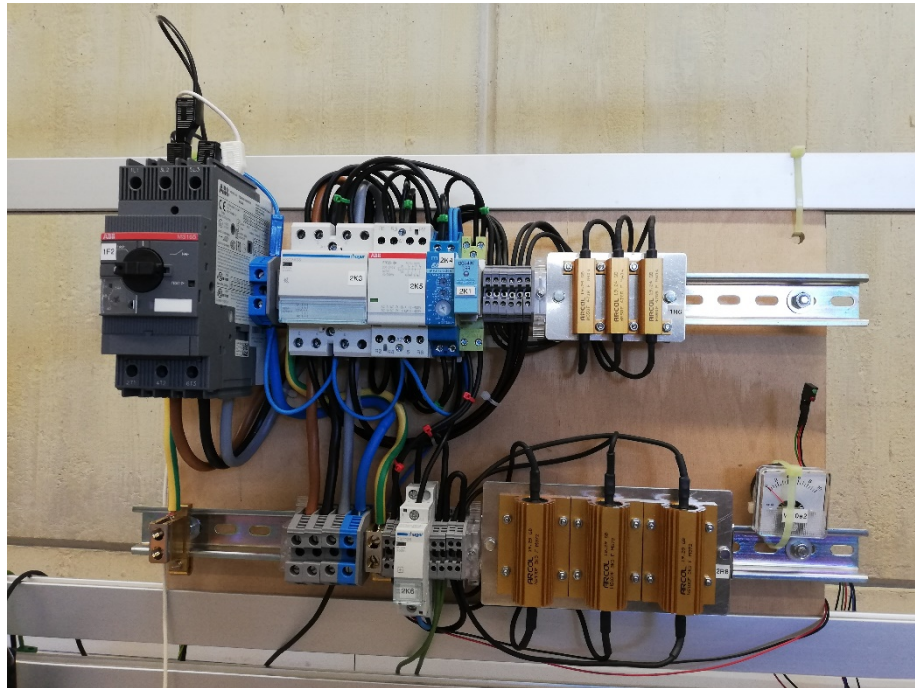


Abbildung 9: Ladeschaltung mit den Widerständen 1R6 ( $3 \times 470 \, \Omega$  parallel, oben rechts) sowie die Entladeschaltung mit den Widerständen 2R6 ( $3 \times 3.3 \, \text{k}\Omega$  parallel, unten rechts) für den DC-Zwischenkreis. Ebenfalls ist eine analoge Anzeige sowie ein rot/grünes LED angebracht, welche den Ladezustand des Zwischenkreises anzeigen.

## 2.2.4 Hauptplatine

Die Abbildung 10 zeigt die Haupt-Printplatte (oder Main-PCB), bestehend aus der Hälfte der Zwischenkreiskapazität (DC-Link Kapazität) den CM-Ableitkondensatoren, sowie allen Strom- und Spannungsmesskomponenten. Des Weiteren stellt diese Platine die Verbindung zwischen dem Filter-Board und dem Treiberboard her. Durch den modularen Aufbau wird dieselbe Hauptplatine für den aktiven Eingangsgleichrichter als auch für den aktiven Ausgangspulswechselrichter verwendet. Um eine möglichst gute Entkopplung zwischen dem Eingangsgleichrichter und dem Ausgangspulswechselrichter zu erreichen, wurde die Gesamtwienkreiskapazität mit  $1.8 \, \text{mF}$  bestimmt und stellt einen Kompromiss zwischen Baugrösse, dem Kapazitätswert und den Verlusten dar. Um die Verluste so gering wie möglich zu halten, wird die Gesamtkapazität aus einer Mischung von ELKOS, Folienkondensatoren und Keramik-kondensatoren gebildet. Dabei tragen die ELKOS den Hauptanteil der Kapazität, die Folienkondensatoren decken mögliche Lade/Entlade-Stromspitzen ab und die Keramik-kondensatoren dienen zur Verringerung der parasitären Induktivität, welche zu unerwünschten Spannungsspitzen während des Schaltvorganges führen (Anmerkung: Die Keramik-kondensatoren befinden sich nicht auf der Hauptplatine, siehe Kapitel 2.2.5). Beim Design der Hauptplatine wurde darauf geachtet, dass die parasitäre Induktivität zwischen den SiC-Schaltern und der Zwischenkreiskapazität so klein wie möglich gehalten wird. Das heisst, dass die Zwischenkreiskondensatoren so nah wie möglich an den Schaltern platziert werden. Der gewählte Gesamtkapazitätswert liegt dabei in einer ähnlichen Grössenordnung wie die des



Referenzsystems. Weiters wurde die Breite des Treiberboards als begrenzendes Grösse für die Hauptplatine gewählt. Die CM-Kondensatoren dienen zur Ableitung unerwünschter CM-Ströme gegen Erde.

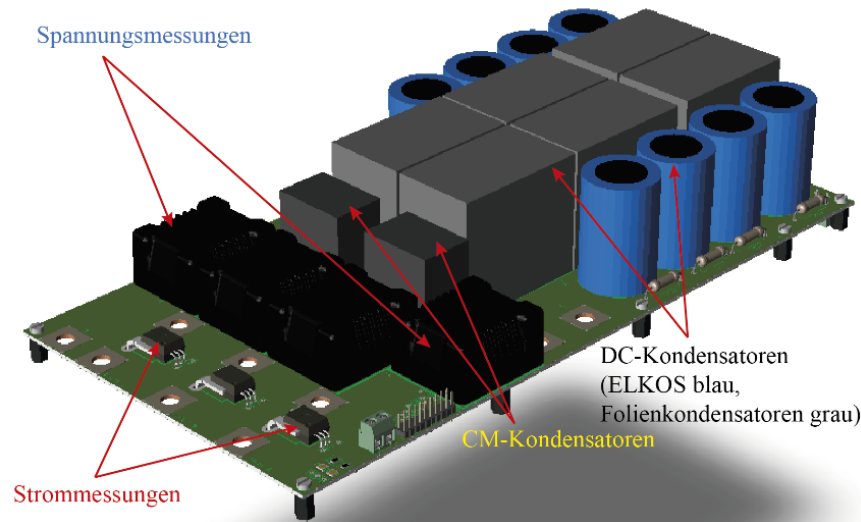


Abbildung 10: Hauptplatine mit Strom/Spannungsmessungen, CM-Ableitkondensatoren und den Zwischenkreiskondensatoren.

## 2.2.5 SiC-Modul und Treiberboard

Das ausgewählte SiC Six-Pack Modul (siehe Abbildung 11(a)) erlaubt einen kompakten Gesamtaufbau der Eingangsgleichrichter- bzw. Ausgangswechselrichterstufe und somit die Nutzung eines kompakten Kühlsystems. Des Weiteren bietet Wolfspeed/CREE ein fertiges Treiberboard (siehe Abbildung 11(b) und Abbildung 11(c)) für das Six-Pack Modul an, zu dem alle Schaltpläne frei zur Verfügung stehen.

Für die gewählte Topologie werden insgesamt zwei Six-Pack Module als auch zwei Treiberboards verwendet. Um die parasitäre Induktivität zwischen den Schaltern und der Zwischenkreiskapazität weiter zu verringern, wurden die am Treiberboard vorhandenen Folienkapazitäten ausgelötet und durch kleinere Keramikkapazitäten ersetzt (vergleiche Abbildung 11(b) und Abbildung 11(c)). Dadurch verringert sich die Höhe des Treiberboards und gleichzeitig der Abstand zur Hauptplatine und somit auch die parasitäre Induktivität. Zusätzlich wurde der Kommunikationsstecker auf die Unterseite des Treiberboards verlegt, wiederum um den Abstand zur Hauptplatine so klein wie möglich zu halten. Als





Kühlsystem wurde ein Aluminiumkühlkörper mit Zwangskühlung und einem Wärmewiderstand von 0.14 K/W gewählt.

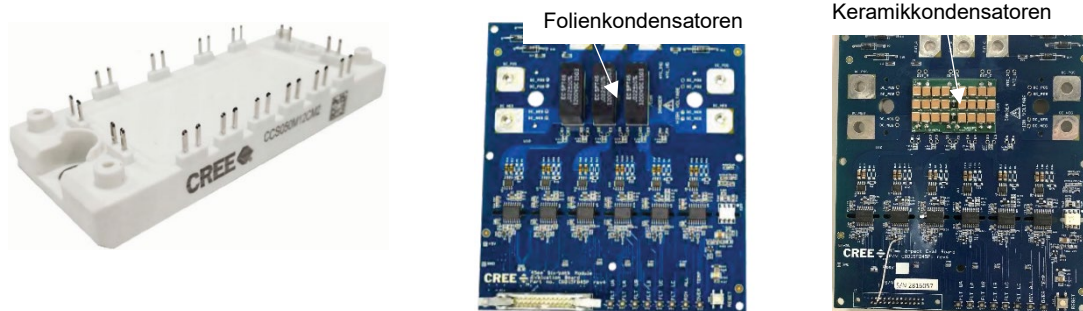


Abbildung 11: (a) SiC-Six-Pack Modul CCS050M12CM2 (b) Treiberboard CGD15FB45P1 (c) Modifiziertes Treiberboard. Die Folienkondensatoren wurden durch Keramikkondensatoren ersetzt und der Stecker wurde auf die Unterseite des PCBs verlegt.

## 2.2.6 Brems-Chopper

Wird der Umrichter während des Betriebs vom Netz getrennt, sei dies durch einen Netzausfall oder einer falschen Bedienung, steigt die Spannung im Zwischenkreis stark an. Um dies zu verhindern, wird ab einer Schwellspannung ein Brems-Chopper aktiviert, welcher den Zwischenkreis über Widerstände entlädt. Somit sinkt die Spannung und der Chopper wird unterhalb eines anderen Schwellwertes wieder ausgeschaltet. Als Schaltelement wird wiederum ein SiC-Baustein von Wolfspeed/Cree verwendet, welcher ein kompaktes Design ermöglicht. Die Bremswiderstände sowie die Kühlung des SiC-MOSFETs wurde so ausgelegt, dass im Falle eines Spannungsausfalls die gesamte Energie des Motors und Zwischenkreises in Wärme abgegeben werden kann.

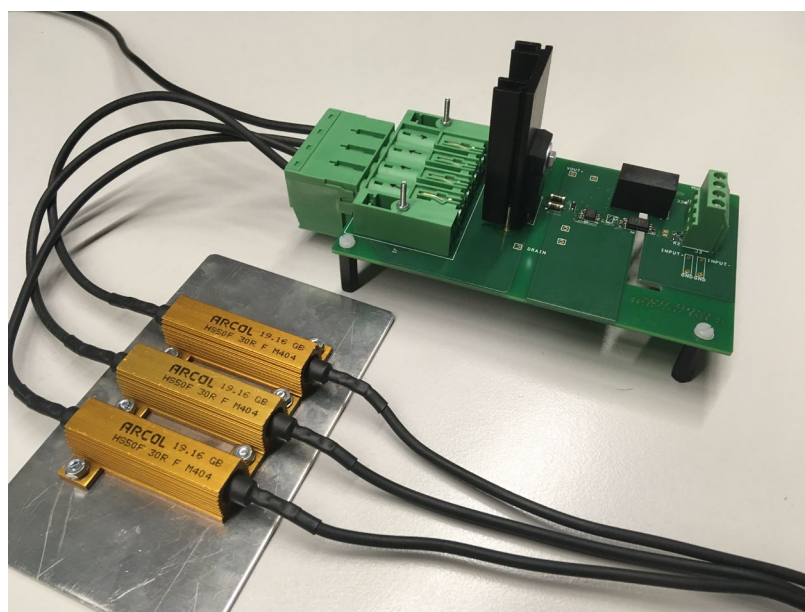


Abbildung 12: Brems-Chopper mit Bremswiderstände 3x30  $\Omega$ .



## 2.2.7 Gesamtaufbau

Abbildung 13(a) zeigt die Seitenansicht und Abbildung 13(b) zeigt die Draufsicht eines kompletten Einzelmoduls. Das Einzelmodul besteht aus der Hauptplatine, dem Treiberboard mit dem SiC-Modul, Kühlkörper inkl. Lüfter und dem EingangsfILTERboard mit den Filterkapazitäten. Abbildung 13(c) zeigt das komplette Umrichtersystem bestehend aus Gleichrichtermodul, Pulswechselrichtermodul und EingangsfILTERinduktivitäten. Die beiden Module werden dabei über die beiden DC-Link Ausgänge miteinander verbunden.

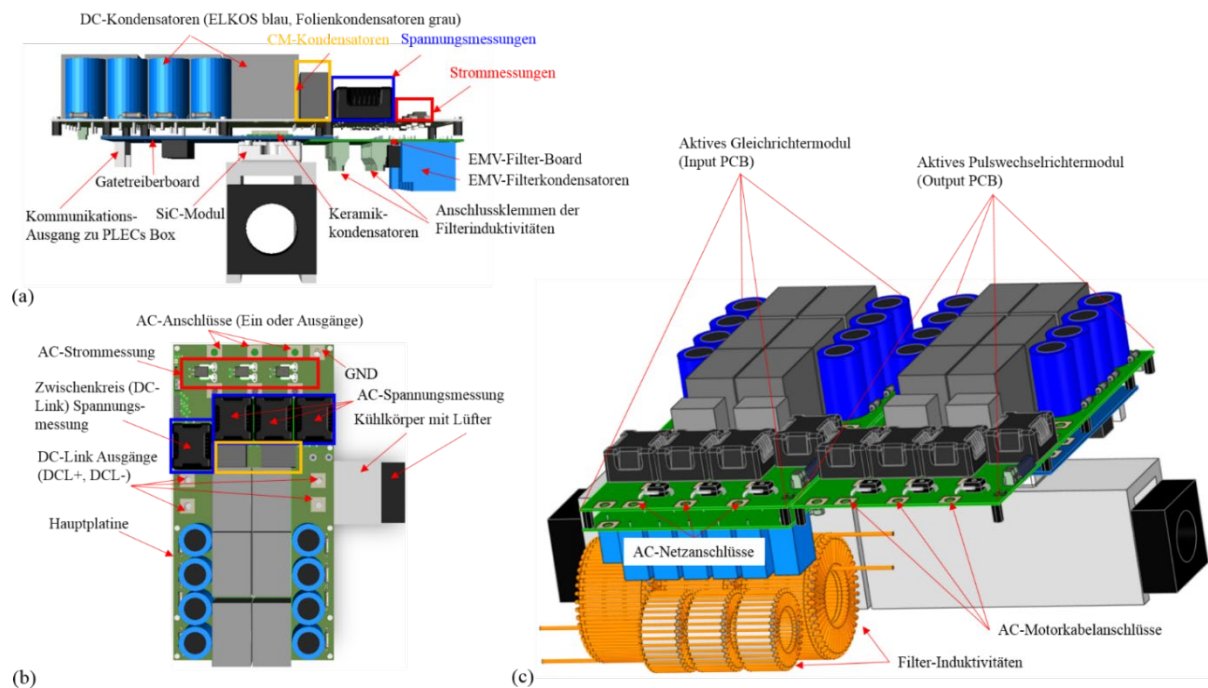


Abbildung 13: (a) Seitenansicht des Einzelmodules, (b) Draufsicht des Einzelmodules und (c) Gesamtaufbau des Konvertersystems. Das aktive Gleichrichtermodul ist über die DC-Link Ausgängen mit dem aktiven Wechselrichtermodul verbunden.

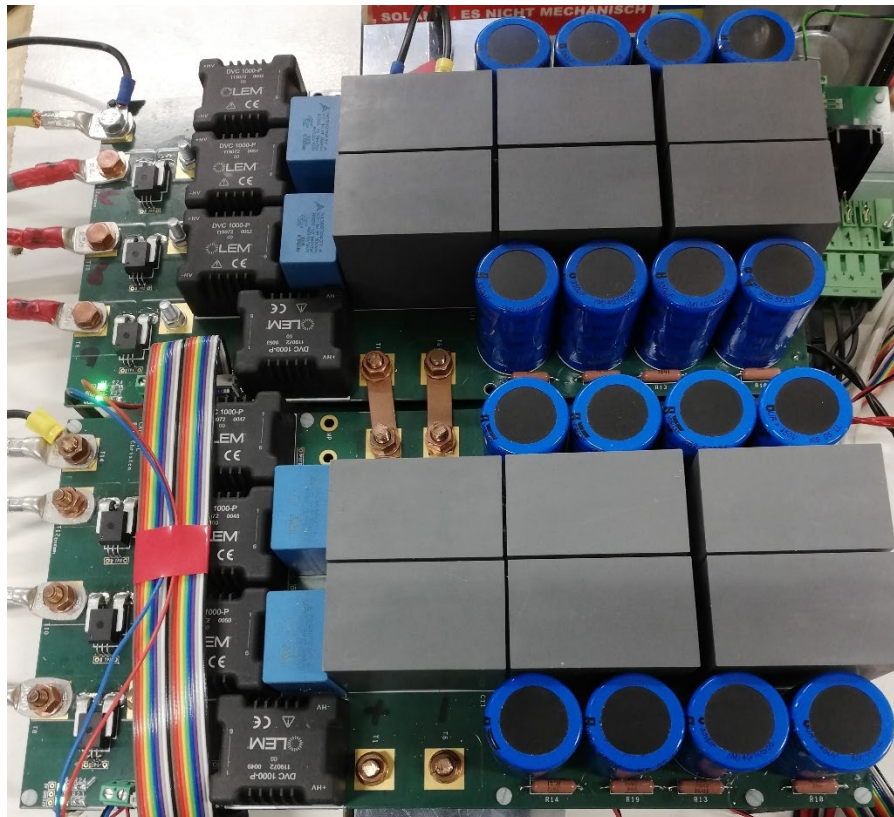


Abbildung 14: Ansicht von Oben des fertig aufgebauten Gesamtsystems. Eine seitliche Ansicht ist in Abbildung 16 ersichtlich.

## 2.2.8 Systemüberblick

Sämtliche Messwerte werden in die RT Box eingelesen und für die Regelung aufbereitet. Im PLECS Modell, welches als C-Code auf der RT Box geladen wird, generiert der Regelalgorithmus die PWM Ausgänge, welche die Halbleiter schlussendlich mit Hilfe des Gatetreiber-Boards schalten.

Ebenfalls besitzen die PLECS Modelle diverse Überwachungen, wie zum Beispiel Überspannungs- und Überstromschutz, Temperaturüberwachung und allgemeine Bereitschaftszustände der verschiedenen Boards.

Für den Gleichrichter sowie für den Wechselrichter wurde jeweils ein PLECS Modell aufgebaut. Beide funktionieren unabhängig voneinander, können aber auch kombiniert werden. Die Diskretisierungszeit der RT Box muss zwingend gleich der Schaltperiode gesetzt sein, womit das kombinierte Modell eine Auslastung von ungefähr 50 % Rechenleistung aufweist.



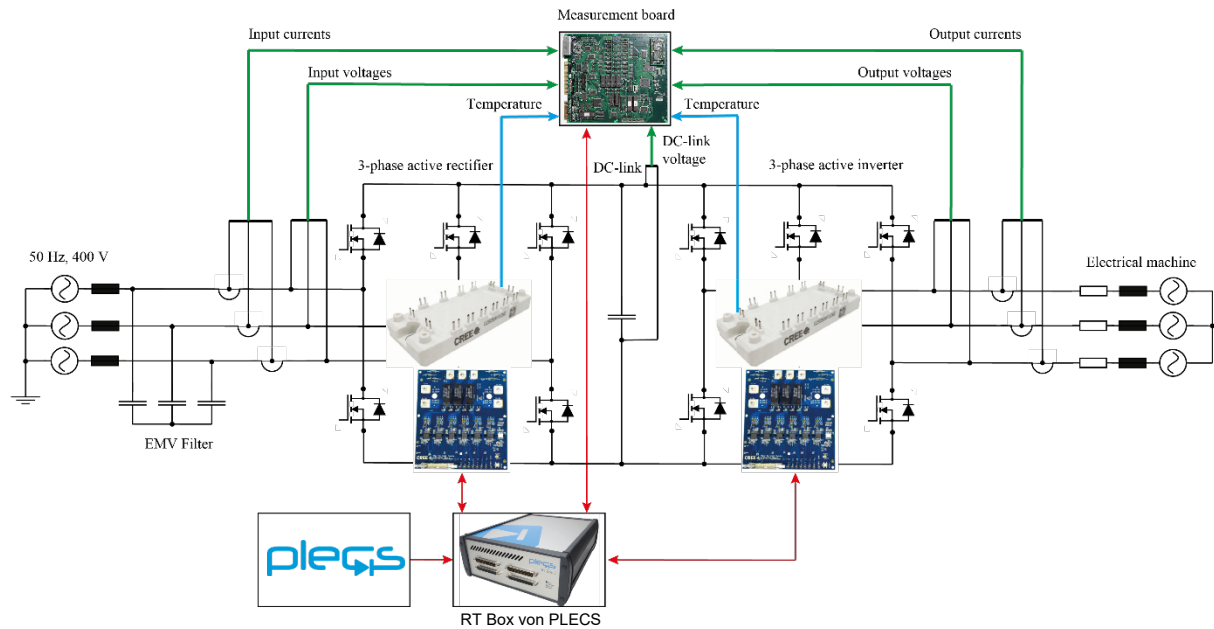


Abbildung 15: Systemüberblick mit sämtlichen Messungen (grüne und blaue Pfade) und Steuer/Regeleinheiten (rote Pfade). Das Mess-board befindet sich in unserem Fall auf demselben PCB wie die Zwischenkreiskapazitäten.

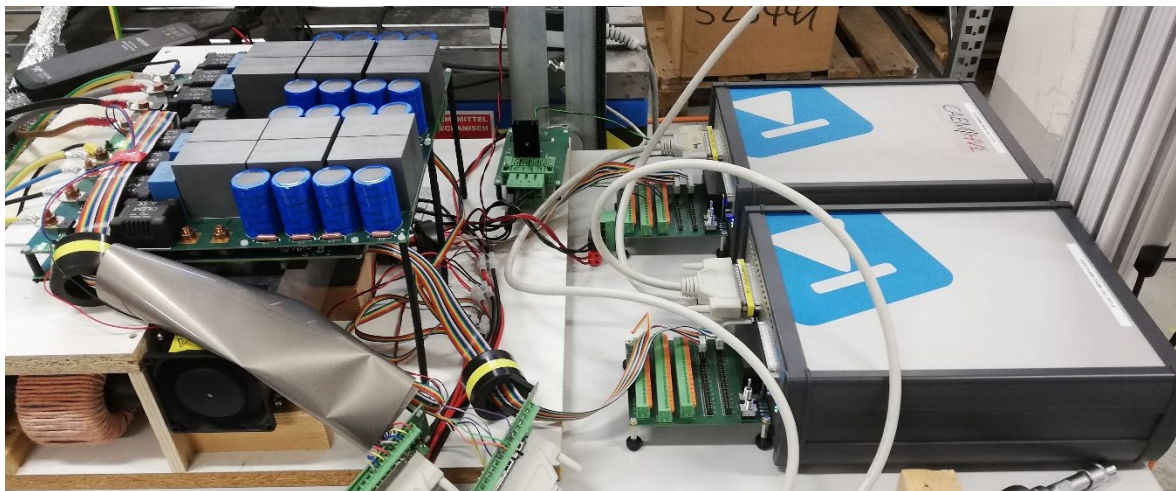


Abbildung 16: Ansteuerung des Gleichrichters sowie des Wechselrichters mit je einer RT Box. Beide Boxen waren allerdings lediglich mit 25 % Rechenleistung ausgelastet. Somit hätten auch beide PLECS Modelle auf einer RT Box ausgeführt werden können, allerdings hätte dazu die Verkabelung angepasst werden müssen.



## 2.3 Regelung des aktiven Gleichrichtersystems

Im Folgenden beschränkt sich die Beschreibung des Regelungssystems auf den aktiven Gleichrichter Eingangskreis, da sich die gewählten EMV-Filterkomponenten direkt auf das Regelverhalten auswirken. Zudem kann der Eingangskreis durch die Zwischenkreiskapazität entkoppelt vom Ausgangskreis betrachtet werden. Bei der Regelung des Ausgangskreises (aktiver Pulswechselrichter) handelt es sich um eine Standard sensorbehaftete Feldorientierte Vektor-Regelung und wird deshalb hier weiter nicht behandelt.

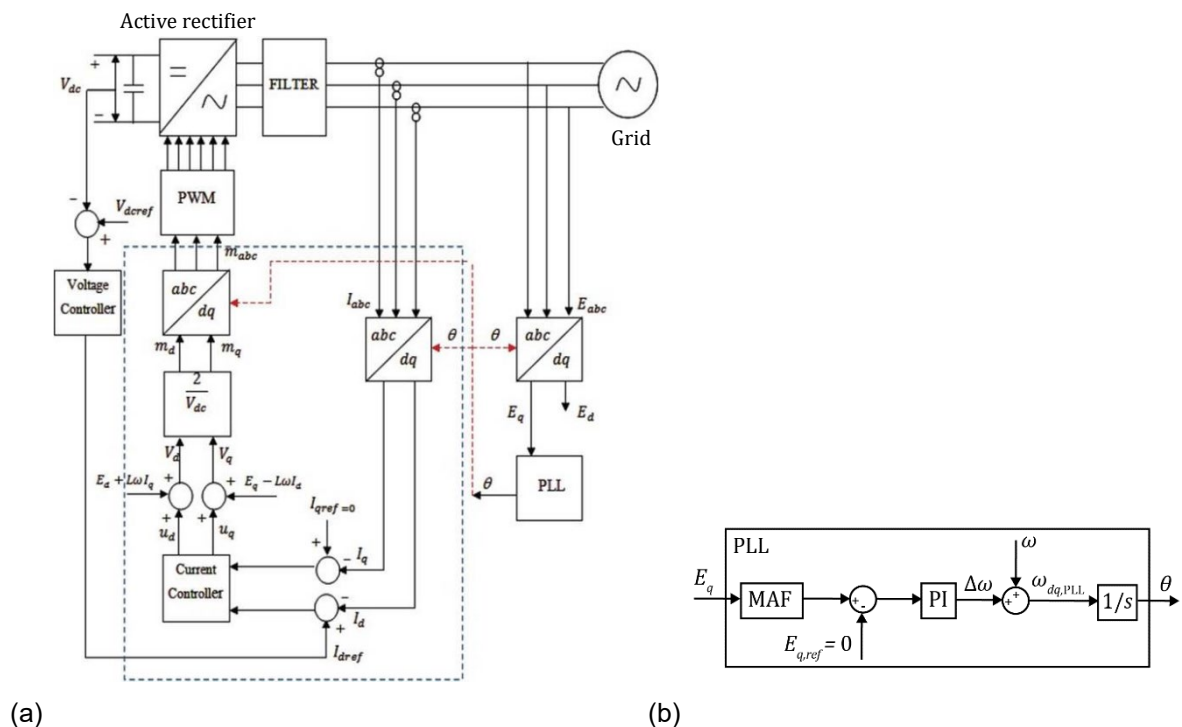


Abbildung 17: (a) Eingangstrom-Zwischenkreisspannungs-Regelsystem [DYN\_2015] und (b) dq-PLL-Reglerstruktur mit MAF [THR\_2018].

Die Regelungsstruktur des aktiven Gleichrichters ist in Abbildung 17(a) dargestellt. Der Regler besteht aus einem Spannungsregler für die DC-Zwischenkreisspannung und einem Stromregler für den AC-Phasenstrom, um einen möglichst hohen Leistungsfaktor zu erreichen. Die Regelung erfolgt über die dq-Transformation mit dem Phasenwinkel aus der PLL-Schaltung (siehe Abbildung 17(b)). Die Regel- und Filterparameter wurden durch Parametervariationen optimiert. Die resultierenden Regelparameter für den Spannungs- und Stromregler sind in Tabelle 6 aufgelistet.

Spannungsregler	Kp	0.3
	Ki	10
Stromregler	Kp	1
	Ki	50

Tabelle 6: Parameter für den Spannungs- und Stromregler.

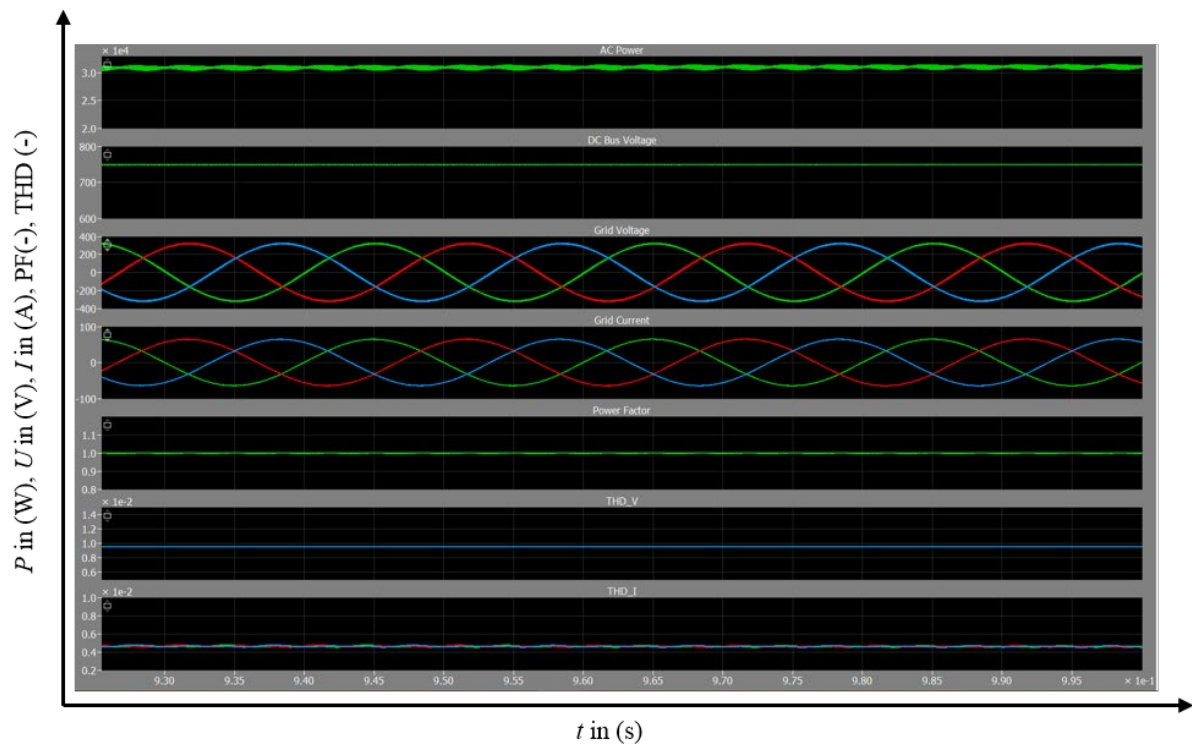


Abbildung 18: PLECS Simulationsergebnisse für die Aufgenommene Eingangs-Leistung, DC-Link Spannung, Eingangs AC-Spannung, Eingangs AC Strom, Leistungsfaktor, Spannungs-THD und Strom-THD.

Für die PLL wurde eine dqPLL-Regelung gewählt mit einem MAF für erhöhte Robustheit, falls höhere Harmonische in der Netzspannung auftreten [THR\_2018].

Die PLECS-Simulationsergebnisse sind in Abbildung 18 dargestellt und zeigen die erreichten Ein- und Ausgangsgrößen des aktiven Gleichrichters. Als Last wurde eine 30 kW Maschine gewählt, die durch den ausgangsseitigen Pulswechselrichter betrieben wird (siehe Abbildung 2). Mit diesen Regel- und Filterparametern wird eine Total Harmonic Distortion (THD) des Stromes von rund 0.5 % und der Spannung von rund 1 % erreicht, bei einem Leistungsfaktor von praktisch 1.

Die im realen System verwendeten Regelparameter wurden anhand einer Sprungantwort identifiziert und weichen nur beim Stromregler etwas von den simulierten Werten ab.



## 3 Vorgehen und Methode

Nach der ursprünglichen Literaturrecherche wurden erste analytische Berechnungen und einfache Simulationen durchgeführt. Diese anfänglich simplen Simulationen wurden anschliessend immer detaillierter mit realen Daten ausgebaut und mit Simulationsergebnissen aus FEM-Simulationen ergänzt.

Die daraus gewonnen Erkenntnisse und Resultate wurden anschliessend in die Realität umgesetzt. Mittels CAD Software wurden diverse Leiterplatten in 2D und 3D erstellt und zusammengefügt.

Die fertig gestellten Systeme konnten anschliessend in Betrieb genommen werden, die Regler Einstellungen entsprechend angepasst und für die Messungen vorbereitet werden.

### 3.1 Inbetriebnahme

Nach dem Zusammenbau des Gesamtsystems respektive teilweise bereits während Beendigung gewisser Teilsysteme, wurde der Frequenzumrichter nach und nach in Betrieb genommen.

In den folgenden Unterkapitel sind die einzelnen Inbetriebnahmen erklärt.

#### 3.1.1 Ladung und Entladung des Zwischenkreises sowie dessen Spannungsanzeige

Nach der Bestückung der zwei Hauptplatinen wurde die Lade- und Entladeschaltung des Zwischenkreises auf ihre Funktionalität überprüft.

Dazu sind die zwei Platinen zusammengeschlossen worden, damit die gewünschte Kapazität von 1.8 mF erreicht wird. Diese Kapazität wurde anschliessend mit einer Gleichspannungsquelle bis zu 950 V belastet, um die Spannungsfestigkeit zu Prüfen. Der fliessende Strom, welcher wegen den Ausgleichswiderständen über die Elkos zustande kommt, stimmte mit dem berechneten überein. Daraus kann geschlossen werden, dass die Spannungsfestigkeit im Zwischenkreis gewährleistet ist und keine zusätzliche und unerwartete Strompfade auftreten.

Ebenfalls wurde die Spannungsanzeige und die damit verbunden Widerstandsschaltung (siehe Abbildung 9) auf ihre Funktionalität getestet:

- Die LED-Ampel wechselte dabei, wie gewünscht bei 50 VDC von grün auf rot, wenn die Spannung ansteigt. Wird sie im Zwischenkreis wieder gesenkt, wechselt die Ampel wiederum bei 50 VDC von rot auf grün.
- Beim Laden des Zwischenkreises werden die Ladewiderstände beim gewünschten Spannungsniveau von 550 VDC überbrückt und der Gleichrichter ist somit bereit, belastet zu werden.
- Wird der Gleichrichter ausgeschaltet, gewollt durch Betätigung des Ausschalters oder ungewollt durch einen Netzausfall, wird der Zwischenkreis über die Entladewiderstände innerhalb 10 Sekunden automatisch entladen. Nach zehn folgenden Entladungen erwärmten sich die Widerstände um 7 °C, was als unproblematisch eingestuft wird.
- Bei einem Netzausfall bleiben die LED- sowie die Analog-Anzeige dank des Superkondensators genügend lang eingeschaltet, bis der Zwischenkreis vollständig entladen ist.



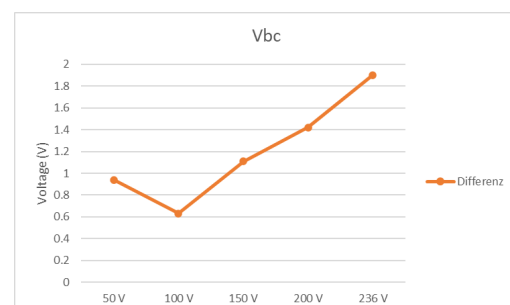
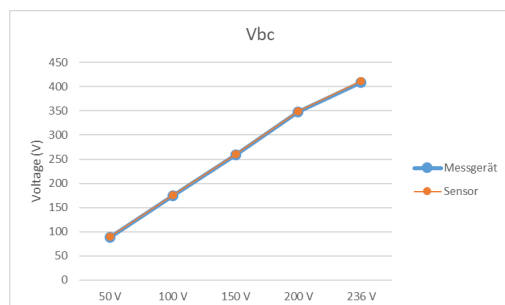
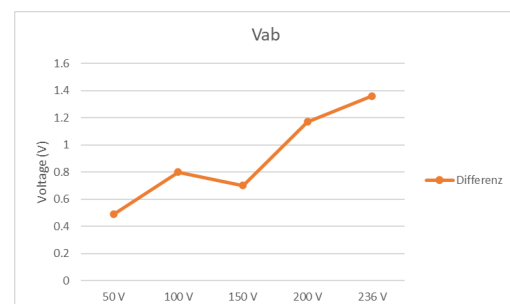
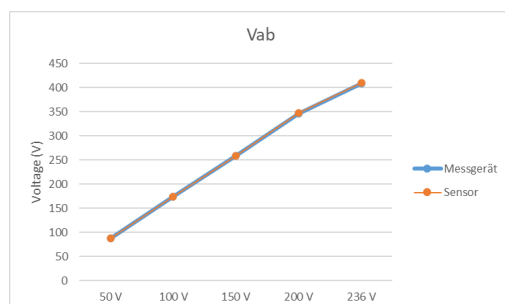
### 3.1.2 Test des Brems-Choppers

Der Brems-Chopper wurde vorgängig ohne angeschlossenen Motor getestet. Dazu wurde der Zwischenkreis auf 800 VDC aufgeladen und anschliessend mittels dem Brems-Chopper mit einer Schaltfrequenz von 20 kHz und einem Duty-Cycle von 50 % geschaltet und komplett entladen. Weil die Chopper-Schaltung eigentlich nur kleinere Spannungsspitzen brechen und nicht den ganzen Zwischenkreis entladen sollte, diese Spannungsspitzen aber immer wieder auftreten können, darf davon ausgegangen werden, dass die Belastung des MOSFETs sowie der Widerstände im realen Betrieb ungefähr ähnlich sein könnten. Da die Widerstände nach der MOSFET wesentlich wärmer wurden, wird die Auslegung des Brems-Choppers als robust genug betrachtet.

Dies wurde zu einem späteren Zeitpunkt durch Messungen am Teststand mit aktivem Motor auch dementsprechend bestätigt.

### 3.1.3 Sensor-Signale Testen

Zur Messung der Spannungswandler wurden sie mit 50  $V_{L,N}$  bis 236  $V_{L,N}$  belastet. Gemessen werden die verketteten Netzspannung  $V_{ab}$ ,  $V_{bc}$  und  $V_{ca}$  sowie die Gleichspannung im Zwischenkreis  $V_{dc}$ . Die Messergebnisse sind in Abbildung 19 ersichtlich. Links ist jeweils die gemessene Spannung am Messgerät und Sensor und rechts jeweils die Messabweichung zwischen den beiden Messungen dargestellt.



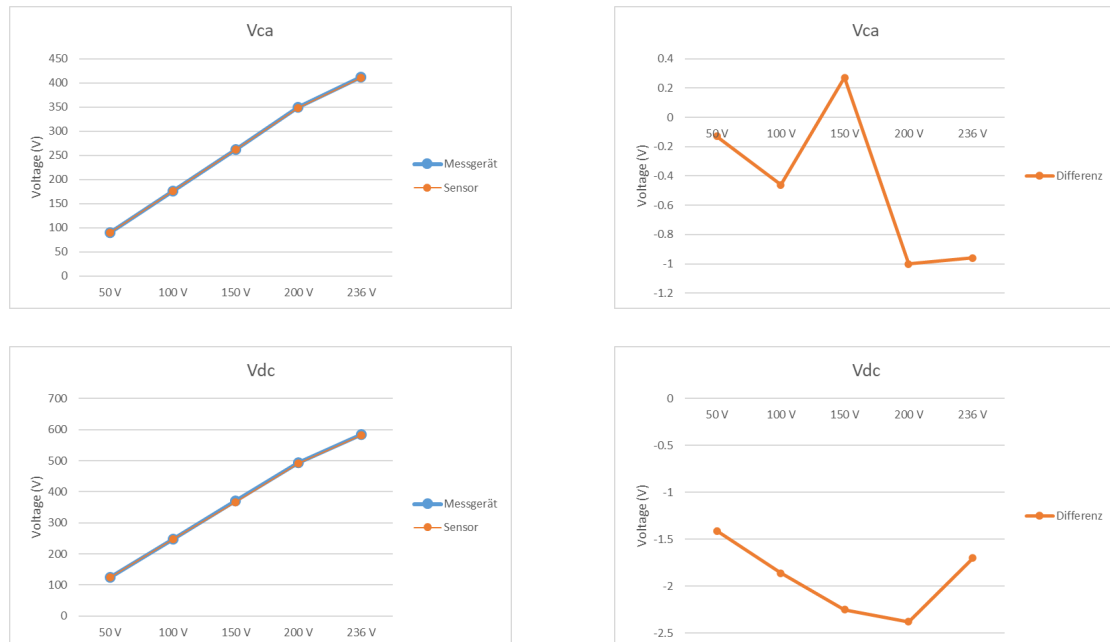
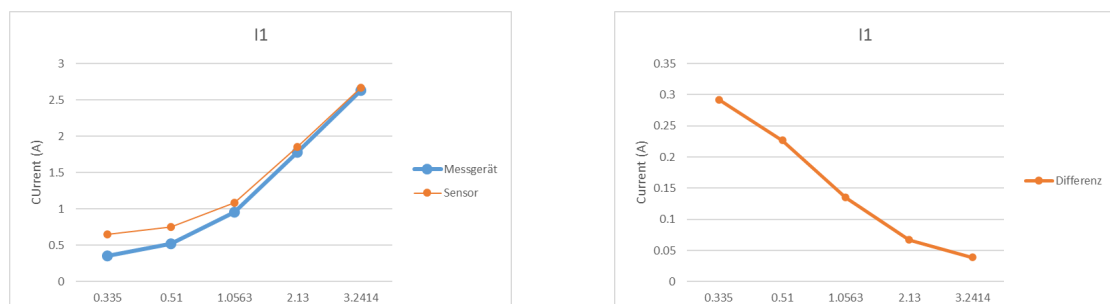


Abbildung 19: Gemessene Spannungen (links) und deren Messabweichung (rechts). Die Sensor-Werte sehen fast identisch wie die erhobenen Messwerte aus.

Die Sensor-Signale stimmen sehr genau mit den tatsächlichen Messwerten überein. Es werden nur kleine systematische Abweichungen festgestellt, welche schlussendlich mit einem Offset in der RT Box korrigiert werden können.

Ebenfalls wurden die Stromwandler gemessen. Dazu wurden sie mit zwischen 0.335 und 3.24 A belastet. Gemessen wurden die Signale der Stromwandler sowie die tatsächliche Phasenströme  $I_1$ ,  $I_2$  und  $I_3$ . Die Messresultate sind in Abbildung 20 abgebildet. Wie in Abbildung 19 sind links die Messungen und rechts die Messabweichung dargestellt.



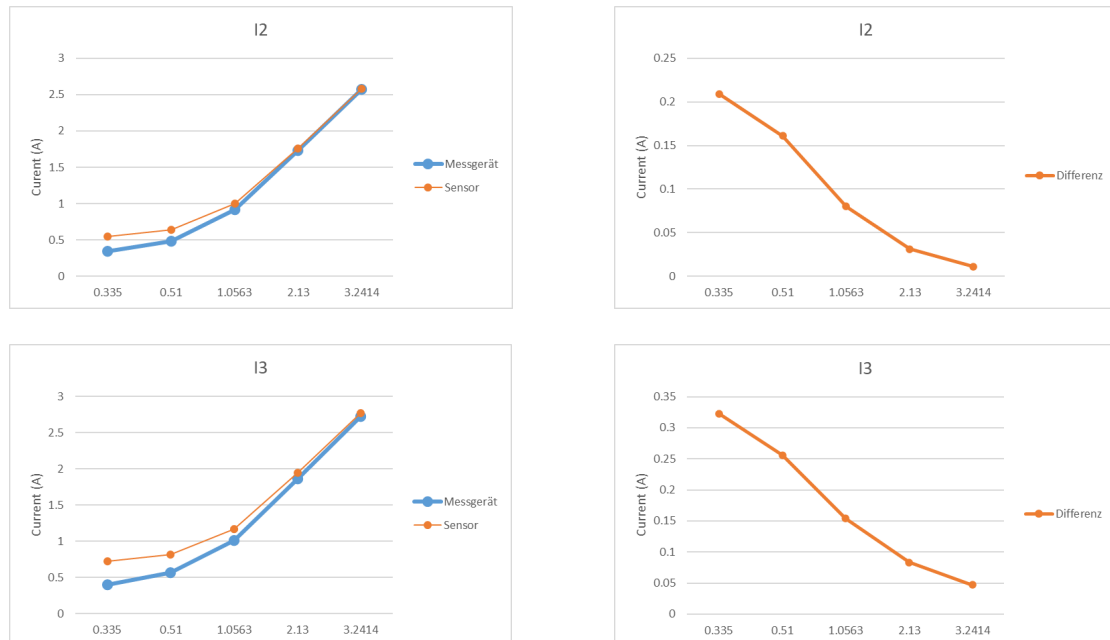


Abbildung 20: Gemessene Ströme (links) und deren Fehler (rechts). Die Sensor-Werte weichen bei tiefen Strömen einiges von den tatsächlichen Messwerten ab.

Es kann deutlich erkannt werden, dass die Sensor-Signale bei kleinen Strömen wesentlich von den tatsächlichen Messwerten abweichen. Sobald aber grössere Ströme fliessen, stimmen die gemessenen Werte sehr genau mit den tatsächlichen Werten überein.

### 3.1.4 MOSFET Ansteuerung und Saturation-Test

Für die ersten MOSFET Tests wurde das Six-Pack mit der RT Box angesteuert und direkt am MOSFET gemessen (Abbildung 21).



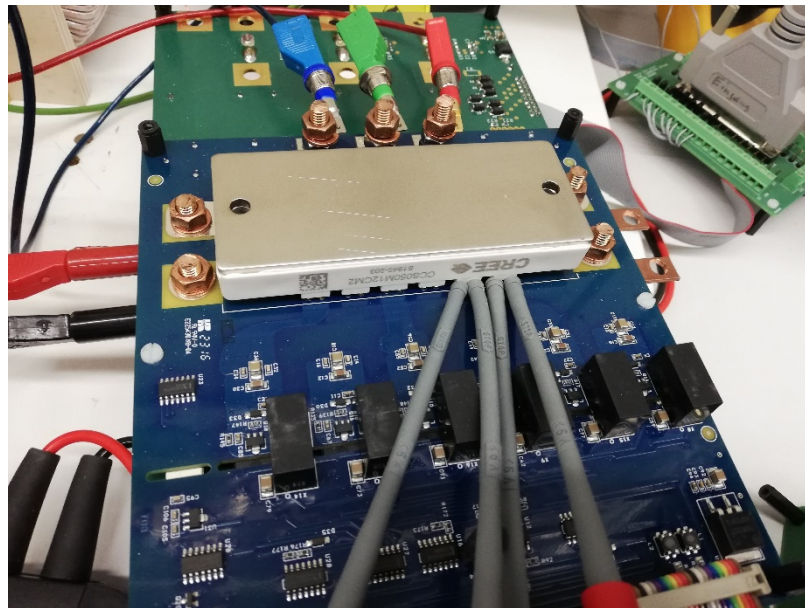


Abbildung 21: Erste Inbetriebnahme des SiC-MOSFETs.

Es wurde einerseits verschiedene Totzeiten bei diversen Gleichspannungen im DC-Zwischenkreis getestet. Die gewählte DC-Zwischenkreisspannung änderte die Signale unwesentlich. Die Totzeit hingegen brachte vor allem grössere Schalt-Oszillationen (Ringing) auf die Signale. Dies ist deutlich in Abbildung 22 und Abbildung 23 zu sehen. Wird die Totzeit gross gewählt, beispielsweise  $1\ \mu\text{s}$ , verlaufen die Schaltsignale annähernd störungsfrei. Wird hingegen eine kurze Totzeit gewählt, im Extremfall gar keine Totzeit, entsteht ein grösseres Ringing, welches auf beiden Signalen sichtbar wird.

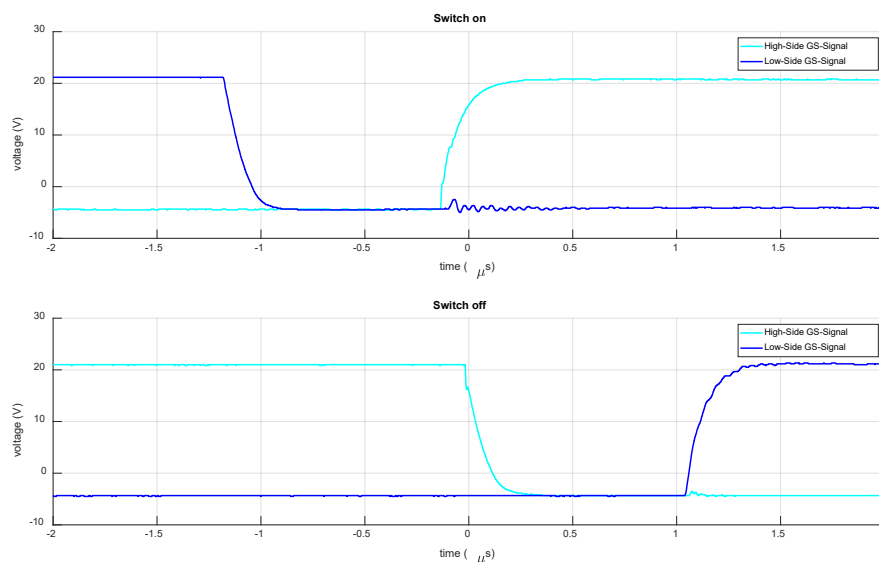


Abbildung 22: Signale der erste Halbbrücke (Leg A) mit  $1\ \mu\text{s}$  Totzeit. Der DC-Link wurde dafür mit 50 VDC geladen.



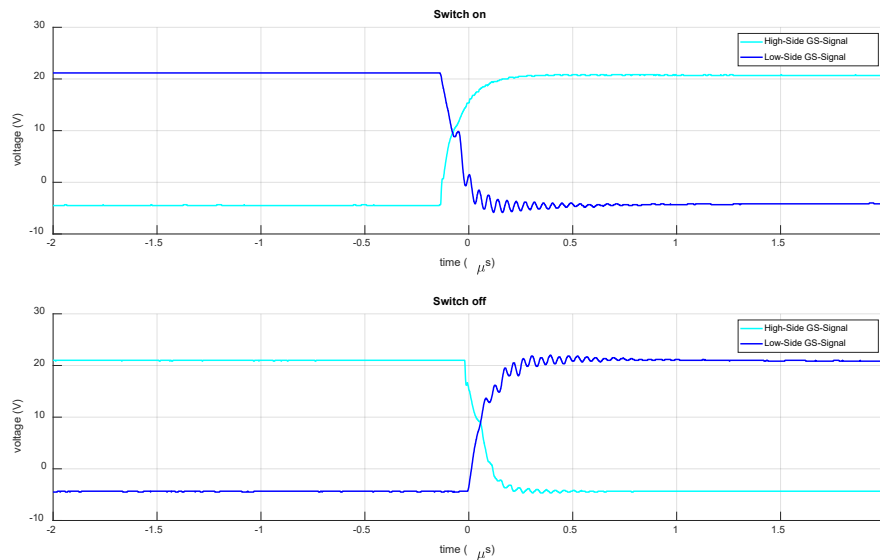


Abbildung 23: Signale der erste Halbbrücke (Leg A) ohne Totzeit. Der DC-Link wurde dafür mit 50 VDC geladen.

Das Treiberboard des SiC-MOSFETs besitzt eine interne Voltage-Saturation-Protection. Wird eine Halbbrücke also kurzgeschlossen, auch Troughshot genannt, steigt die Saturation-Spannung an. Dieser Anstieg wird detektiert und das Treiberboard schaltet sämtliche Treiber ab. Mittels einem speziellen PLECS Modell konnte dieser Fehlerfall getestet werden. In Abbildung 24 sind die gemessenen Signale ersichtlich. Wie im Datenblatt des Treiberboards vermerkt, werden innerhalb von 2  $\mu s$  sämtliche Signale abgeschaltet. Selbst wenn der MOSFET für diese kurze Zeit einen Kurzschluss im DC-Link erzeugen würde, wäre diese Sicherheitsschaltung genügend schnell, um den MOSFET zu schützen.

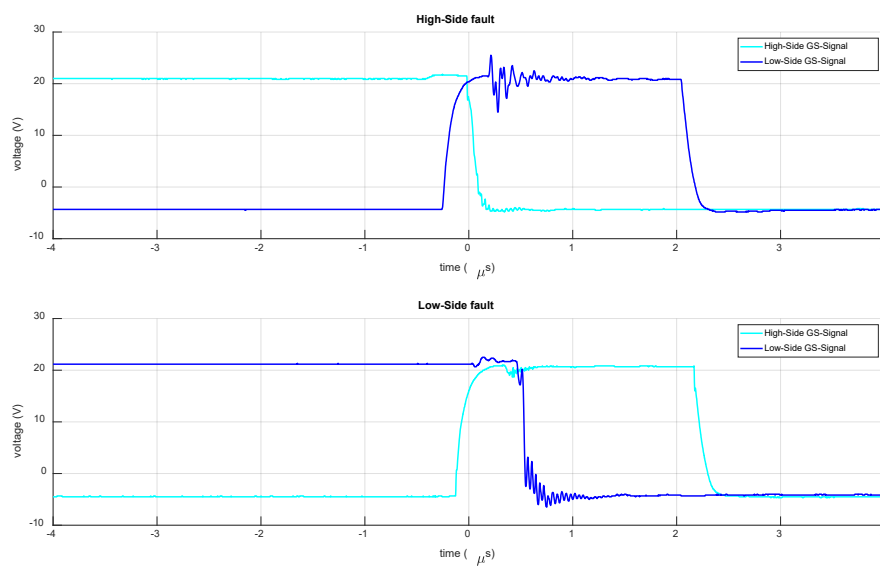


Abbildung 24: Desaturation-Test mit einem vorgeladenen DC-Link von 70 V.



### 3.1.5 Überspannung- und Überstromschutz durch die RT Box

Damit während der Inbetriebnahme des Gleichrichters und des Wechselrichters keine zu hohen Ströme und Spannungen entstehen, wurde in der Firmware der RT Box ein Überspannungs- sowie Überstromschutz integriert. Sobald die gemessenen Werte länger als  $8.33 \mu\text{s}$  über dem Schwellwert liegen, schalten die Halbleiter automatisch ab und es wird ein Fehler ausgegeben.

Zum Testen dieser Schaltung wurden absichtlich tiefe Schwellwerte gewählt, welche einfach eingestellt werden konnten. Beide Schutzmechanismen funktionierten einwandfrei.

### 3.1.6 Rauschen in den Messsignalen

Die schnelle Schaltfrequenz und vor allem die steilen Flankenanstiege, verursachen grosses Messrauschen. Damit dies gedämpft wird, wurde ein RC-Glied mit einer Eckfrequenz von 15 kHz auf dem PCB bestückt. Zusätzlich zu den verwendeten physischen Tiefpassfiltern, werden die Signale in der RT Box digital gefiltert. Dazu wird ein gleitender Mittelwert (Moving Average) sowie ein zusätzlicher Tiefpass 1. Ordnung mit einer Eckfrequenz von 10 kHz verwendet. Somit können die verrauschten Messsignale trotzdem korrekt im Regler verrechnet werden.

Bei einer Überarbeitung der Hardware würden aber folgende Punkte für eine Verbesserung vorgeschlagen:

- Eine räumliche Trennung der Boost-Spulen und Sensoren. Es wurde zwar zwei PCB-Layers an GND-Flächen als Schirmung verwendet, dies scheint aber zu wenig zu sein.
- Eine differenzielle Messung würde bezüglich Rauschunterdrückung sehr viele Vorteile mit sich bringen. Selbstverständlich mit dem Nachteil, dass differentielles Messen grundsätzlich aufwändiger ist und somit mehr Kosten verursacht.



## 3.2 Effizienzmessung des Referenzsystems

### 3.2.1 Referenzsystem

Die Topologie des gewählten B&R Si-Referenzsystems ist eine ähnliche wie die des SiC-Systems (siehe Abbildung 25) und besteht aus einer Rückspeisedrossel, Netzfilter, einem aktiven Eingangsgleichrichter, Zwischenkreiskondensator, aktivem Ausgangspulswechselrichter und der PMSM Lastmaschine.

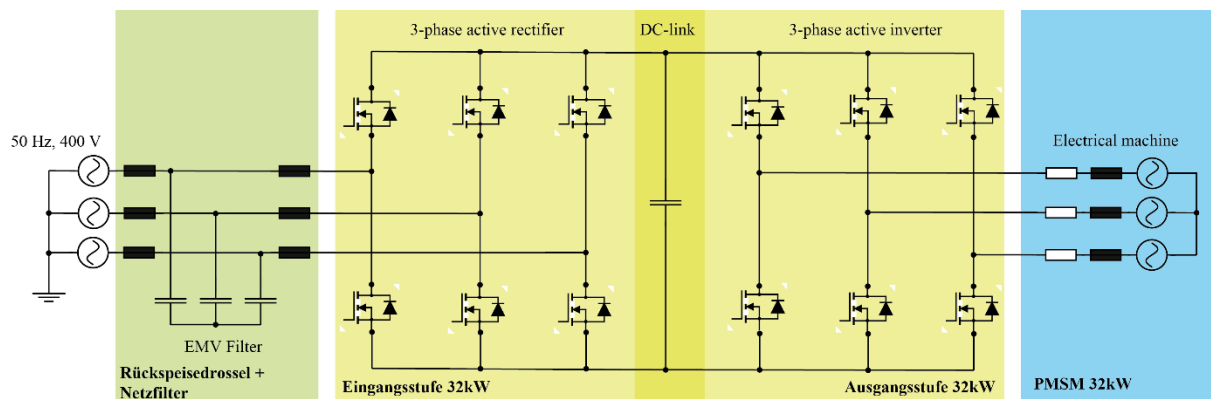


Abbildung 25: B&R Referenzsystem bestehend aus Rückspeisedrossel + Netzfilter, Eingangsstufe 32kW, Zwischenkreis, Ausgangsstufe 32kW und der 32kW PMSM Lastmaschine.

Nachfolgend erfolgt die genaue Auflistung der B&R-Referenzsystemkomponenten.

<u>Komponenten:</u>	<u>Partnummer</u>
Rückspeisedrossel	8BVR0440H000.100-2
Netzfilter	8BVF0440H000.001-2
Eingangsstufe 32 kW	8BVP0440HC00.000-1
Ausgangsstufe 32 kW	8BVI0440HCS0.000-1
Lastmaschine 32 kW	8LSP94.DB015P105-3



Abbildung 26: Rückspeisedrossel + Netzfilter

Eingangsstufe 32 kW

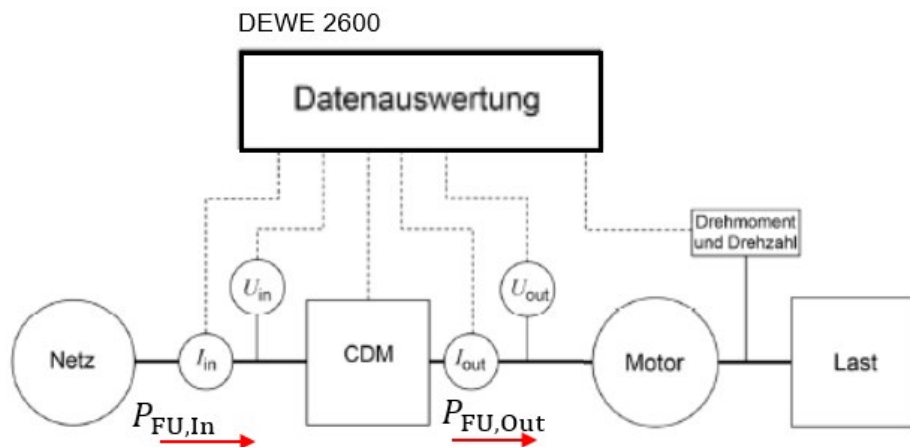
Ausgangsstufe 32 kW

Lastmaschine PMSM 32 kW

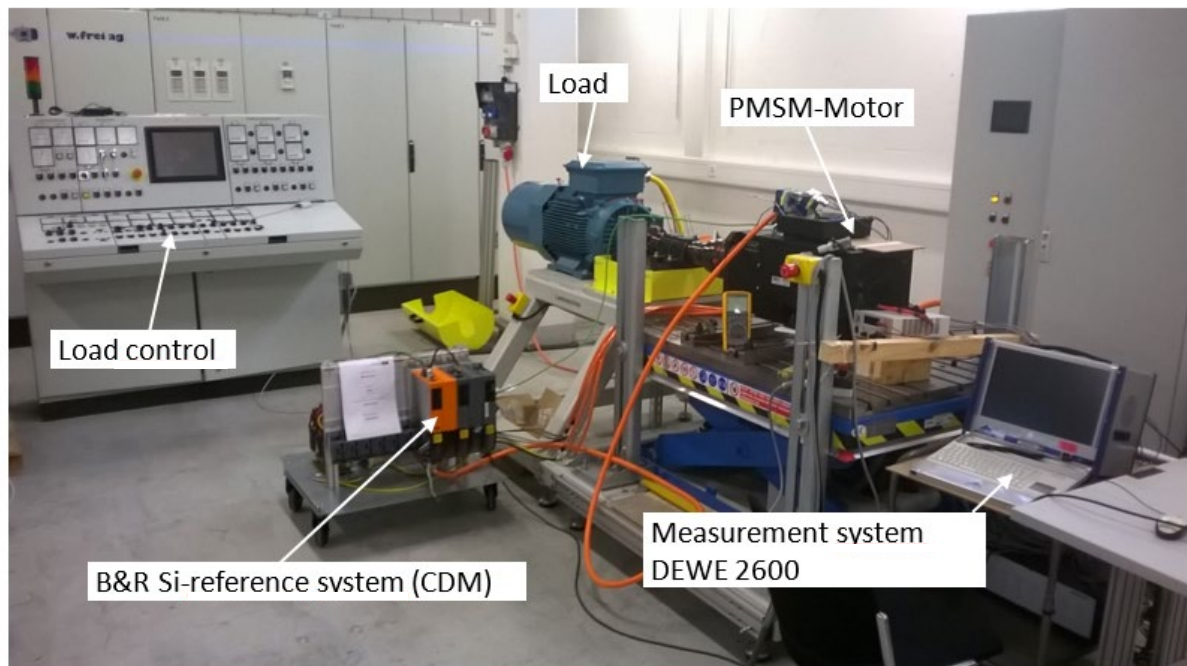


### 3.2.2 Effizienzbestimmung des Referenzsystems

Die Effizienzmessung des 32 kW Referenzsystems, im weiteren CDM genannt, wurde anhand der Norm IEC 61800-9-2:2017 [IEC\_CDM] durchgeführt



(a)



(b)

Abbildung 27: (a) Prinzipielle Eingangs-Ausgangsleistungsbestimmung des CDM und (b) Realer Messaufbau.

Abbildung 27(a) zeigt den prinzipiellen Messaufbau zur Eingangs- und Ausgangsleistungsbestimmung. Zur Bestimmung der Eingangsleistung  $P_{FU,In}$  und der Ausgangsleistung  $P_{FU,Out}$  des CDM wurden jeweils dreimal der Eingangsstrom und die Eingangsspannung sowie dreimal der Ausgangsstrom und die Ausgangsspannung gemessen. Des Weiteren wurde das Drehmoment und die Drehzahl des PMSM gemessen. Abbildung 27(b) zeigt den realen Messaufbau im Maschinenlabor der OST. Alle Messgrößen



wurden mit Hilfe des DEWE 2600 Messsystems [DEW\_2600] synchron aufgezeichnet. Die Messungen wurden mit einer Sampling Rate von 1 MSample/s über eine Messdauer von 1 Minute aufgezeichnet und daraus gemittelt die jeweiligen Leistungen berechnet. Oberschwingungen werden dabei bis zur 50 kHz Komponente berücksichtigt. Für jede Messreihe wurde darauf geachtet, dass die Temperaturänderung des CDM vor den Messungen während 30 min kleiner als 1 K war wie es in der Norm gefordert wird. Abbildung 28 zeigt die durchgeführte Messsequenz. Es handelt sich dabei um eine Erweiterung der IEC 61800-9-2:2017 Norm Messsequenz, die rot markierten Messpunkte sind die Originalpunkte der Norm.

Die Frequenz, respektive die Drehzahl des PMSM wurde dabei mit dem CDM vorgegeben und der entsprechende Laststrom (Output current) wurde mit der Lastmaschine (Load) vorgegeben (siehe Abbildung 27(b)). Bei dem Modulationsverfahren des CDM handelt es sich um eine Space-Vector-Modulation (SVPWM) mit einer Schaltfrequenz von 5 kHz.

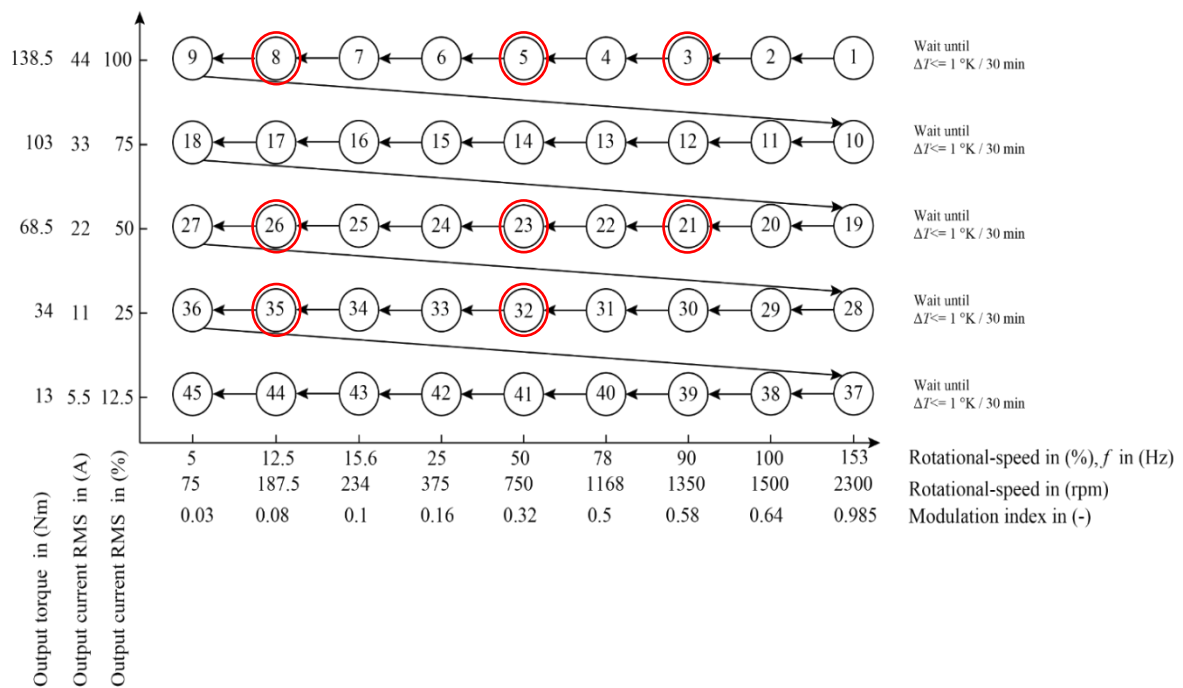


Abbildung 28: Erweiterte IEC 61800-9-2:2017 Norm Messsequenz. Die roten markierten Messpunkte sind die Originalpunkte der Norm.

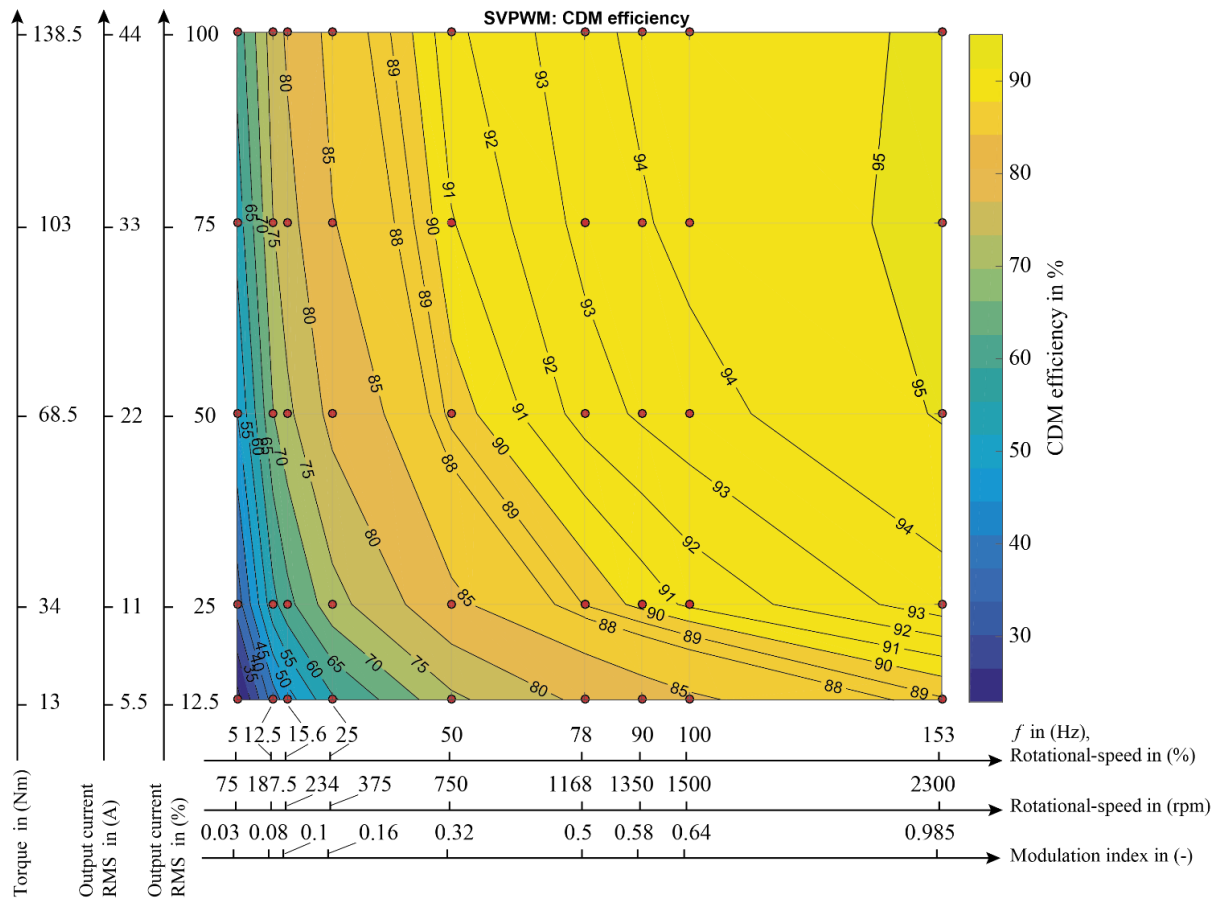


Abbildung 29: Aus Messung berechnete Effizienz des CDM bei Variation des CDM-Ausgangsstromes (Output current) und der CDM-Ausgangsfrequenz.



## 4 Ergebnisse

### 4.1 Gleichrichter

#### 4.1.1 Verschiedene Messkampagnen

Der aktive Gleichrichter wurde bei mehreren Messkampagnen gemessen und/oder getestet. Es wird unter den zwei folgenden Messkampagnen unterschieden:

- Belastungstest mit der DAB der FHNW bis zu 22 kW
- Effizienzmessung mit resistiver Last

#### **Belastungstest mit der DAB der FHNW bis zu 22 kW**

Im BFE Projekt *SiCUM*, welches in Zusammenarbeit mit der FHNW geschah, wurde ein Batterieladegerät mit einer Nennleistung von 22 kW entwickelt. Dazu wird eine schnell schaltende Dual Active Bridge (DAB) sowie einen aktiven Gleichrichter verwendet. Um Synergien zwischen den Projekten *SiCUM* und *SiCaA* zu nutzen, wurde in beiden Projekten derselbe Gleichrichter verwendet.

Aus diesem Grund wurde der Gleichrichter sowie die DAB parallel je von einem Team hergestellt, aufgebaut und schlussendlich miteinander getestet. Diese Messkampagne wurde im Februar 2021 erfolgreich durchgeführt und ist im Schlussbericht des Projektes *SiCUM* genauer erläutert. Weil es bei diesen Messungen das Ziel war, die Effizienz der DAB zu messen und auch nicht mehr Messkanäle zur Verfügung standen, konnte der Gleichrichter nicht gleichzeitig ausgemessen werden. Die gemessene Temperatur am MOSFET verhielt sich aber ähnlich wie bei den später getätigten Messungen.

#### **Effizienzmessung mit resistiver Last**

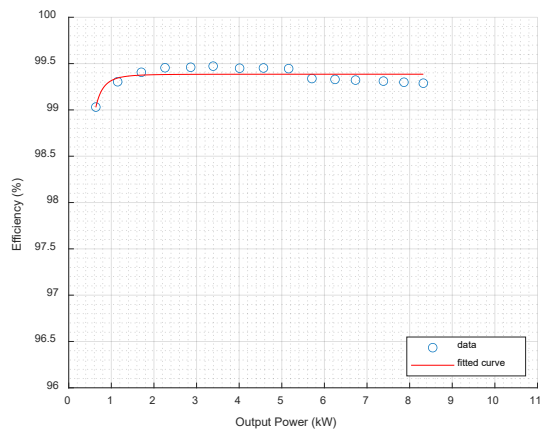
Weil diverse Messungen mit einer DC-Senke aufgrund von Schwingungen nicht erfolgreich waren, wurde eine rein resistive Last benutzt. Dazu wurden diverse Lastwiderstände in Serie und Parallel zusammengeschaltet. Somit konnte im passiven Betrieb eine Leistung von über 8 kW und im aktiven Betrieb eine Leistung von bis zu 12 kW erzielt werden.

Im Vergleich zu den Messungen mit der DC-Senke war sofort ersichtlich, dass die Zwischenkreisspannung im aktiven Betrieb wesentlich stabiler ist. Zwar stellte sich einen kleinen Offset von ca. 10 VDC ein, der Spannungsrippel blieb aber mit  $\pm 3.5$  VDC verhältnismässig gering. Die Messungen zur Effizienz sind mit dem Leistungsmessgerät von Dewetron [DEW\_2600] bei 500 kSample/s erfolgt und finden sich in Abbildung 30. Erste Messungen bei tieferer Abtastrate zeigten, dass sich Signale und besonders die berechnete Effizienz beim aktiven Gleichrichter leicht veränderten, wohingegen beim passiven Betrieb sämtliche Werte konstant blieben. Dies lässt sich auf die Welligkeit des Stromes im Zwischenkreis zurückführen (Abbildung 31), welcher mit 200 kSample/s zu wenig gut aufgelöst werden kann. Daher wurde die Sample Rate auf 500 kSample/s erhöht, wodurch bessere Aufzeichnungen gemacht werden konnten. Wegen der Anzahl verwendeter Kanäle konnte die Abtastrate leider nicht auf die maximale Rate von 1 MSample/s gestellt werden, welche grundsätzlich noch einmal etwas genauere Resultate geliefert hätte. Unseres Erachtens ist die Messung jedoch genügend genau, um einen korrekten Vergleich ziehen zu können.

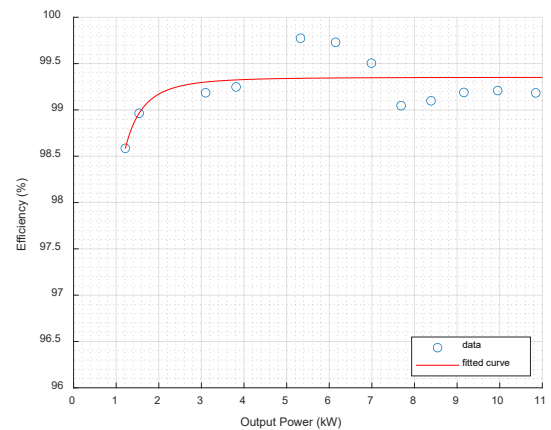
Die Messungen in Abbildung 30 zeigen, dass der Gleichrichter im passiven Betrieb etwas effizienter wie im aktiven Betrieb läuft. Diese hohe Effizienz im passiven Betrieb lässt sich durch die zum MOSFET parallel geschaltene Zero Recovery Siliziumkarbid Schottky Dioden (Z-Rec Dioden) erklären, welche extrem schnelles Schalten mit praktisch keinem Schaltverlust ermöglichen. Selbstverständlich ist der Power Factor im passiven Betrieb (Abbildung 31(a)) schlecht, weshalb dieser Betrieb nicht angestrebt



wird. Wird der Gleichrichter aktiv betrieben, erhöhen sich etwas die Schaltverluste durch die schaltenden SiC-MOSFETs wodurch die Effizienz reduziert wird. Allerdings wird der Power Factor wesentlich korrigiert und erreicht nahezu den optimalen Wert von 1.

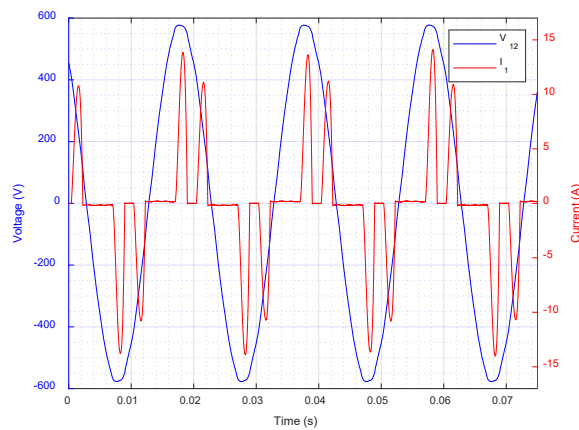


(a)

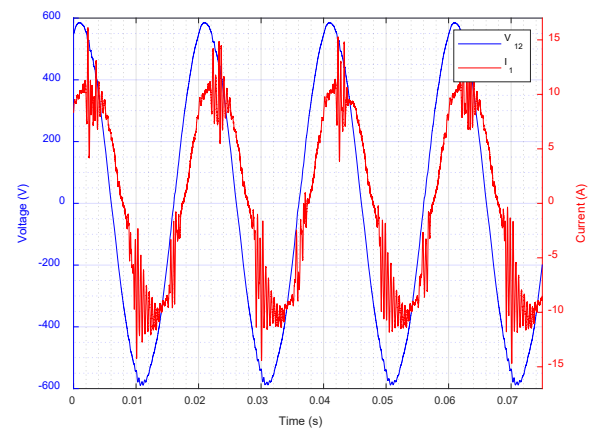


(b)

Abbildung 30: Effizienzmessungen mit Leistungsmessgerät zu passiven Gleichrichterbetrieb (a) und aktiven Gleichrichterbetrieb (b).



(a)



(b)

Abbildung 31: (a) Spannung und Strom bei passivem Betrieb. PF = 0.659 (b) Spannung und Strom bei aktivem Betrieb. PF = 0.977.



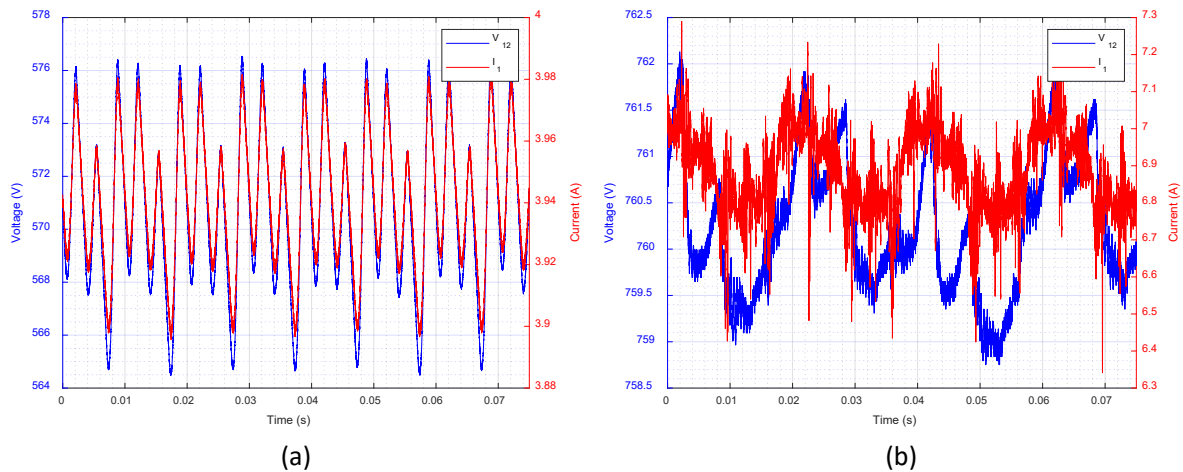


Abbildung 32: Spannung und Strom im Zwischenkreis bei (a) passivem und (b) aktivem Betrieb.

#### 4.1.2 Herausforderungen

Die grösste Herausforderung liegt in der korrekten Aufnahme der Messsignale. Weil das Boosten der Spule, was eigentlich einen kurzzeitigen Kurzschluss ist, sehr viel EMV und somit Rauschen verursacht, hat die Anordnung sowie die Möglichkeiten zur Abschirmung einen direkten Einfluss auf die Messsignale. Diese Messsignale, besonders die Stromsignale, haben einen direkten Einfluss auf den Regelalgorithmus und daher auf die ausgegebenen PWM Signale. Schalten wiederum die Halbleiter nicht korrekt, erzeugt dies weitere Störungen, welche in der Form der Eingangsströme (Abbildung 31) sowie im Strom und der Spannung des Zwischenkreises (Abbildung 32) gut ersichtlich sind.

### 4.2 Wechselrichter

In Bezug auf den Wechselrichter wurden zwei Messsequenzen durchgeführt. Da der Motorprüfstand an der OST am Campus Rapperswil eine Weile ausser Betrieb war, wurde eine erste Messung in Zusammenarbeit mit der Berner Fachhochschule (BFH) bei der Gruppe von Prof. Dr. Andrea Vezzini durchgeführt. In Abbildung 34 ist ersichtlich, dass diese Messresultate nicht vollumfänglich zufriedenstellend sind. Aus diesem Grund wurden nach getätigten Verbesserungen weitere Messungen an der OST am Campus Rapperswil durchgeführt. In den Kapiteln 4.2.1 und 4.2.2 sollen die Messungen im Detail beschrieben werden. Im Kapitel 4.2.3 ist abschliessend ein Vergleich zwischen IGBT-Wechselrichter und SiC-Wechselrichter zu finden.

#### 4.2.1 Messungen an der BFH

Die Messsequenz erfolgte nach der in Abbildung 28 beschriebenen Norm. Zusätzlich zu den rot markierten Messpunkten, welche von der Norm vorgeschrieben sind, wurden die Messpunkte 2, 20, 29 und 30 ebenfalls gemessen. Da der Wechselrichter nur bis 10 kW belastet wird, wurden die Messpunkte wie in der Tabelle 7 ersichtlich angepasst. Die mechanische Leistung ergibt sich dabei wie folgt:

$$P_{mech} = \omega \cdot M = 2 \cdot \pi \cdot \frac{n}{60} \cdot M \quad (8)$$



Messpunkt	Drehzahl (1/min)	Drehmoment (Nm)	Mechanische Leistung (kW)	Zwischenkreisspannung (V)	Schaltfrequenz (kHz)	Totzeit ( $\mu$ s)
2	1500	63.7	10.0	750	60	1
3	1350	63.7	9.0			
5	750	63.7	5.0			
8	187.5	63.7	1.3			
20	1500	31.8	5.0			
21	1350	31.8	4.5			
23	750	31.8	2.5			
26	187.5	31.8	0.6			
29	1500	15.9	2.5			
30	1350	15.9	2.2			
32	750	15.9	1.2			
35	187.5	15.9	0.3			

Tabelle 7: Verwendete Messpunkte an der BFH.

### Messaufbau

- Der Messaufbau ist in der Abbildung 33 ersichtlich. Die Last (GSM) ist über eine Welle mit dem Prüfling (PMSM) verbunden. Die PMSM wird mit dem SiC-Wechselrichter betrieben. Die PWM-Signale, Encoder Signale, 3-phasige Strommessung wie auch die Messung der Zwischenkreisspannung werden vom Controller, der RT Box, generiert bzw. verarbeitet. Das Modulationsverfahren erfolgte wie beim Referenzsystem (IGBT-Wechselrichter) nach dem Verfahren der SVPWM. Als Regelverfahren diente eine Feldorientierte Vektor-Regelung. Die Zwischenkreisspannung von 750 VDC wird mit einer DC Quelle generiert.

### Herausforderungen

- Aufgrund der hohen Schaltfrequenz von 60 kHz und den schnellen Schaltzeiten (hohe  $dv/dt$ ) resultierten hauptsächlich kabelgebundene elektromagnetische Störungen, welche sich störend auf das Encoder Signal auswirkten. Diese Störungen führten dazu, dass zeitweise ein falscher Winkel detektiert wurde und so die PMSM ausser Tritt geriet. Mit einem Encoder, welcher die Signale differentiell misst, konnten diese Störeinflüsse schlussendlich unterbunden werden.
- Der neu verwendete differentieller Encoder von der BFH wies den Nachteil auf, dass dieser eine sehr geringe Auflösung aufwies. Eine Umdrehung des Encoders konnte gerade mal mit 40 Inkrementen dargestellt werden. Die schlechte Auslösung des Encoders bedeutete Winkelsprünge, was nicht optimal für die Feldorientierte Vektor-Regelung ist. Durch Interpolation des Winkels konnte die Genauigkeit der Feldorientierten Vektor-Regelung verbessert werden und die Messungen so erfolgreich durchgeführt werden.

### Messauswertungen

- Die Auswertungen der Messungen an der BFH sind in der Abbildung 34 dargestellt. Die in der Tabelle 7 beschriebenen Messpunkte sind in der Grafik rot markiert. Aus der Messauswertung geht hervor, dass eine maximale Effizienz von 92 % noch nicht zufriedenstellend ist. Zu diesem



Zeitpunkt wurde eine solch tiefe Effizienz erreicht, weil die PWM Signale, welche von der RT Box generiert werden, zeitlich nicht synchron zueinander verliefen. Dies führte dazu, dass in einem periodischen Abstand, aufgrund der Totzeit alle PWM Signale zeitgleich auf logisch 0 gezogen wurden, was wiederum einen Stromeinbruch in der Last (PMSM) zu Folge hatte. Durch die zeitliche Synchronisation der PWM Signale im PLECS Modell konnte dieser Fehler bei den Messungen an der OST (siehe 4.2.2) behoben werden.

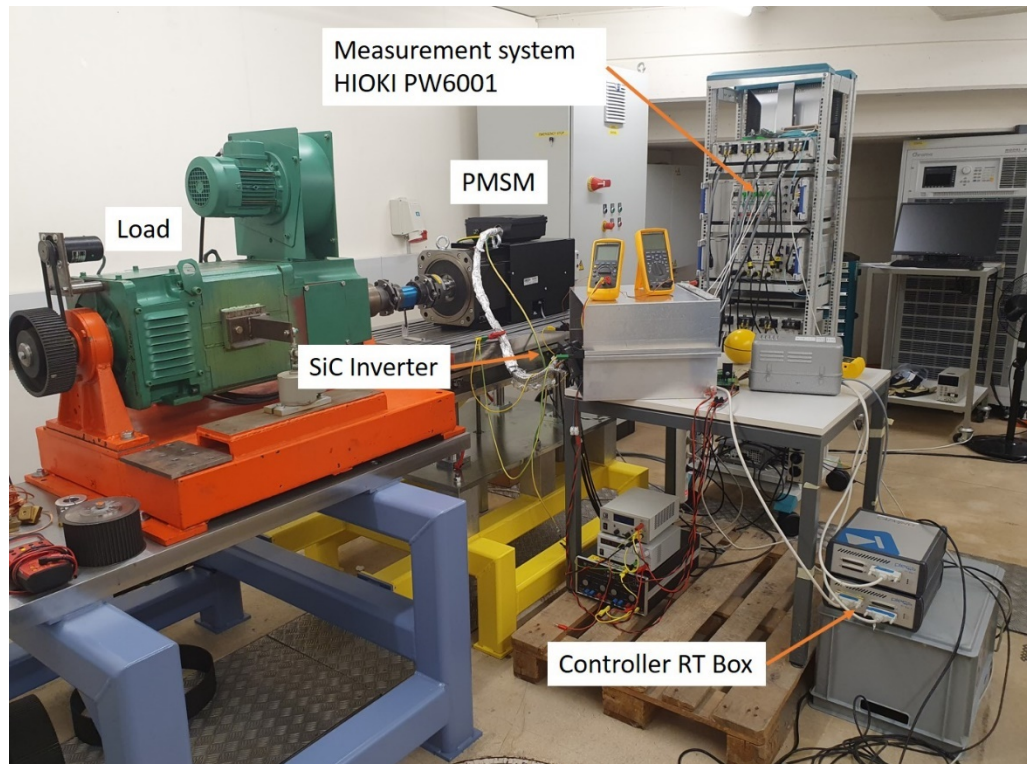


Abbildung 33: Messaufbau an der BFH.

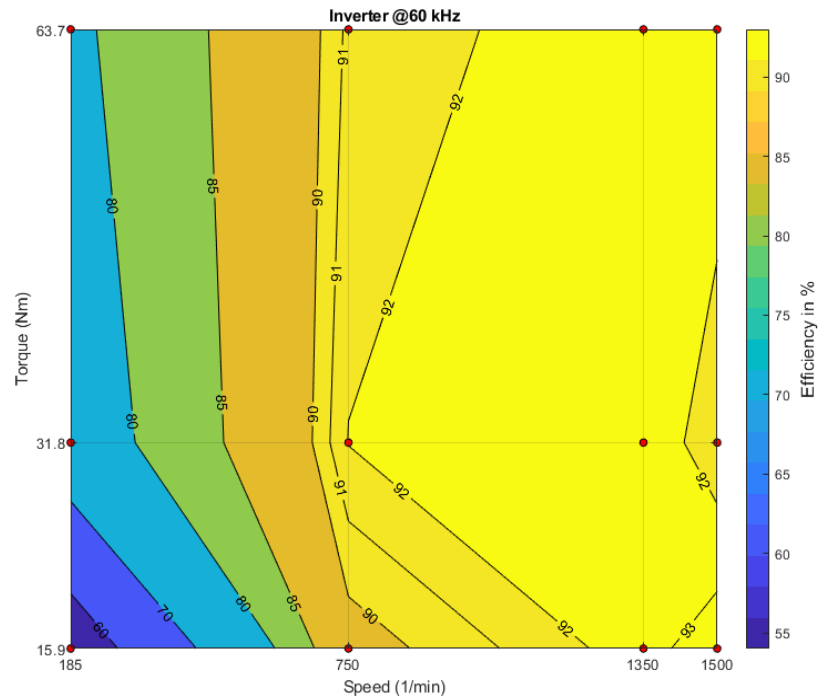


Abbildung 34: Effizienz Wechselrichter bei 60 kHz. Gemessen an der BFH.

#### 4.2.2 Messungen an der OST

Die Messsequenz erfolgte wiederum nach der Norm welche in Abbildung 28 beschrieben ist. Da für die Zwischenkreisspannung nur eine DC Quelle mit maximal 5 kW vorhanden war, konnten die Messpunkte aus der Norm nur teilweise erreicht werden (Wenn in der Spalte "Messpunkt" eine Nummer steht, entspricht dies einem Messpunkt der Norm. Die Messpunkte wurden entsprechend der Tabelle 8 festgelegt. Nebst der Schaltfrequenz von 60 kHz wurden zudem die Schaltfrequenzen 15, 30 und 45 kHz gemessen. Die Totzeit bleibt über alle Schaltfrequenzen konstant.



Messpunkt	Drehzahl (1/min)	Drehmoment (Nm)				Mechanische Leistung (kW)				Zwischenkreisspannung (V)	Totzeit (µs)
		15 kHz	30 kHz	45 kHz	60 kHz	15 kHz	30 kHz	45 kHz	60 kHz		
-	1500	23.5	23.5	23	21.6	3.7	3.7	3.6	3.4	750	1
-	1350	27	27	26.5	25	3.8	3.8	3.7	3.5		
-	750	52	52	50.8	49	4.1	4.1	4.0	3.8		
8	187.5	63.7	63.7	-	63.7	1.3	1.3	-	1.3		
-	1500	23.5	23.5	23	21.6	3.7	3.7	3.6	3.4		
-	1350	27	27	26.5	25	3.8	3.8	3.7	3.5		
23	750	31.8	31.8	31.8	31.8	2.5	2.5	2.5	2.5		
26	187.5	31.8	31.8	31.8	31.8	0.6	0.6	0.6	0.6		
29	1500	15.9	15.9	15.9	15.9	2.5	2.5	2.5	2.5		
30	1350	15.9	15.9	15.9	15.9	2.2	2.2	2.2	2.2		
32	750	15.9	15.9	15.9	15.9	1.2	1.2	1.2	1.2		
35	187.5	15.9	15.9	15.9	15.9	0.3	0.3	0.3	0.3		

Tabelle 8: Verwendete Messpunkte an der OST.

### Messaufbau

- Der Messaufbau ist annähernd gleich wie im Kapitel 4.2.1 beschrieben. Die Unterschiede belaufen sich auf eine andere DC-Quelle (MAGNA, [MAGNA\_10]), ein anderes Messequipment (DEWE 2600, [DEW\_2600]) und eine ASM (Asynchronmaschine) anstelle einer GSM (Gleichstrommaschine) als Lastmaschine.

### Systemverbesserungen gegenüber dem Kapitel 4.2.1

- Zeitlich synchronisierte PWM-Signale
- Differenziell gemessene Encoder Signale
- Encoder mit hoher Auflösung (maximal 4096 Inkremente pro Umdrehung)

### Messauswertungen

- Die Auswertungen der Messungen an der OST sind in der Abbildung 35 dargestellt. Die in der Tabelle 8 beschriebenen Messpunkte sind in der Grafik rot markiert. Da nur 7 der insgesamt 12 Messpunkte der Norm aus der Abbildung 28 erreicht wurde, wurde die Effizienz zwischen den Messpunkten linear interpoliert und gegen oben (höhere Drehzahl bei konstantem Moment oder höheres Drehmoment bei konstanter Drehzahl) konstant gehalten.
- Mit den oben erwähnten Verbesserungen konnte eine Effizienz von maximal 94 % bei 60 kHz erreicht werden. Dies entspricht einer Steigerung von 2 % gegenüber den Messungen an der BFH.
- Wenn die Effizienz der vier Schaltfrequenzen miteinander verglichen werden, ist zu erkennen, dass die Effizienz bei zunehmender Schaltfrequenz abnimmt. Dies rührt daher, weil bei hohen Schaltfrequenzen mehr Schaltverluste entstehen.

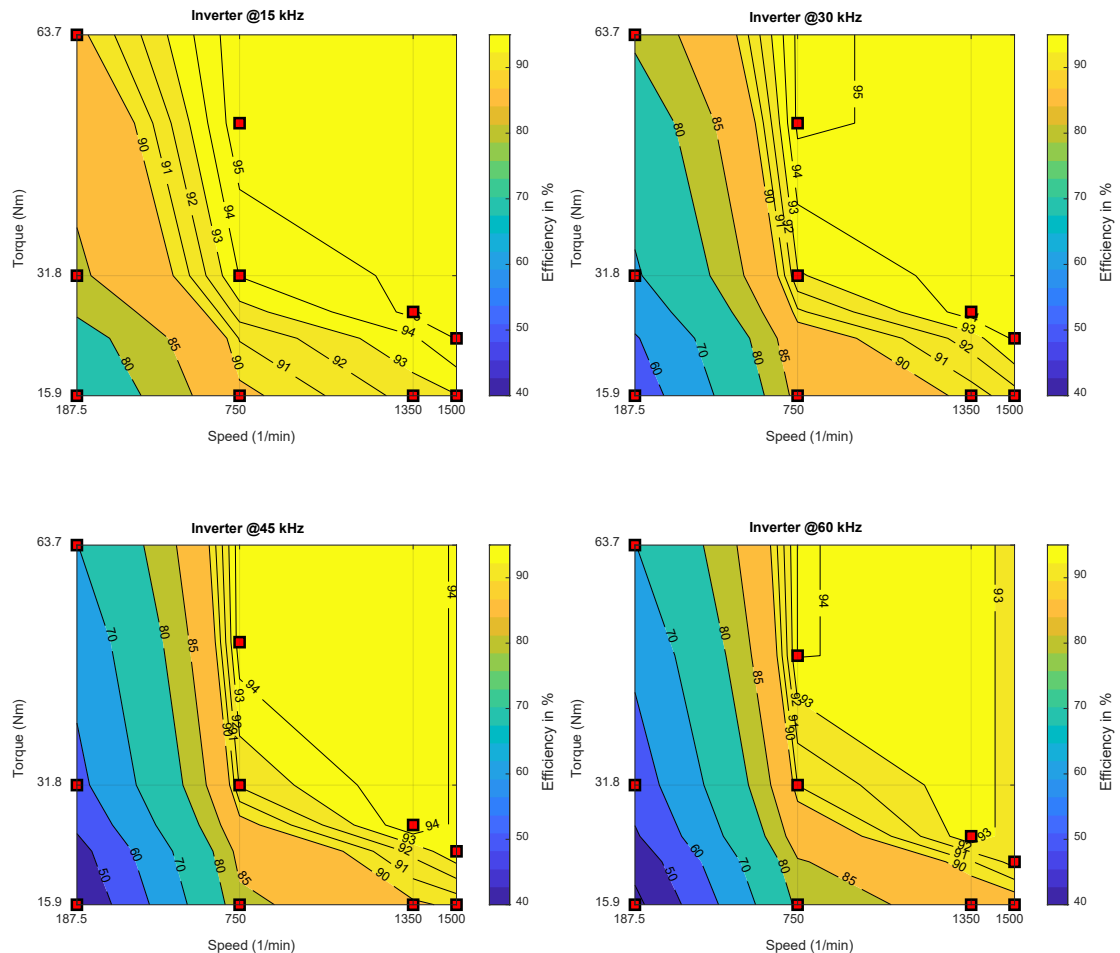


Abbildung 35: Effizienz Wechselrichter bei 15, 30, 45 und 60 kHz. Gemessen an der OST.

#### 4.2.3 Vergleich IGBT-Wechselrichter mit SiC-Wechselrichter

Bei den Messungen des SiC-Wechselrichters haben sich die in der Einleitung besprochenen Herausforderung b) (Lagerströme) und c) (EMV Problematik) bestätigt. Des Weiteren sollen folgende Punkte festgehalten werden:

- Höhere Schaltfrequenzen führen zu mehr Schaltverlusten, wodurch die Effizienz des Gesamtsystems abnimmt (siehe Abbildung 35).
- SiC-Wechselrichter sind aus folgenden zwei Gründen effizienter als Si-Wechselrichter:
  - o Der Leitwiderstand der Schaltder ( $R_{ds,on}$ ) ist kleiner, wodurch geringere Wärmeverluste entstehen.
  - o Mit SiC sind steilere Schaltflanken (dv/dt) möglich, was die Schaltverluste reduziert.



- Es muss an dieser Stelle aber auch erwähnt sein, dass die Anschaffungskosten von SiC-Halbleitern grösser sind als die von Si-Halbleitern. Wenn man aber bedenkt, dass diese Mehrkosten mit einer Hardware, welche viele Betriebsstunden absolviert, problemlos kompensiert werden können, sollte dies kein wesentlicher Nachteil darstellen.
- Wenn ein Motor mit sensorbehafteter Feldorientierte Vektor-Regelung und einem SiC-Wechselrichter betrieben wird, ist es ratsam einen differentiellen Encoder zu verwenden, da bei schnellen Schaltflanken (hohe  $dv/dt$ ) Störungen im Encoder Signal überlagert werden, welche zu fehlerhaften Signalinterpretationen des Controllers führen können.

### 4.3 Vergleich SiC-Umrichter mit Si-Umrichter

Der SiC-Gleichrichter und SiC-Wechselrichter konnten aufgrund von EMV-Problemen nicht gemeinsam betrieben werden. Im Hinblick auf die einzeln durchgeführten Messungen des Gleich- und Wechselrichters, kann aber eine Aussage bezüglich der Effizienz des Gesamtsystems (Umrichter) getroffen werden. Die maximale Effizienz des SiC-Gleichrichters beträgt zwischen 3 und 15 kW Ausgangsleistung 99 %. Im Vergleich zum SiC-Wechselrichter bei 60 kHz ist die Effizienz um 5 % höher. Dies liegt daran, dass im Gleichrichtbetrieb der Strom einerseits durch den MOSFET sowie auch durch die Zero Recovery Siliziumkarbid Schottky Dioden (Z-Rec Dioden) fließen kann. Beim Wechselrichter fließt der Strom nur durch den MOSFET, womit der Widerstand des Halbleiters grösser ist und sich dieser somit gegenüber dem Gleichrichter stärker erwärmt. Dies führt schlussendlich zu einer tieferen Effizienz.

In der Tabelle 9 sind die maximalen Effizienzen des Gesamtsystems (Umrichter) aufgelistet.

Maximale Effizienz SiC-Gleichrichter	Maximale Effizienz SiC-Wechselrichter				Gesamteffizienz			
60 kHz	15 kHz	30 kHz	45 kHz	60 kHz	15 kHz	30 kHz	45 kHz	60 kHz
99 %	95 %	95 %	94 %	94 %	94 %	94 %	93 %	93 %

Tabelle 9: Gesamteffizienz SiC-Gleichrichter und SiC-Wechselrichter.

### 4.4 Lagerströme

Lagerströme sind ein bekanntes Problem bei Umrichtern. Bekannte negative Einflüsse können folgende Punkte sein:

- **Hohe Schaltflankensteilheit ( $dv/dt$ )**

Durch schnell einschaltende Halbleiter, wie es SiC-MOSFET sind, entstehen steile Schaltflanken. Diese schnelle Spannungsänderungen können nicht nur Isolationen schneller altern lassen, sondern begünstigen auch die Stromleitung durch die Lager. Daher nehmen Lagerströme bei zunehmender Flankensteilheit zu. Abhilfe dazu kann ein  $dv/dt$ -Filter schaffen, welcher die elektrischen Maschinen gegenüber steilen Schaltflanken schützt. Diese Filter benötigen aber wiederum relativ viel Platz und sind nicht ganz günstig.



Alternativ könnten auch die Schaltflanken mit grösseren Gate-Widerständen reduziert werden. Dadurch werden aber höhere Schaltverluste generiert und somit muss eine tiefere Effizienz in Kauf genommen werden.

- **Hohe Schaltfrequenz**

Wird die Schaltfrequenz erhöht, wird die Anzahl auftretender Schaltflanken ebenfalls erhöht. Daher wird eine höhere Schaltfrequenz auch höhere Lagerströme verursachen.

- **Tiefe Drehzahlen**

Etwas weniger intuitiv ist die Zunahme von Lagerströme bei tieferen Drehzahlen. Dreht ein Lager langsamer, kann sich durch das Kugellager einfacher ein stromführender Pfad bilden. Ein schnell drehendes Lager hingegen hindert diese Pfadbildung und verringert daher Lagerströme.

#### 4.4.1 Messaufbau

Lagerströme treten unabhängig von der Belastung auf, daher wurde die Messung im Leerlauf durchgeführt. Somit konnte der verwendete Motor elektrisch isoliert und an einem Punkt mit der Erde verbunden werden. An diesem Verbindungspunkt wurde der Strom zur Erde gemessen, welche hauptsächlich aus Lagerströme besteht. Die Messungen wurde mit einer Stromzange mit 100 MHz Bandbreite gemacht, um möglichst genaue Messungen zu erhalten.

Ebenfalls ist bei dieser Messung darauf geachtet worden, dass die Temperatur des zu testenden Motors konstant blieb. Ohne forcierter Kühlung stellte sich der stationäre Punkt nach ca. vier Stunden zwischen 80 – 90 °C ein, je nach gewählter Drehzahl.

#### 4.4.2 Messungen

Die Interpretation der gemessenen Ströme ist nicht trivial und auch nur qualitativ möglich. Mit etwas Erfahrung aus anderen Projekten zu diesem Thema kann aber gesagt werden, dass vor allem hohe Stromspitzen die Lager beschädigen. Daher ist ein Betrachtungsmöglichkeit, dass sämtliche Stromspitzen über 10 A über eine gewisse Zeit aufsummiert werden und somit vergleichbar zueinander sind (Abbildung 36(a)). Aus denselben Messsignalen kann auch der RMS-Wert berechnet werden, welcher ebenfalls eine gewisse Aussagekraft besitzt (Abbildung 36(b)). Schlussendlich sind dies aber alles qualitative Messungen, welche lediglich Aussagen implizieren lassen.



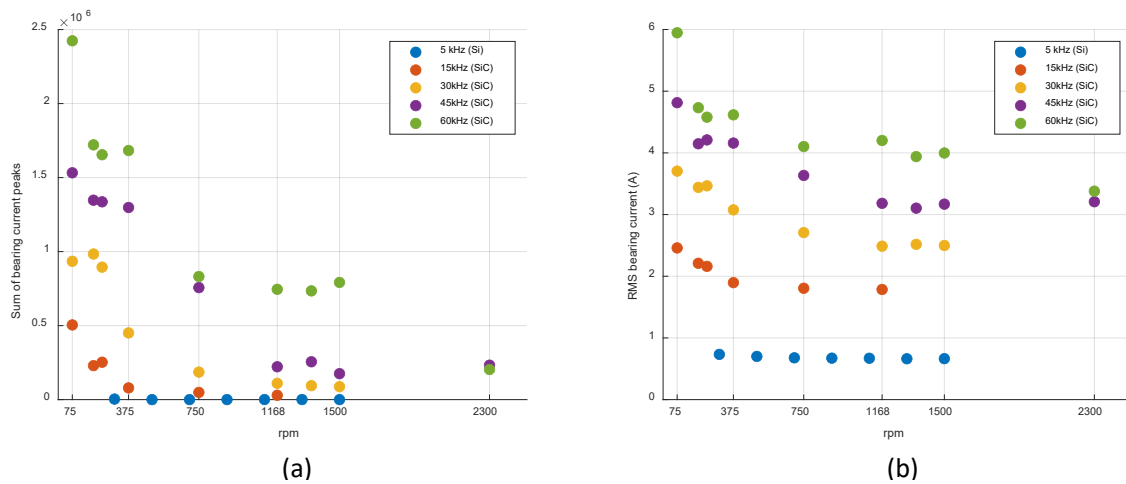


Abbildung 36: (a) Anzahl Stromspitzen über 10 A aufsummiert über einer Zeit von 500 ms. (b) RMS-Wert der Lagerströme über die Messzeit von 500 ms.

Wie bereits in der Einleitung zu diesem Unterkapitel erwähnt, bestätigen sich sämtliche Punkte, welche hier variiert werden. Höhere Schaltfrequenzen sowie tiefe Drehzahlen verursachen höhere Lagerströme, unabhängig wie die Messresultate dargestellt werden.

Es kann versucht werden, die Ströme etwas genauer zu betrachten, wie es beispielsweise in Abbildung 37 gemacht wird. Der gemessene Strom bei einer Schaltfrequenz von 60 kHz bei der Drehzahl von  $75 \text{ min}^{-1}$  zeigt wesentlich höhere Stromspitzen wie dieselbe Drehzahl bei der tieferen Schaltfrequenz von 15 kHz (Vergleich (a) zu (b) in Abbildung 37). Bei einer hohen Drehzahl von  $2300 \text{ min}^{-1}$  sind die Ströme bei unterschiedlicher Schaltfrequenz ungefähr ähnlich.

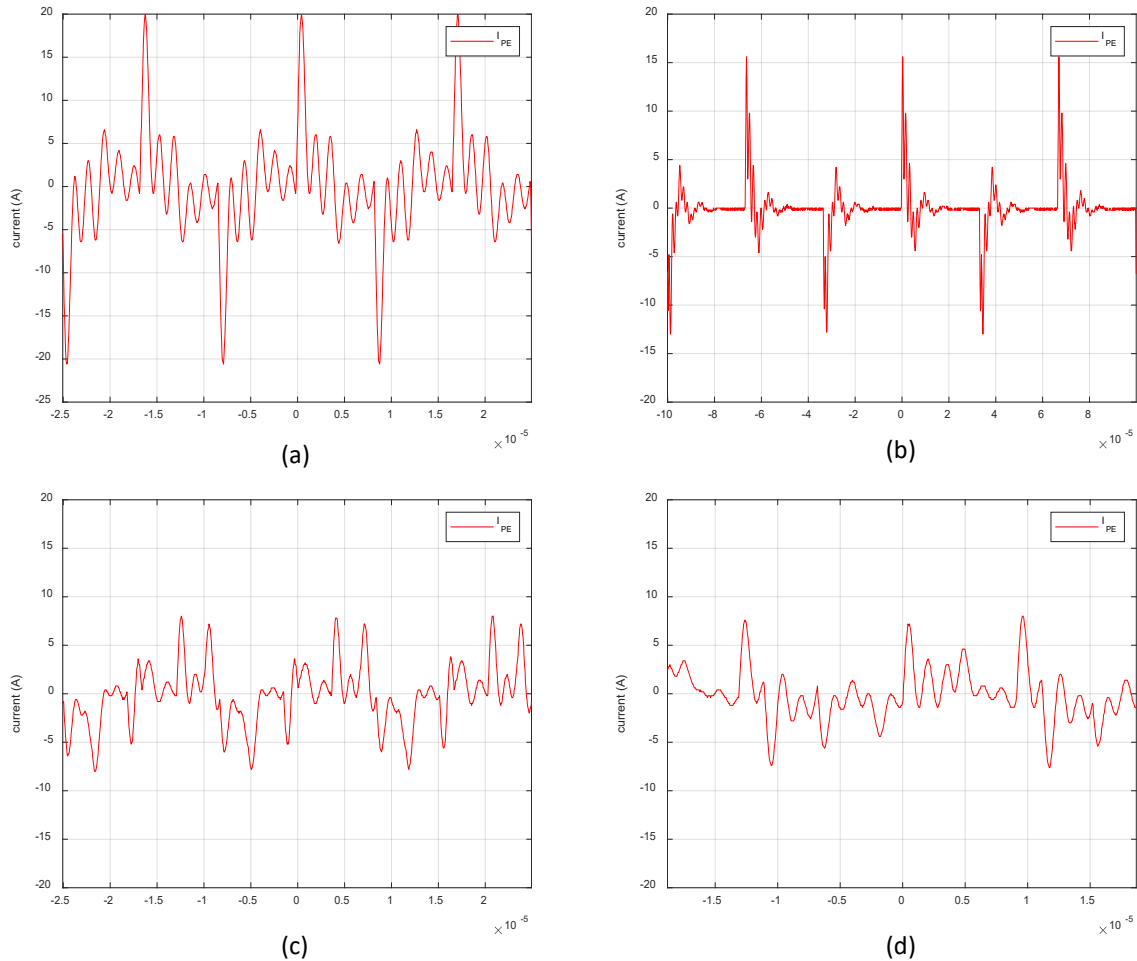


Abbildung 37: Gemessene Lagerströme bei unterschiedlichen Drehzahlen und Schaltfrequenzen: (a) 60 kHz, 75 rpm (b) 15 kHz, 75 rpm (c) 60 kHz, 2300 rpm (d) 45 kHz, 2300 rpm. Man beachte die auf die Frequenz angepasste und dadurch veränderliche Zeitachse.

Ebenfalls kann versucht werden, einen Vergleich zum Referenzsystem zu ziehen. Weil das Si-Umrichter Referenzsystem jedoch nur mit einer Schaltfrequenz von 5 kHz und der SiC-Prototyp minimal mit 15 kHz betrieben werden können, ist der direkte Vergleich nicht sofort ersichtlich. Aus Abbildung 36 kann man aber trotzdem schliessen, dass die Summen der Spitzen sowie auch der RMS-Wert des Si-Systems (in Blau dargestellt) deutlich kleiner sind. Dies liegt aber hauptsächlich an der reduzierten Schaltfrequenz. Erst die genauere Betrachtung der Ströme in Abbildung 38 zeigt zwar eine prinzipielle Ähnlichkeit der Stromform, jedoch weist die Messung am SiC-Umrichter wesentlich höhere Amplituden auf, welche sich auf die höheren Schaltflanken (dv/dt) zurückführen lassen. Der Si-Umrichter ist folglich bezüglich Lagerströme nicht nur wegen der tieferen Schaltfrequenz im Vorteil, sondern auch wegen den langsameren Schaltflanken. Die Schaltflanken können bei einem SiC-Umrichter selbstverständlich



durch grössere Gate-Widerstände verlangsamt werden, allerdings geht dadurch der Vorteil der geringeren Schaltverluste verloren. Alternativ kann auch ein  $dv/dt$ -Filter verwendet werden, welcher jedoch ebenfalls eine gewisse Verlustleistung besitzt.

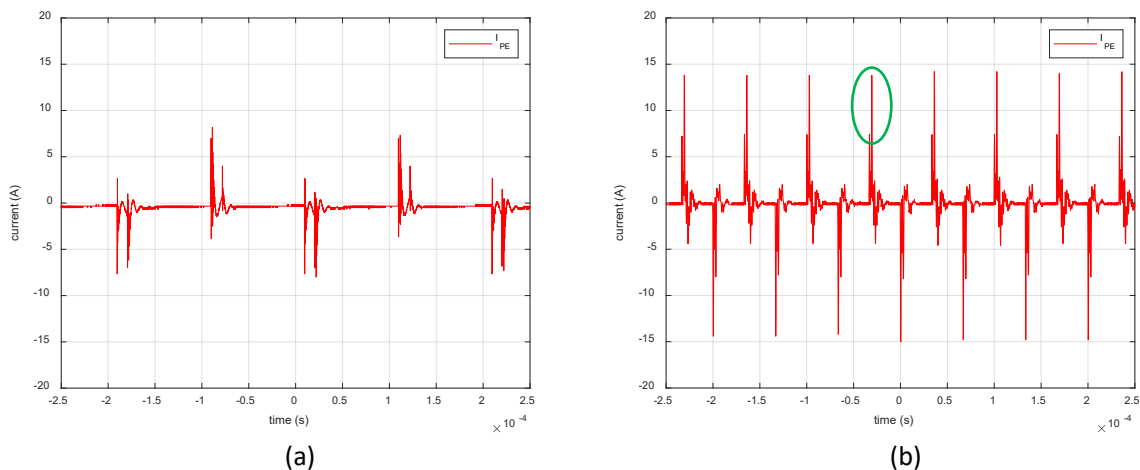


Abbildung 38: Gemessene Lagerströme bei ähnlicher Drehzahl bei unterschiedlicher Technologie: (a) Si-Umrichter, 5 kHz, 300 rpm (b) SiC-Umrichter, 15kHz, 234 rpm. Durch dieselbe verwendete Zeitskala ist ersichtlich, dass die Schaltfrequenz vom Si-Umrichter drei Mal kleiner ist wie die des SiC-Umrichters. Deswegen ist der RMS-Strom des SiC-Umrichters grösser, siehe Abbildung 36(b). Interessant bezüglich der verwendeten Technologie ist aber die Höhe der Amplitude des Stromes (grüner eingekreist). Durch die steileren Schaltflanken beim SiC-Umrichter entstehen auch höhere Stromamplituden, welche die Lager mehr beschädigen können.

## 4.5 Herausforderungen

Beim Erstellen des Prototypen ergaben sich einige Herausforderungen, welche bis zum Schluss des Projektes nicht abschliessend gelöst werden konnten. Besonders die Problematik der elektromagnetischen Verträglichkeit soll hier noch einmal genauer erläutert werden.

### 4.5.1 EMV

Das Schalten der Halbleiter verursacht elektromagnetische Störungen, welche unter anderem in die Messungen eingekoppelt werden. Diese Einkopplungen in den Messsignalen pflanzen sich im Regelalgorithmus fort und haben somit einen unmittelbaren Einfluss auf die Ausgangsgrössen. Durch diese Problematik hat sich die Inbetriebnahme der beiden Teilsysteme in die Länge gezogen und es wurde sehr viel Zeit dafür aufgewendet, trotz schlechten Messungen gute Signale zu erhalten.

Wie bereits in 3.1.6 erläutert, konnten die Messsignale mittels Filterung etwas besser aufbereitet werden, womit zumindest beim Gleichrichter eine korrekte Arbeitsweise möglich wurde. Beim Wechselrichter sind die gemessenen Stromsignale (Spannung braucht es nicht zwingend) aufgrund der fehlenden Boost-Spulen nie gleich schlecht gewesen und ermöglichten eine einfachere Inbetriebnahme. EMV Probleme gab es aber beim Encoder, welcher zuerst nicht differentiell war. Die ersten Versuche bei tiefer Zwischenkreisspannung bis maximal 200 VDC funktionierten einwandfrei. Erst als die Zwischenkreisspannung erhöht wurde, nahm das Rauschen überhand und die Regelung der Maschine konnte



nicht mehr richtig ausgewertet werden. Der Einsatz eines differentiell gemessenen Encoders löste dieses Problem aber (siehe dazu auch Kapitel 4.2).

Einen grossen Einfluss auf die Störung hat die gewählte Schaltfrequenz. Weil der Wechselrichter ohne magnetische Bauteile aufgebaut ist, konnte mit dieser Hardware verschiedenen Schaltfrequenzen verwendet werden. Wurde beispielsweise eine tiefere Schaltfrequenz wie 15 kHz gewählt, ergaben sich fast keine EMV Probleme. Erst bei der Erhöhung der Schaltfrequenz musste besonders gut auf kurze und geschirmte Leitungen und eine saubere sternförmige Erdung geachtet werden.



## 5 Zusammenfassung und Ausblick

### 5.1 Messprozedere

Das in Abbildung 28 beschriebene Messverfahren IEC 61800-9-2:2017 für die Effizienzbestimmung von Umrichtern erachten wir auch bei SiC-Umrichtern als genügend genau. Somit sollten SiC-Umrichter ebenfalls mit demselben bekannten Messprozedere wie die bekannte Si-Technologie gemessen werden können.

### 5.2 SiC-Gleichrichter

Ein kompakter und hocheffizienter SiC-Gleichrichter konnte in diesem Projekt aufgebaut und erfolgreich getestet werden. Im Hinblick auf die bestehende Hardware des SiC-Gleichrichters wird ein Redesign empfohlen, um damit die erwähnten EMV-Probleme in den Griff zu bekommen.

### 5.3 SiC-Wechselrichter

Analog zum SiC-Gleichrichter konnte ein SiC-Wechselrichter aufgebaut werden. Mit dem SiC-Wechselrichter konnte eine Permanenterregte Synchronmaschine (PMSM) betrieben werden. Mit diesem Setup konnten einerseits im Leerlauf Lagerstrommessungen und andererseits Belastungsmessungen auf einem Motorprüfstand mit unterschiedlichen Schaltfrequenzen durchgeführt werden.



## 6 Literaturverzeichnis

- [SCH\_2008] D.Schröder, "Leistungselektronische Schaltungen: Funktion, Auslegung und Anwendung". Springer Verlag 2008
- [IEC\_CDM] IEC 61800-9-2:2017: "Drehzahlveränderbare elektrische Antriebe Teil 9-2: Ökodesign für Antriebssysteme, Motorstarter, Leistungselektronik und deren angetriebene Einrichtungen – Indikatoren für die Energieeffizienz von Antriebssystemen und Motorstartern", Std., 2018
- [DEW\_2600] Online: <https://www.dewetron.com/de/messtechnik-produkte/hardware-zur-datenerfassung/all-in-one-mit-display/dewe-2600/>
- [OPT\_2013] J. Mühlethaler, M. Schweizer, R. Blattmann, J. W. Kolar and A. Ecklebe, "Optimal Design of LCL Harmonic Filters for Three-Phase PFC Rectifiers," in *IEEE Trans. Power Electron.*, vol. 28, no. 7, pp. 3114-3125, July 2013.
- [SIM\_2016] M. Ben Saïd-Romdhane, M.W. Naouar, I. Slama. Belkhodja, E. Monmasson, "Simple and systematic LCL filter design for three-phase grid-connected power converters", *Mathematics and Computers in Simulation*, Volume 130, Pages 181-193, 2016.
- [THR\_2018] Zunaib Ali, Nicholas Christofides, Lenos Hadjidemetriou, Elias Kyriakides, Yongheng Yang, Frede Blaabjerg, "Three-phase phase-locked loop synchronization algorithms for grid-connected renewable energy systems: A review", *Renewable and Sustainable Energy Reviews*, Volume 90, Pages 434-452, 2018.
- [DYN\_2015] D. Haribabu, A. Vangari and J. N. Sakamuri, "Dynamics of voltage source converter in a grid connected solar photovoltaic system," *2015 Int. Conf. Ind. Instrumentation and Control (ICIC)*, Pune, pp. 360-365, 2015.
- [MAGNA\_10] Online: <https://magna-power.com/products/magnadc/xr>